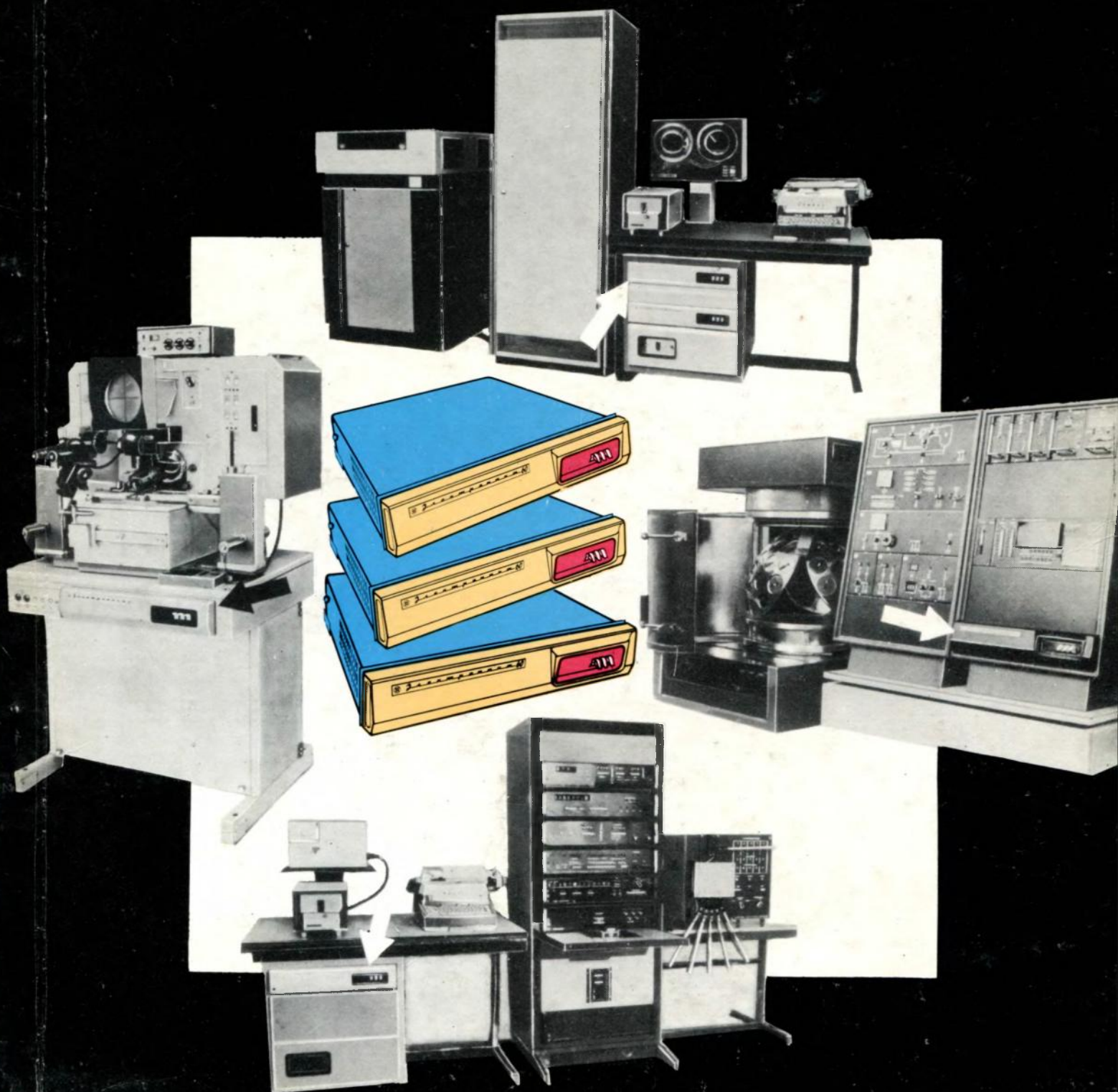




ЭЛЕКТРОННАЯ ПРОМЫШЛЕННОСТЬ

7
1980



1980

МИНИСТЕРСТВО ЭЛЕКТРОННОЙ ПРОМЫШЛЕННОСТИ СССР-НАУЧНО-ТЕХНИЧЕСКИЙ СБОРНИК

РЕДАКЦИОННАЯ КОЛЛЕГИЯ:

А. А. Чернышев
(главный редактор)

В. А. Афанасьев
Ф. И. Бусол
А. А. Васенков
И. Н. Воженин
Г. Г. Горбунова
(ответственный секретарь)
Г. Я. Гуськов
Н. Д. Девятков
В. И. Иванов
А. Ф. Казаков
А. А. Константинов
Ю. Г. Кувшинников
Э. А. Лукин
А. А. Маклаков
В. И. Машкин
Ю. Б. Митюшин
Ю. П. Поцелуев
В. М. Пролейко (зам.
главного редактора)
Ю. А. Райнов
А. И. Савин
А. А. Сорокин
В. Д. Степанов
Ю. Б. Степанов
В. Н. Сретенский
П. М. Стуколов (зам.
главного редактора)
И. Ф. Фадеев
Я. А. Федотов
О. В. Филатов
С. К. Цаллагов

● На основе микропроцессорных комплектов БИС могут быть созданы компактные и надежные вычислительные устройства с высокой производительностью. Микропроцессорный контроллер М-16, реализованный в стандарте КАМАК, удобен для организации распределенных систем обработки данных и автоматизации процессов измерения, контроля и управления при проведении физического эксперимента. Использование микровычислителей на основе БИС микропроцессора и дополнительных микросхем ТТЛ серии позволило создать процессор, аппаратно и программно совместимый с микро-ЭВМ "Электроника 60", и реализовать устройство для вычисления текущей разности фаз двух сигналов.

● Микро-ЭВМ быстро совершенствуются: повышается их производительность, возрастают системные возможности. В номере публикуется статья, представляющая одну из старших моделей микро-ЭВМ семейства "Электроника НЦ" — "Электронику НЦ 05Т" с быстродействием ~ 1,2 млн. операций/с.

● Для повышения производительности вычислительных систем разработан блок ОЗУ "Электроника 256К" с произвольной выборкой, информационной емкостью 512 кбайт, с использованием корректирующего кода и гибкой структурой внешних интерфейсов.

● Применение микропроцессоров упростило конструирование многих систем управления, увеличило надежность и быстродействие оборудования, обеспечило гибкость его функциональной перестройки, значительно уменьшило объем аппаратной части.

● Технологические процессы изготовления полупроводниковых приборов занимают одно из первых мест по темпам развития. Применение метода классификации потерь с использованием промежуточного параметра — опасный дефекта значительно расширяет возможности измерительных систем и повышает уровень управляемости технологического процесса. Для создания новой технологии изготовления линейных микросхем с интеграцией в одном кристалле разнородных элементов, имеющих улучшенные электрические характеристики, использован метод ионной имплантации.

ЭЛЕКТРОННАЯ ПРОМЫШЛЕННОСТЬ

1980 7

ГОД ИЗДАНИЯ ОДИННАДЦАТЫЙ-ВЫПУСК(91)

СОДЕРЖАНИЕ

ИЗДЕЛИЯ ЭЛЕКТРОННОЙ ТЕХНИКИ И ИХ ПРИМЕНЕНИЕ

- 3 *Даматов Я.М., Никитюк Н.М., Сапожникова Т.Ф., Шюсслер Р.* Микропроцессорный контроллер М-16
- 8 *Бобков В.А., Гойденко П.П., Тихомиров С.Н., Черняковский Д.Н., Шиллер В.А.* Микровычислитель с системой команд ряда мини-ЭВМ
- 9 *Воробьев Н.М., Казанцев П.Н., Корнев М.Д., Мамаев Ж.А., Сокол Ю.М.* Архитектурные особенности микро-ЭВМ "Электроника НЦ-05Т"
- 13 *Тихомиров С.Н., Черных А.Г., Шиллер В.А.* Многофункциональная микромощная КМОП БИС арифметического расширителя
- 16 *Бруевич Д.А., Воробьев Р.М., Вушкарник В.В., Кокорин В.С., Оношко Ю.П.* ОЗУ "Электроника 256К" — базовый блок мультипроцессорных комплексов и сетей ЭВМ
- 18 *Гельман М.М.* Схемотехника микро-АЦП системного применения
- 24 *Аксенов М.А., Кобылинский А.В., Мамджян Г.Г., Семенов А.Л.* Применение микропроцессорного комплекта БИС серии К580 в системах радиосвязи
- 25 *Локтев В.Л., Романов С.В., Цапленков Н.П.* Создание автоматизированных технологических комплексов высокопроизводительного оборудования в легкой промышленности
- 27 *Киселев Б.Г., Минин Б.М., Парадинец В.В.* Программные устройства контурного управления на базе микро-ЭВМ
- 29 *Дударов В.Н., Максименко В.А.* Вычислитель на микропроцессорных БИС
- 30 *Борун Ф.Л.* Программирование проектных расчетов с использованием ВУМС "Электроника ТЗ-16"
- 31 *Друян Ю.А., Облапенко А.П.* Устройство связи фотонаборных установок с мини-ЭВМ
- 33 *Волков С.В., Малевич Г.И.* Контроллер речевого ввода для микро-ЭВМ
- 34 *Дударов В.Н., Кирилин В.Д., Максименко В.А.* Устройство сопряжения микро-ЭВМ с видео-терминалом

- 35 *Межов В.Е., Талов И.Л., Черняев Ю.Н.* Прикладное программное обеспечение схемотехнического проектирования системы 15УТ-4-017
- 38 *Таранкова Н.А.* Библиотека стандартных подпрограмм микро-ЭВМ семейства "Электроника С5"
- 40 *Большагин И.Д., Шаров Н.Н.* Микропроцессор для вычислительного осциллографа
- 40 *Аграновский С.Г., Васильев В.П., Федоров А.А., Яковлев В.Г.* Автоматизация поверочных работ
- 42 *Вальков В.М., Юликова Н.М.* Применение микро-ЭВМ в обучении иностранным языкам

ОБОРУДОВАНИЕ

- 44 *Ваганов А.О., Славинский З.М.* Применение микро-ЭВМ для управления технологическими объектами
- 47 *Райхман Я.А.* Разрешение и точность оптико-механического оборудования
- 49 *Загурская Л.Г., Коваль В.Я., Сироткин А.П., Ярош Л.Ф.* Применение микропроцессора в полуавтомате разделения полупроводниковых пластин
- 50 *Битно Л.Г., Лукашов А.И., Малышевский В.П., Ярош Л.Ф.* Системы управления сборочным оборудованием

ТЕХНОЛОГИЯ

- 52 *Макарчук В.А., Полянин К.П.* Ионная имплантация в технологии изготовления линейных микросхем
- 55 *Горелик В.А., Протопопов О.Д.* Модель для коррекции химических профилей
- 57 *Васенков А.А., Соколов В.П.* Оценка информативности контрольных операций в производстве ИС
- 61 *Васенков А.А., Соколов В.П.* Классификация технологических потерь при контроле функционирования ИС на пластинах

СООБЩЕНИЯ

- 65 *Мисюрев В.С.* Новости зарубежной электроники

НА МЕЖОТРАСЛЕВОМ СОВЕЩАНИИ ПО ПРИМЕНЕНИЮ МИКРОПРОЦЕССОРОВ И МИКРО-ЭВМ

Министерством электронной промышленности СССР развернута широкая программа работ по обеспечению различных отраслей народного хозяйства микропроцессорными наборами БИС широкого назначения и микро-ЭВМ на их основе.

Работы ведутся по трем направлениям:

1. Создание микропроцессорных комплектов БИС различных серий широкого назначения.

2. Разработка специализированных комплектов БИС.

3. Разработка микропроцессорных комплектов БИС, совместимых по архитектуре и программному обеспечению.

Созданные в отрасли ряды микропроцессоров, имеющие широкий спектр технических характеристик и функциональных возможностей, применимы практически во всех отраслях народного хозяйства.

Проделана большая работа по дальнейшему развитию микро-ЭВМ семейств "Электроника С5", "Электроника 60", "Электроника НЦ", "Электроника К1", "Электроника ТЗ", а также микропроцессорных комплектов БИС различных серий.

Перечисленные микропроцессорные средства обладают универсальностью, развитым программным обеспечением, возможностью связи с широким набором периферийных устройств и малыми габаритами, что позволяет использовать их в самых различных областях народного хозяйства. В настоящее время отрасль может в достаточной мере обеспечить потребность в этих изделиях.

Требуется неотложного решения вопрос обеспечения серийного выпуска набора периферийных устройств для микро-ЭВМ, в первую очередь — видеотерминалов, кассетных накопителей на магнитных лентах и гибких дисках.

Учитывая необходимость ускорения организации серийного выпуска микро-ЭВМ и систем на их основе для многих отраслей, следует:

— считать применение микропроцессоров, микро-ЭВМ и систем на их основе одной из наиболее перспективных и эффективных форм использования современной вычислительной техники для автоматизации процессов измерения, контроля и управления в научном приборостроении, обеспечения работы аппаратуры в реальном масштабе времени, а также объединения комплексов приборов и аппаратуры в автоматизированных измерительно-информационных системах, устройствах сбора и обработки информации, что помимо прямой экономии оборудования обеспечивает повышение точности изделий, придавая им новые метрологические и эксплуатационные качества;

— одобрить направления работ по дальнейшему развитию ряда семейств микро-ЭВМ и систем на их основе;

— считать необходимым скорейшее завершение испытаний, освоение в серийном производстве и передачу в эксплуатацию систем на базе микро-ЭВМ и микропроцессоров;

— шире развивать выпуск блоков электрически перепрограммируемых ПЗУ и изделий на их основе;

— организовать совместно со смежными ведомствами работы по широкому применению микропроцессоров, микро-ЭВМ и современной микроэлектронной элементной базы путем осуществления программ создания рядов приборов и систем, имея в виду использование в них в основном типовых микропроцессорных комплектов БИС;

— в целях повышения эффективности работы по применению микропроцессоров усилить научно-техническое и организационно-методическое взаимодействие научных центров Министерства с головными институтами заинтересованных министерств и ведомств, организовать проведение систематических научных семинаров и обучение специалистов по микропроцессорной технике, обеспечивать поставку микропроцессорных наборов БИС и схем оформления на этапах их разработки и выпуска первых промышленных партий предприятиям-изготовителям приборов и аппаратуры;

— создать ассоциации пользователей микропроцессоров и микро-ЭВМ для оказания им практической помощи и проведения консультаций.

Из решения межотраслевого совещания по применению микропроцессоров и микро-ЭВМ

ИЗДЕЛИЯ ЭЛЕКТРОННОЙ ТЕХНИКИ И ИХ ПРИМЕНЕНИЕ

УДК 681.326.74.06

Я. М. Даматов, Н. М. Никитюк,
Т. Ф. Сапожникова, Р. Шюслер

МИКРОПРОЦЕССОРНЫЙ КОНТРОЛЛЕР М-16

Микропроцессорный контроллер М-16, реализованный в стандарте КАМАК, является удобным вычислительным устройством для организации распределенных систем обработки данных и автоматизации физического эксперимента.

Микропроцессорный контроллер (МПК) М-16 выполнен на основе секционированного микропроцессора типа К584ИК1 с возможностью микропрограммного управления, позволяющего формировать из микропрограмм тот набор команд, который наиболее удобен для решения конкретной задачи [1]. Это выгодно отличает микропроцессорные секции (МПС) от микропроцессоров с фиксированным набором команд. МПК М-16 предназначен для работы в распределенной системе автоматизации физического эксперимента. В функции М-16 входит сбор данных от локальных объектов, предварительная обработка, фильтрация массивов информации и передача их для дальнейшей обработки в головную ЭВМ.

Контроллер состоит из центрального процессора, оперативного запоминающего устройства, системы прерывания и пульта оператора (рис. 1).

Центральный процессор с микропрограммным управлением включает в себя блок обработки информации и схему управления, состоящую из микропрограммного управляющего устройства и памяти микрокоманд (см. рис. 1).

Блок обработки информации содержит 4-разрядные МПС, которые совместно со схемой быстрого переноса и схемой выработки флажков регистра состояния (перенос, переполнение, нулевой и отрицательный результат операции) образуют устройство для параллельной обработки 16-разрядной цифровой информации.

Микропрограммное управляющее устройство (МУУ) (рис. 2) предназначено для формирования начальных адресов микропрограмм и определения адреса следующей микрокоманды. Начальный адрес микропрограммы находится в памяти микропрограммных адресов по адресу, который является кодом команды, за исключением начального адреса микропрограммы обработки прерываний, который находится по фиксированному адресу ПМА. Последующие адреса в микропрограмме выбираются из регистра микроадресов, из стека или из адресного поля выполняемой микрокоманды. Восьмиразрядный код операции с выхода регистра команд через мультиплексор поступает на адресные входы ПМА. Для управления мультиплексором служит схема управления СУ1, на вход которой поступает либо код команды с РК, либо признак прерывания ИТ.

По сигналу строб МАР (рис. 3) адресная информация от одного из четырех источников заносится в схему мультиплексирования и адресный регистр. В соответствии с адресом, содержащимся в МАР, из ПМ выбирается микрокоманда, которая по сигналу строб РМК заносится в регистр микрокоманды.

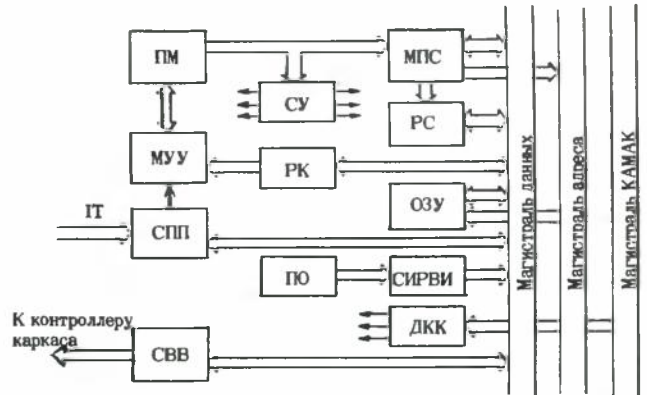


Рис. 1. Блок-схема МПК М-16: ПМ — память микрокоманд; МУУ — микропрограммное управляющее устройство; СПП — схема приоритетного прерывания; СВВ — схема ввода-вывода; СУ — схема управления; РК — регистр команд; ПО — пульт оператора; МПС — микропроцессорные секции; РС — регистр состояний; ОЗУ — оперативное запоминающее устройство; СИРВИ — система индикации и ручного ввода информации; ДКК — дешифратор команд КАМАК

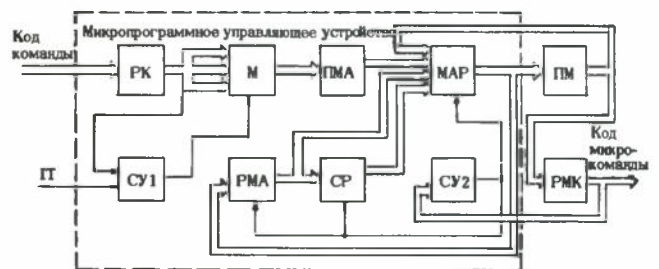
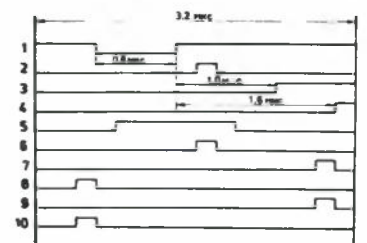


Рис. 2. Функциональная схема микропрограммного управления: РК — регистр команд; М — мультиплексор; ПМА — память микропрограммных адресов; МАР — мультиплексор и адресный регистр; ПМ — память микрокоманд; СУ1, СУ2 — схемы управления; РМА — регистр микроадресов; СР — стековый регистр; РМК — регистр микрокоманды

Рис. 3. Временные диаграммы работы микропрограммного управления: 1 — такт микропроцессора; 2 — строб РМК; 3 — информация из ПМА; 4 — строб МАР; 5 — информация из ПМ; 6 — строб РМА; 7 — инкремент адреса РМА; 8 — строб СР; 9 — инкремент адреса СР; 10 — деинкремент СР



Часть кодового слова микрокоманды из РМК поступает на схему управления СУ2 для выработки управляющих сигналов 4, 6–10 для РМА, СР и МАР (см. рис.3).

Формирование начальных адресов микропрограмм и определение адреса следующей микрокоманды осуществляется с помощью 12 инструкций ветвления (табл.1). Среди них есть инструкции добавления единицы к текущему адресу (инкремент), инструкции с запоминанием и без запоминания следующего адреса в стеке, инструкции, включающие работу со счетчиком циклов, и прочие. Четыре инструкции ветвления из 12 работают в зависимости от восьми условий перехода. В качестве условий используются проверка на ноль слова с шины вывода данных, знаковых разрядов информационных потоков внутри МПС перед входом в АЛУ, младшего разряда рабочего регистра расширения аккумулятора (регистра E), а также проверка по признаку переноса и переполнения. Например, инструкцию ветвления BSR/C можно интерпретировать следующим образом: при выполнении условия перехода инкрементированный адрес (A+1) запоминается в стеке, а адрес следующей микрокоманды (Ap) берется из адресного поля текущей микрокоманды.

Таблица 1

Номер инструкции ветвления	Обозначение	Выполнение условия перехода	Следующий адрес	Функция стека	Значение счетчика циклов
1	INC	—	A + 1	Нет	—
2	BLT	Да	Ac	Чтение	—
3	POP	Нет	A + 1	Нет	—
4	POF	—	Ac	Чтение	—
5	BSR	Да	Ap	Запись A + 1	—
6	BSR/C	Нет	A + 1	Нет	—
7	PLP	—	A + 1	Запись A	—
8	BRT	Да	Ap	Нет	—
9	BRT	Нет	A + 1	Нет	—
10	RST	—	Am	Нет	—
11	JMP	—	Ap	Нет	—
12	JMP/S	—	Ap	Запись A + 1	—
13	JMP/S	—	A	Нет	≠ 0
14	INC/C	—	A + 1	Нет	= 0
15	INC/C	Да	Ap	Запись A + 1	—
16	BSR/C	—	A	Нет	≠ 0
17	BSR/C	Нет	A + 1	Нет	= 0
18	JMI	—	1	Нет	—

Примечание: A — адрес, по которому выбрана последняя микрокоманда; Ap — адрес перехода, взятый из адресного поля микрокоманды; Am — адрес перехода по содержимому ПМА; Ac — адрес, взятый из стека.

Если же условие перехода не выполняется, адрес следующей микрокоманды либо остается без изменения (A), либо инкрементируется (A+1), в зависимости от того, равно нулю содержимое счетчика циклов или нет. Применение инструкции JMI позволяет сэкономить объем памяти микрокоманд, так как она реализует обращение к ячейке, в которой хранится часто повторяющаяся микрокоманда — подготовка и выбор следующей команды.

Память микрокоманд предназначена для хранения микропрограмм и используется в качестве управляющей памяти МПК. Формат 32-разрядного слова ПМ представлен на рис.4. Выбор стратегии кодирования слова ПМ определяет такие основные характеристики микропрограммного управления, как быстродействие, аппаратные и программные

затраты, надежность и др. [2]. Применение в данном устройстве принципа кодирования совместимых полей микрооперации, максимального и унитарного кодирования разрядов слова ПМ отражает компромисс между быстродействием устройства и аппаратными затратами. Сущность унитарного кодирования состоит в том, что для каждой микрооперации (МО) выделяется разряд в подсегменте операции. Имея максимальную избыточность по аппаратуре, оно обеспечивает максимальный параллелизм реализации всего набора МО и позволяет применить микрокоманды с произвольным сочетанием наборов МО. Способ максимального кодирования предполагает представление подсегмента операций в виде неизбыточного двоичного кода. Для кодирования совместимых полей МО характерна совместимость подмножеств, в которые эти МО входят.

Максимально закодированные разряды КМИ (см. рис.4) предназначены для выбора одной из 459 микроинструкций микропроцессора K584ИК1. Унитарно закодированные разряды УС1 содержат входные управляющие сигналы переноса АЛУ и счетчика команд, сигнал управления для выбора источника адресной информации внутри микропроцессора. При помощи максимально закодированных разрядов поля УС2 выбирается одна из 12 инструкций ветвления МУУ (см. табл.1). Разряды поля УС3 унитарно закодированы и предназначены для разрешения выработки тактового сигнала МПС, разрешения запоминания сигналов переполнения и переноса АЛУ. Кроме того, поле УС3 содержит разряд, который определяет, какое из совместимых полей УП и А или УС4 должно функционировать. Значения унитарно закодированных разрядов поля УС4 приведены в табл.2. По разряду 29 код младшего байта команды (табл.3) выбирается один из 5 регистров M-16, с которого требуется считать информацию. По разряду 24 определяется регистр, в который необходимо записать информацию. По разряду 20 с помощью кода младшего байта команды выбирается один из 7 регистров МПС. Назначение разрядов сегмента усло-

Таблица 2

Поле управляющих сигналов 4	
Разряд	Функция
19	Резерв
20	Выбор РОН в МПС
21	Запуск команды КАМАК (NAF)
22	Запись в адресный регистр ОЗУ
23	Запись младшего байта команды в РК
24	Запись в регистр
25	Запись в ОЗУ
26	Запись команды КАМАК (NAF)
27	Запись старшего байта команды в РК
28	Чтение младшего байта команды
29	Чтение из регистра
30	Чтение из ОЗУ
31	Чтение из МПС

0 8 9 11 12 15 16 18 19 21 22 31					
Поле КМИ	Поле УС1	Поле УС2	Поле УС3	Сегмент УП	Подсегмент А
				Поле УС4	

Рис. 4. Формат микрокоманды: КМИ—код микроинструкции; УС1, УС2, УС3, УС4—управляющие сигналы; УП—условия перехода; А—адрес

вий переходов показано в табл.4. Подсегмент А содержит адресную информацию для выбора следующей микрокоманды.

Таблица 3

16-ричный код младшего байта РК	Активный разряд поля УСЧ	Назначение
01	24	Запись в регистр маски
	29	Чтение регистра передней панели
02	24	Запись в регистр прерывания
	29	Чтение регистра прерывания
04	24	Сброс регистра прерывания
	29	Чтение регистра маски
08	24	Запись в регистр состояния
	29	Чтение состояния
10	24	Запись сигнала запроса (LAM)
20	24	Запись в буферный регистр

Таблица 4

Сегмент условий переходов			Назначение
Код разрядов 19	20	21	
0	0	0	Выходная информация на шинах данных МПС равна нулю
1	0	0	Выходная информация на шинах данных МПС не равна нулю
0	1	0	Младший разряд регистра расширения МПС равен единице
1	1	0	Переполнение
0	0	1	Отсутствие выходного переноса АЛУ
1	0	1	Наличие выходного переноса АЛУ
0	1	1	Знаковый разряд информационного потока А в МПС равен нулю
1	1	1	Знаковый разряд информационного потока В в МПС равен нулю

Оперативное запоминающее устройство предназначено для хранения команд и данных. Текущий адрес для обращения к ОЗУ задается с адресной магистрали. Шестнадцать шин данных и столько же шин адресов вместе со служебными сигналами образуют дополнительную магистраль М-16, посредством которой возможно обращение к внешнему ОЗУ общей емкостью до 64К 16-разрядных слов. Прочитанное из ОЗУ слово предварительно заносится в регистр команд. Информация в младших восьми разрядах регистра команд является параметром, адресом или определяет число циклов, а сам регистр в последнем случае играет роль счетчика циклов.

Система прерывания предусматривает 8 уровней внутренних и внешних прерываний, организованных по приоритетному принципу. Среди них можно выделить три основных: программируемые прерывания, прерывания по сбою, внешние прерывания.

С помощью программируемого прерывания можно инициировать любой уровень прерывания. Кроме того, любой из уровней может быть программно маскирован и сброшен.

Прерывания по сбою могут возникнуть в процессе выполнения программ. В МПК М-16 реализо-

ваны прерывания при переполнении в процессе выполнения арифметических операций с фиксированной запятой, неправильной адресации, когда адрес обращения выходит за пределы ОЗУ, и возникновении ошибки четности. Внешние прерывания могут исходить со стороны головной ЭВМ, блоков КАМАК и с пульта оператора. При поступлении сигнала прерывания с более высоким приоритетом по сравнению с текущим происходит непосредственное обращение к ПМА по адресу, в котором хранится начальный адрес микропрограммы обработки прерывания. Физическое прерывание программы происходит после завершения текущей команды. Для запоминания программных регистров предусмотрен программный стек.

С целью диагностики ошибок при отладке программ и микропрограмм предусмотрен пульт оператора, расположенный на лицевой панели блока (рис.5). На световом табло пульта можно индцировать содержимое адресных регистров одного из трех устройств памяти: ОЗУ, ПМ, ПМА. Для ручного ввода информации предусмотрено 16 ключей, для останова программы по заданному адресу и по прерыванию — 2 ключа и ключ для работы программы в шаговом режиме.

В контроллере М-16 используется конвейерный способ выборки и обработки команд. В соответствии с кодом команды, который появляется на выходе ОЗУ, из ПМА извлекается начальный адрес микропрограммы. По ходу выполнения текущей микропрограммы подготавливается следующая команда (рис.6). Система команд МПК М-16 включает в себя команды для арифметических и логических операций, команды сдвигов, передачи управления и некоторые специальные команды (табл.5). В старших восьми разрядах команды содержится код операции и вид адресации, определяющий способ выборки операнда, в младших восьми — смещение D. Предусмотрено 12 способов адресации: локаль-



Рис. 5. Пульт управления блока М-16

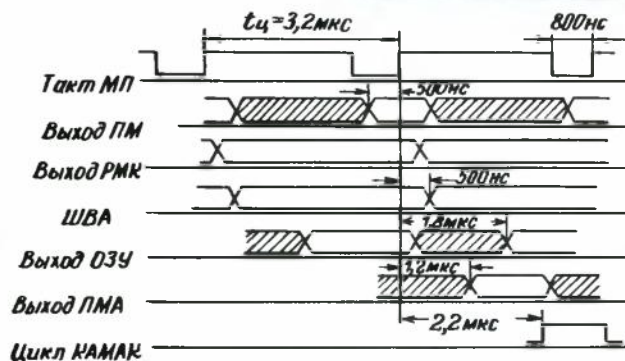


Рис. 6. Временные соотношения работы МПК: ШВА — шина вывода адреса

Таблица 5

Номер команды	Наименование команды	Мнемокод
Команды загрузки		
1	Загрузка регистра А	LDA
2	Загрузка регистра Е	LDE
3	Загрузка регистра Х	LDX
4	Загрузка регистра Y	LDY
5	Загрузка адреса в регистр А	LEA
Арифметические команды		
6	Сложение	ADD
7	Вычитание	SUB
8	Умножение	MUL
9	Деление	DIV
10	Увеличение содержимого регистра Х	ICX
11	Увеличение содержимого регистра Y	ICY
12	Уменьшение содержимого регистра Х	DCX
13	Уменьшение содержимого регистра Y	DCY
Логические команды		
14	Логическое умножение	AND
15	Логическое сложение	OR
16	Сложение по модулю 2	EOR
17	Отрицание	NOT
Команды записи (хранения)		
18	Запись регистра А	STA
19	Запись регистра Е	STE
20	Запись регистра Х	STX
21	Запись регистра Y	STY
22	Запись регистра в стековую память	PUT
23	Безусловный переход	BRU
24	Переход, если содержимое регистра А=0	BAZ
25	Переход, если А ≠ 0	BNZ
26	Переход, если А < 0	BAN
27	Переход, если А ≥ 0	BPZ
28	Переход, если А – четное	BBZ
29	Переход, если А – нечетное	BBN
30	Переход, если Х = 0	BXZ
31	Переход, если Y = 0	BYZ
32	Безусловный переход с записью адреса возврата в стековую память	JMS
Пропуск команды		
33	Пропуск команды, если содержимое регистра А равно операнду (А = N)	SEQ
34	Пропуск команды, если А ≠ N	SNE
35	Пропуск команды, если А < N	SLT
36	Пропуск команды, если А ≥ N	SGT
37	Увеличение слова памяти на 1, пропуск команды, если результат равен 0	SIZ
38	Уменьшение слова памяти на 1, пропуск команды, если результат равен 0	SDZ
Команды сдвигов		
39	Логический сдвиг влево регистра А	SLLS
40	Логический сдвиг вправо регистра А	SRLS
41	Циклический сдвиг влево регистра А	SLCS
42	Циклический сдвиг вправо регистра А	SRCS
43	Логический сдвиг влево регистра А, Е	SLLD
44	Логический сдвиг вправо регистра А, Е	SRLD
45	Циклический сдвиг влево регистра А, Е	SLCD
46	Циклический сдвиг вправо регистра А, Е	SRCD
47	Арифметический сдвиг вправо регистра А	SAS
48	Арифметический сдвиг вправо регистра А, Е	SAD
49	Запись содержимого регистра А во внешний регистр	WD
50	Чтение внешнего регистра в регистр А	RD
51	Вызов программной секции	SLS
52	Возврат из программной секции	RTS
53	Возврат из программы обработки прерывания	RIT
54	Обращение к блоку КАМАК на запись информации	WDC
55	Обращение к блоку КАМАК на чтение информации	RDC

ный, глобальный, косвенно локальный, косвенно глобальный, косвенно локальный индексированный по X и по Y, косвенно параметрический, магазинный, параметрический, регистровый, косвенно регистровый, положительное и отрицательное смещение.

Все команды М-16 в зависимости от выполняемой операции и используемых способов адресации делятся на четыре группы (рис. 7). Команды первой группы выполняются иначе, чем команды остальных групп. При выполнении команды I группы обращение к памяти микропрограммных адресов происходит дважды. При первом обращении осуществляется выбор начального адреса микропрограммы, реализующей заданный (один из восьми) способ адресации. Второе обращение к ПМА происходит в области, где хранятся начальные адреса микропрограмм, реализующих код операции, заданный в команде. Организация ПМА приведена на рис. 8.

Процесс выполнения команд II, III, IV групп характеризуется одним обращением в область хранения начальных адресов микропрограмм, реализующих код, заданный в одной из трех групп команд. Длительность выполнения команды определяется числом микрокоманд (циклов), входящих в состав микропрограммы обработки соответствующей команды. Время выполнения микрокоманды равняется 3,2 мкс. Например, время выполнения таких команд, как загрузка регистра из памяти, запись регистра в память, чтение информации с блока КАМАК, запись информации в блок КАМАК, равно 12 мкс, умножение целых чисел – 100 мкс, деление целых чисел – 170 мкс.

Синхронизация работы всех функциональных узлов МПК осуществляется с помощью схемы управления. Частота тактовых импульсов, вырабатываемых в схеме, стабилизирована кварцем и равняется 5 МГц.

Основные характеристики МПК М-16

Общий объем внутренней памяти	6,3 кбайт
Объем ОЗУ	2 кбайт
	с дополнительной магистралью 64 кбайт
Разрядность слова	16, 32
Число регистров, доступных программисту (табл. 6)	11
Форма представления чисел	с фиксированной запятой и знаком
Число команд	55
Число способов адресации	12
Число приоритетных уровней прерывания	8
Длительность машинного цикла (время выполнения микрокоманды)	3,2 мкс
Тактовая частота	5 МГц

Таблица 6

Номер регистра	Обозначение	Разрядность	Назначение
1	A	16	Аккумулятор
2	E	16	Расширение аккумулятора
3	X	16	Индексный регистр
4	Y	16	Индексный регистр
5	P	16	Программный счетчик
6	L	16	Регистр локальной базы данных
7	S	16	Указатель магазинной памяти
8	K	16	Регистр ключей
9	IT	8	Регистр прерываний
10	M	8	Регистр маски
11	C	2	Признаки переполнения и переноса АЛУ

Группа команд	Разряд команды															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
I	1	Способ адресации			Код операции				Операнд							
II	0	0	0	Способ адресации	Код операции				Операнд							
III	0	1	0	Способ адресации	Код операции				Операнд							
IV	0	1	Способ адресации		Код операции				Операнд							

Рис. 7. Формат команд

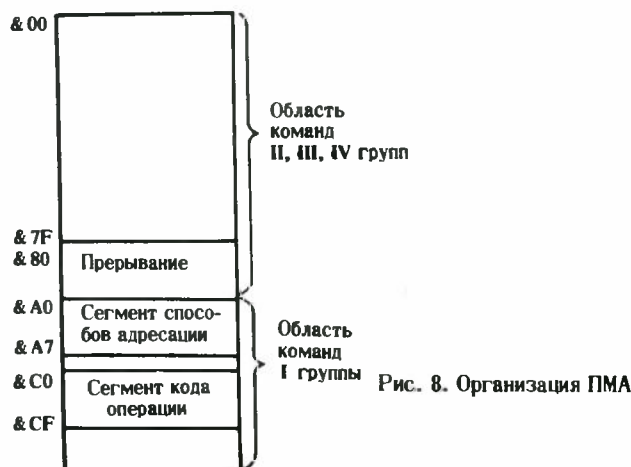


Рис. 8. Организация ПМА

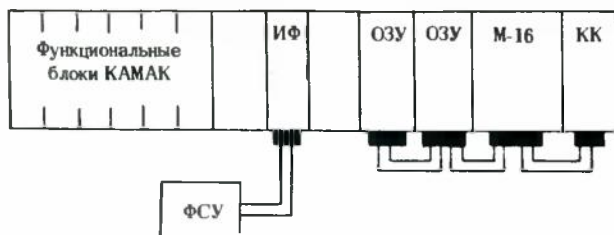


Рис. 9. Конфигурация автономного крейта КАМАК с использованием М-16: ФСУ – фотосчитыватель; ИФ – интерфейс фотосчитывателя; КК – контроллер крейта



Рис. 10. Пример организации трехкрейтной системы КАМАК с использованием МПК М-16

Важной характеристикой микропроцессорных устройств является наличие надежной и гибкой системы ввода-вывода. Система ввода-вывода МПК М-16 организована по принципу программно-управляемого обмена с использованием преимуществ стандарта КАМАК. Обмен данными между центральным процессором М-16 и функциональными блоками, выполненными в стандарте КАМАК, осуществляется через контроллер крейта (каркаса) и единый унифицированный канал – магистраль КАМАК [3]. Связь с внешними устройствами реали-

зуется через магистраль КАМАК и специализированные интерфейсы ВУ, выполненные в стандарте КАМАК.

Система на основе МПК М-16 может быть построена в виде автономного крейта КАМАК (рис.9) или в виде нескольких взаимосвязанных крейтов (рис.10). Микромашиный крейт содержит блоки МПК М-16, каждый из которых через свою дополнительную магистраль связан с внешней памятью. В состав рабочих крейтов входят функциональные блоки, обслуживающие тот или иной эксперимент. Каждый рабочий крейт находится под управлением закрепленного за ним МПК М-16. В системе предусмотрен двухсторонний обмен данными между МПК и центральной ЭВМ, который может инициироваться как ЭВМ, так и контроллером. В первом случае он реализуется путем инициации сигнала прерывания в виде команды NAF со стороны ЭВМ. Когда инициатива исходит от МПК М-16, различают два варианта: инициатива реализуется в виде выработки прерывания или в виде выработки флажка (при этом ЭВМ должна работать в режиме опроса флажка). После инициации прерывания или выставления флажка М-16 переходит в режим "Ожидание". Возможность такого перехода позволяет осуществить синхронизацию при работе с различными по быстродействию внешними ОЗУ.

Реализация микропроцессорного контроллера М-16 в стандарте КАМАК на основе секционированных микропроцессоров К584ИК1, серийно выпускаемых электронной промышленностью, обеспечивает универсальность его применения. Гибкая система ввода-вывода, система приоритетного прерывания, возможность параллельной обработки 16-разрядных данных, наличие необходимого списка команд, малые габариты и потребляемая мощность делают МПК М-16 удобным вычислительным средством при организации распределенных систем обработки данных и автоматизации физического эксперимента.

ЛИТЕРАТУРА

1. Универсальный однокристалльный четырехразрядный микропроцессор / А.И. Белоус, В.П. Боддырев, Э.П. Калошкин, Ю.И. Савоткин, А.И. Сухопаров. – Электронная промышленность, 1977, вып. 5, с. 55–57.
2. Кравцов Л.Я., Черницкий Г.И. Проектирование микропрограммных устройств управления. – Л.: Энергия, 1976.– 180 с.
3. Применение 16-разрядного микропроцессорного контроллера в стандарте "КАМАК" для цифрового регулирования / Н.А. Водопьянова, Я.М. Даматов, Н.М. Никитюк, Р. Шосслер, В.Н. Семенов, А.А. Хошенко, В.П. Шариков. – Proceedings of the Symposium on microcomputer and microprocessor application. Budapest, 17–19 October, 1979, vol. 11, pp. 689–696.

УДК 681.3-181.4

В. А. Бобков, П. П. Гойденко, С. Н. Тихомиров,
Д. Н. Черняковский, В. А. Шиллер

МИКРОВОЧИСЛИТЕЛЬ С СИСТЕМОЙ КОМАНД РЯДА МИНИ-ЭВМ

На основе микровычислителя и микросхем ТТЛ серии может быть создан процессор, аппаратно и программно совместимый с микро-ЭВМ "Электроника 60", с производительностью от 100 тыс. до 10 млн. операций/с.

Микровычислитель построен на основе комплекта КМОП БИС 16-разрядного микропроцессора серии К588. Система его команд (см. таблицу) является подмножеством системы команд ряда СМ ЭВМ, мини-ЭВМ "Электроника 100/16И", "Электроника 100-25" и микро-ЭВМ "Электроника 60". Микровычислитель содержит одну микросхему арифметического устройства типа К588 ИК2 и две программируемые фотошаблоном микросхемы управляющей памяти типа К588 ИК1 с кодировками 0001 и 0002. В системе команд процессора сохранены все 12 типов адресации данных и все операции системы команд "Электроника 60", за исключением байтовых операций и некоторых операций ветвления.

Электрическая схема микровычислителя с 21 внешним выводом показана на рис. 1. 16-разрядная шина ДА предназначена для выдачи адресов, приема команд, выдачи и приема данных. Символом В обозначен вывод сигнала сопровождения квитиования, выдаваемого микровычислителем или внешним устройством информации, П — вывод ответного сигнала квитиования принимаемой информации. Сигнал управления блоком сопряжения вычислителя с каналом системы, идентифицирующий выдаваемую информацию, снимается с вывода Д/А, сигнал начального пуска вычислителя — с R и сигнал векторного прерывания — с Пр. Выводы МК, В, П, S,

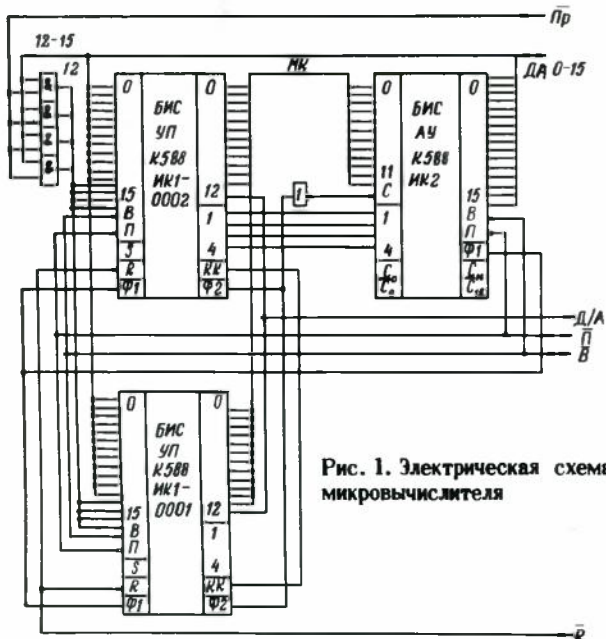


Рис. 1. Электрическая схема микровычислителя

Система команд микровычислителя

Наименование команды	Мнемокод	Код	Признаки				Результат операции
			N	Z	V	C	
Двуадресные команды							
Пересылка	MOV	*15SDD	‡	‡	0	—	D ← (S)
Сравнение	CMP	*25SDD	‡	‡	‡	‡	(S) - (D)
Проверка разрядов	BIT	*35SDD	‡	‡	0	—	(S) ∧ (D)
Очистка разрядов	BIC	*45SDD	‡	‡	0	—	D ← (S̄) ∧ (D)
Логическое ИЛИ	BIS	055SDD	‡	‡	0	—	D ← (S) ∧ (D)
Исключающее ИЛИ	XOR	074RDD	‡	‡	0	—	D ← (R) ∧ (D)
Сложение	ADD	065SDD	‡	‡	‡	‡	D ← (S) + (D)
Вычитание	SUB	165SDD	‡	‡	‡	‡	D ← (D) - (S)
Одноадресные команды							
Очистка	CLR	*050DD	0	1	0	0	D ← 0
Инверсия	CCM	*051DD	‡	‡	0	1	D ← (D̄)
Прибавление 1	INC	*052DD	‡	‡	‡	—	D ← (D) + 1
Вычитание 1	DEC	*053DD	‡	‡	‡	—	D ← (D) - 1
Инверсия и прибавление 1	NEG	*054DD	‡	‡	‡	‡	D ← (D̄) + 1
Прибавление переноса	ADC	*055DD	‡	‡	‡	‡	D ← (D) + (C)
Вычитание переноса	SBC	*056DD	‡	‡	‡	‡	D ← (D) - (C)
Проверка	TST	*057DD	‡	‡	0	0	D ← (D)
Циклический сдвиг вправо	ROR	*060DD	‡	‡	‡	‡	D ← C, D
Циклический сдвиг влево	ROL	*061DD	‡	‡	‡	‡	D ← C, D
Арифметический сдвиг вправо	ASR	*062DD	‡	‡	‡	‡	D ← (D) / 2
Арифметический сдвиг влево	ASL	*063DD	‡	‡	‡	‡	D ← (D) · 2
Команды перехода							
Переход безусловный	BR	0004XXX					CK ← (CK) + (2 XXXX)
Переход, если = 0	BEQ	0014XXX		Z = 1			CK ← (CK) + (2 XXXX)
Переход, если минус	BMI	1004XXX		N = 1			CK ← (CK) + (2 XXXX)
Переход, если переполнение	BUS	1024XXX		V = 1			CK ← (CK) + (2 XXXX)
Переход, если перенос	BLO	1034XXX		C = 1			CK ← (CK) + (2 XXXX)
Команды установки признаков							
Очистка C	CLC	000241	—	—	—	0	
Очистка V	CLV	000242	—	—	0	—	
Очистка Z	CLZ	000244	—	0	—	—	
Очистка N	CLN	000250	0	—	—	—	
Установка C	SEC	000261	—	—	—	1	
Установка V	SEV	000262	—	—	1	—	
Установка Z	SEZ	000264	—	1	—	—	
Установка N	SEN	000270	1	—	—	—	
Установка N, Z, C, V	SCC	000277	1	1	1	1	
Очистка N, Z, C, V	CCC	000257	0	0	0	0	
Возврат из прерывания	RTI	000002					CK ← (VC) ‡; PCP ← (VC) ‡ (N, Z, V, C) ← (VC) ‡
Безусловная передача управления	IMP	0001DD					CK ← (D)
Возврат из подпрограммы	RTS	00020R					CK ← (R)
Обращение к подпрограмме	ISR	004RDD					R ← (VC) ‡ ‡(VC) ← (R); R ← (CK) CK ← (D)
Командное прерывание	EMT	104000— 104377					‡(VC) ← (PCP); ‡(VC) ← (CK) CK ← (30); PCP ← (32)
Нет операции	NOP	000240					

Обозначения:

SS, DD — шестизначные коды, адреса источника и приемника результата, X — содержимое регистров памяти с адресом X; N, Z, V, C — признаки знака, сравнения результата с нулем, переполнения и переноса соответственно; CK — счетчик команд; VC — указатель стека; PCP — регистр состояния процессора; R — регистр общего назначения; ‡ — признак устанавливается в зависимости от результата операции.

$C_0, \bar{C}_0, C_{15}, \bar{C}_{15}$ подключаются к шине $+E_7$ через резисторы 10–15 кОм, выходы КК и Ф2 — через резисторы 3–10 кОм.

По сигналу R управляющая память формирует микропрограмму начального пуска, включающую установку арифметического устройства в начальное состояние, обнуление регистра 7 (счетчика команд) и выдачу начального (нулевого) адреса программы. Сигнал \bar{P} формирует на входе управляющей памяти код команды прерывания (1.1XXXX), по которой микровычислитель выполняет пересылку содержимого регистра состояния и счетчика команд в стек по указателю стека (R_6) и принимает адрес вектора прерывания.

Основные параметры микровычислителя

Напряжение питания, В	5 ± 10%
Потребляемая мощность, мВт	
в статическом режиме	3
в динамическом режиме	60
Длительность выполнения операции, мкс	
очистка регистра	4,5
сложение регистр–регистр	6

БИС серии K588 непосредственно согласуются по уровням входных сигналов со всеми ТТЛ схемами, однако для сопряжения микровычислителя с каналом системы рекомендуется применять БИС серии K555 из-за более приемлемого для КМОП вычислителя уровня потребляемой мощности. Асинхронный принцип обмена информацией и совмещенная магистраль адресов и данных, реализованные в БИС серии K588, делают вычислитель наиболее удобным для сопряжения с каналами типа "Общая шина". На основе микровычислителя могут быть созданы различные по организации вычислительные системы с производительностью от 120 тыс. операций/с в однопроцессорном варианте до 5–10 млн. операций/с — многопроцессорном.

Структурная схема процессора, программно и аппаратно совместимого с микро-ЭВМ "Электроника 60", показана на рис. 2. Производительность такого процессора для операций типа "сложение регистр–регистр" — 160 тыс. операций/с при мощности потребления около 2 Вт. Общее число корпусов ИС и БИС не превышает 20 шт. В качестве отладочного комплекса для разработки системы с использованием описанного микровычислителя может быть применена микро-ЭВМ "Электроника-60" со своим математическим обеспечением и парком ВУ. В настоящее время разрабатывается КМОП БИС

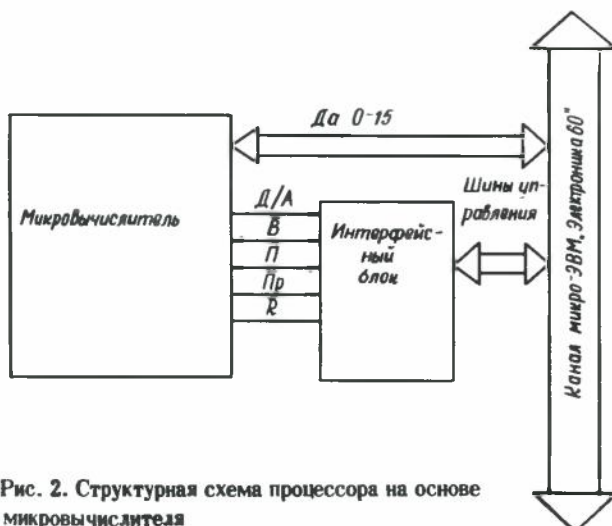


Рис. 2. Структурная схема процессора на основе микровычислителя

системного контроллера, которая позволит создавать с использованием только КМОП БИС процессоры с потребляемой мощностью не более 0,1 Вт и числом микросхем от 5 до 12 для одно- и многопроцессорных систем, аппаратно и программно сопрягаемых с микро-ЭВМ "Электроника 60".

Статья поступила 28 сентября 1979 г.

УДК 681.3–181.48

Н. М. Воробьев, П. Н. Казанцев, М. Д. Корнев, Ж. А. Мамаев, Ю. М. Сокол

АРХИТЕКТУРНЫЕ ОСОБЕННОСТИ МИКРО-ЭВМ "ЭЛЕКТРОНИКА НЦ-05Т"

Микро-ЭВМ "Электроника НЦ-05Т" отличается высокой производительностью и расширенными возможностями для обработки разнотипной информации. Специальные аппаратные и дополнительные изобразительные средства системы команд микро-ЭВМ дают возможность сократить длину и уменьшить время исполнения программ.

Микро-ЭВМ "Электроника НЦ-05Т" — одна из старших моделей семейства "Электроника НЦ" [1–3] — построена по модульному принципу. Ее минимальная конфигурация включает модуль процессора и модуль программируемого контроллера ввода-вывода с периферийными устройствами. Модуль процессора реализован на ТТЛ и ТТЛШ схемах [4]. Вместе с блоком внутренней памяти на 16К слов процессор занимает три стандартных платы размером 180 × 300 мм. Модуль программируемого контроллера ввода-вывода обеспечивает подключение гибкого диска и стандартного набора периферийных устройств: перфоратора ПЛ-150, устройства считывания с перфоленты FS-1500, ЭПМ "Консул-260", дисплея "Видеотон-340". Модуль построен на базе микропроцессора "Электроника-80". Предусмотрена возможность увеличения объема памяти с помощью модуля ОЗУ-32К модулей двухвходовой памяти ОЗУ-16К или контроллера с памятью на 256К слов.

Для совместной работы микро-ЭВМ "Электроника НЦ-05Т" с процессорами НЦ-03Д достаточно воспользоваться адаптером МНЦ-НЦ-03Д, а для работы с машинами семейства СМ ЭВМ (СМ-3, СМ-4) — адаптером магистралей МНЦ-ОШ. Контроллеры микро-ЭВМ "Электроника 60" и специализированные устройства можно подключать непосредственно к магистрали НЦ. Число подключаемых устройств определяется нагрузочной способ-

ностью магистрали и не должно превышать 16. Одна из возможных конфигураций системы на базе микро-ЭВМ "Электроника НИ-05Т" приведена на рис. 1.

С целью повышения вычислительной мощности систем, построенных на базе микро-ЭВМ "Электроника НИ-05Т", число процессоров на магистрали можно увеличить до четырех. Возможно построение системы с использованием адаптеров или организация конвейерной обработки с применением модуля двухходовой памяти ОЗУ-16К (рис. 2).

Микро-ЭВМ "Электроника НИ-05Т" организована по одномагистральному принципу, в соответствии с которым все модули обработки, хранения и передачи информации подключаются друг к другу с помощью односвязного интерфейса, являющегося расширением интерфейса микро-ЭВМ "Электроника 60". Связь между устройствами полностью асинхронная, благодаря чему на магистрали могут работать устройства с различными скоростями обмена. Элементы памяти всех устройств магистрали образуют единое адресное пространство объемом 64К слов. При этом 56К адресов относятся к оперативной памяти, а 8К — к регистрам устройств, включая процессоры. Если к магистрали



Рис. 1. Пример системы на основе микро-ЭВМ "Электроника НИ-05Т"

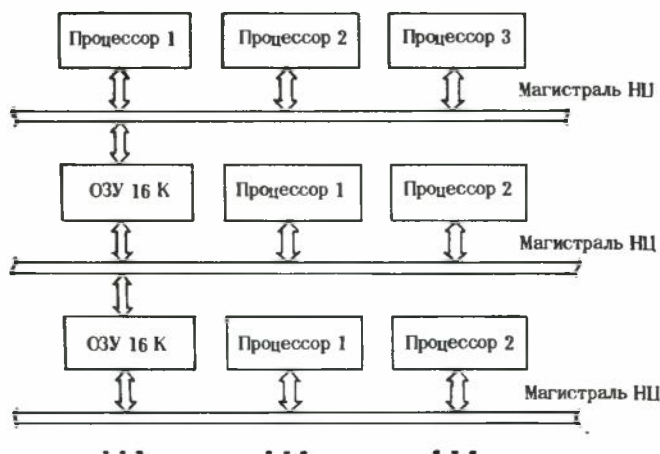


Рис. 2. Конвейерная система с процессорами

подключено несколько процессоров НИ-05Т, то один из них назначается главным, остальные являются подчиненными. Главный процессор принимает и обрабатывает все внешние прерывания, устанавливает режимы работы других процессоров, определяет для них очередную задачу и т.д. Ему доступны все ресурсы подчиненных процессоров, включая их регистры. Подчиненные процессоры могут взаимодействовать с главным через "почтовый ящик" и систему прерываний.

Средства повышения производительности. В качестве основного критерия оценки проектируемой микро-ЭВМ "Электроника НИ-05Т" выбрана максимальная пропускная способность при ограниченном общем объеме оборудования, повышенной эффективности программирования и обеспечении системных свойств. Необходимость в таком критерии объясняется стремлением распространить область применения микро-ЭВМ на системы, в которых в настоящее время обработка информации осуществляется с помощью мини-ЭВМ.

Создание микро-ЭВМ с заданными свойствами в первую очередь потребовало введения в состав процессора дополнительных средств, обеспечивающих совмещение выполнения отдельных фаз вычислительного процесса. Анализ и оценка различных вариантов структурной организации процессора позволили выбрать и реализовать следующие решения:

- введена двухмагистральная структура, охватывающая все узлы обработки информации и регистры, на которых хранятся операнды;
- аппаратно реализовано совмещение исполнения одной микро-команды с чтением следующей, что почти вдвое увеличивает пропускную способность;
- совмещено исполнение одной команды с формированием адреса и выборкой следующей.

В отличие от традиционного способа реализации команды, когда после выдачи запроса в память процессор ждет результата, микропрограммы для микро-ЭВМ "Электроника НИ-05Т" разработаны так, чтобы заблаговременно (с некоторым опережением) выдавать запросы к памяти и параллельно с ее работой выполнять допустимые действия. Введение только этих совмещений позволило увеличить пропускную способность процессора на 25%. Все указанные решения обеспечивают темп исполнения микрокоманд в процессоре 400 нс и команд типа "регистр-регистр" — 800 нс. Объем дополнительной аппаратуры при этом не превышает 20%.

Дальнейшим наиболее естественным способом увеличения вычислительной мощности микро-ЭВМ является подключение к магистрали НИ нескольких процессоров, разделяющих ее во времени. Однако в мультипроцессорной системе независимые

процессоры могут одновременно обращаться к общему модулю памяти, в результате чего пропускная способность каждого процессора будет снижаться. Интенсивность запросов к памяти от одного процессора может достигать $1,2 \times 10^6$ запросов/с. Имеющиеся модули ОЗУ, к сожалению, не могут работать с такой интенсивностью.

Для разгрузки магистрали ИШ и использования в полной мере скорости работы блоков процессора в его состав введен блок внутренней памяти (БВП), доступный непосредственно для запросов данному процессору, а через магистраль и всем остальным процессорам системы. Адресное пространство этого блока включено в общее адресное пространство на магистрали, что снимает ограничения на способы программирования. Объем БВП составляет 16К слов, а время обращения к нему не превосходит 0,8 мкс, что хорошо согласуется с интенсивностью запросов к памяти. Очевидно, что при наличии БВП влияние конфликтов на магистрали на пропускную способность системы существенно зависит от распределения локальных областей памяти для процессов, одновременно исполняемых процессорами системы.

Значения пропускных способностей систем без внутренней памяти и систем с внутренней памятью в процессорах приведены в табл. 1. Величины эффекта от введения n -го процессора определены по формуле $E_n = (Q_n - Q_{n-1}) / Q_1$, где Q_n — пропускная способность n -процессорной системы. Эффект от введения в процессор БВП рассчитан по формуле $C = (Q_b - Q_0) / Q_0$, где Q_b — пропускная способность системы с БВП в процессорах; Q_0 — пропускная способность системы без БВП. Расчеты пропускных способностей систем с БВП проведены для двух вариантов вероятностей обращения в свой и чужой модули памяти: вероятность обращения в свой модуль памяти p_1 , предполагалась равной 0,5 и 0,8, вероятность обращения в ОЗУ $p_2 = 0,3$ и 0,1 соответственно и вероятность обращения в чужие БВП $p_3 = 1 - p_1 - p_2$ (равновероятно к любому чужому БВП).

Таблица 1

Число процессоров	Система без внутренней памяти		Система с внутренней памятью					
	Пропускная способность тыс. операций/с	Эффект от введения n -го процессора	Пропускная способность тыс. операций/с		Эффект от введения n -го процессора		Эффект от введения внутренней памяти	
			$p_1 = 0,5$ $p_2 = 0,3$	$p_1 = 0,8$ $p_2 = 0,1$	$p_1 = 0,5$ $p_2 = 0,3$	$p_1 = 0,8$ $p_2 = 0,1$	$p_1 = 0,5$ $p_2 = 0,3$	$p_1 = 0,8$ $p_2 = 0,1$
1	131	—	188	211	—	—	0,44	0,61
2	162	0,27	289	372	0,53	0,76	0,78	1,30
3	165	0,02	384	520	0,50	0,70	1,32	2,14
4	166	0,01	433	645	0,26	0,58	1,61	2,89

Из таблицы видно, что пропускная способность как однопроцессорных, так и многопроцессорных систем с БВП значительно выше пропускной способности систем без БВП. Если разумно использовать внутреннюю память процессора, то многопроцессорные одноканальные системы становятся высокоэффективными. Действительно, если

пропускную способность однопроцессорной системы принять за 100%, то при вероятности обращения в собственную память $p_1 = 0,8$ подключение к магистрали даже четвертого процессора увеличивает пропускную способность системы на 58%, а при $p_1 = 0,5$ — на 26%.

Средства повышения эффективности вычислений. Наиболее обширную область применения микро-ЭВМ составляют управляющие системы обработки информации в реальном и квазиреальном масштабе времени: системы управления воздушным и водным транспортом, поточными линиями, технологическими процессами, устройствами связи, автоматизированные системы обработки информации, измерений и т.д. Несмотря на то, что они весьма разнообразны по своему назначению, используемые в них средства обработки информации должны отвечать одинаковым требованиям, наиболее важным из которых являются:

- наличие большого объема информации нечислового характера, представленной массивами слов небольшой разрядности: байтов, битов, полей битов. Обработка ее сводится преимущественно к выполнению логических операций, операций упаковки и распаковки. Объем таких действий составляет до 50% всех вычислений;
- необходимость реализации вычислительных процедур типа сложения и вычитания кодов, арифметики с фиксированной и плавающей запятой. Как правило, разрядность обрабатываемой информации не велика и в большинстве случаев не превышает 20–32 двоичных разрядов.

С учетом этих требований длина машинного слова микро-ЭВМ выбрана равной 16 двоичным разрядам. Над такими словами реализуется развитая кодовая "арифметика", включающая, кроме логических операций и пересылок, арифметические операции и разнообразные быстрые сдвиги на произвольное число разрядов. Кроме того, микропрограммно исполняется арифметика с фиксированной запятой, в которой числа представлены двойными словами (32 разряда) в дополнительном коде со знаком в старшем разряде, а также арифметика с плавающей запятой со следующим форматом операндов: мантисса со знаком — 24 двоичных разряда, порядок — 8 двоичных разрядов.

Таблица 2

СПОСОБЫ АДРЕСАЦИИ		
Область программы		Область данных
Команды	Константы	
Относительная по короткому адресу	Непосредственная Косвенная через регистр	Короткая Прямая по полному адресу Косвенная через регистр
Относительная по полному адресу	С инкрементом С декрементом	С инкрементом С декрементом С непосредственным индексированием
Абсолютная Косвенная через регистр Стековая		С индексированием ячейки памяти Косвенная через память Стековая

В систему команд введен набор операций для обработки битов, байтов и полей битов, произвольно расположенных в машинных словах. Для работы с массивами и сложными структурами данных пользователю на уровне системы команд доступен широкий набор адресаций (табл. 2).

В целях повышения эффективности обращения к подпрограммам, вычисления выражений и т. д. в процессоре предусмотрены операции со стеком. Перечисленные средства, реализуемые аппаратно или микропрограммно, позволили в 10–100 раз увеличить скорость выполнения соответствующих операций по сравнению с их программной реализацией и уменьшить длину программ. Техническая характеристика микро-ЭВМ "Электроника НЦ-05Т" приведена ниже.

Быстродействие, операций/с	
сложения кодов (16 разрядов)	
типа регистр-регистр	1,2 млн.
типа регистр-память	300 тыс.
сложения	
с фиксированной запятой	150 тыс.
с плавающей запятой	50 тыс.
умножения	
с фиксированной запятой	60 тыс.
с плавающей запятой	50 тыс.
Производительность по смеси Гибсон III [5], операций/с ...	200 тыс.
Число регистров	
общего назначения	16
системных	26
Объем памяти, адресуемой непосредственно, К слов	64
Потребляемая мощность, Вт	
процессор	≤ 60
микро-ЭВМ	≤ 200

Работа в математическом пространстве адресов и защита памяти. Программы систем реального времени в процессе работы подвергаются малым изменениям. В то же время их объем в некоторых случаях превышает сотни тысяч слов. Разработка и отладка таких программных комплексов (особенно для мультипроцессорных вычислительных систем) требует усилий большого коллектива людей. Для успешного проведения этих работ должны быть созданы не только удобные средства отладки программных модулей, но и разработана общая концепция программирования и решения задач на ЭВМ, обеспечивающая модульный подход к программированию и взаимодействие этих модулей на общих ресурсах. В наибольшем соответствии с указанными требованиями находится сегментный способ организации программ, применяемый в мультипрограммировании. В соответствии с ним каждая независимая задача представляет собой совокупность взаимосвязанных сегментов программ и данных, произвольно расположенных в адресном математическом пространстве. Система в этом случае имеет возможность наиболее экономно распределять оперативную и внешнюю память, организовать перемещаемость программ и данных без их преобразования. Все функции преобразования математических адресов в физические в этом случае должен взять на себя процессор. Для микропроцессоров эти функции наиболее удобно осуществлять с помощью базисного

способа формирования исполнительных адресов. С этой целью в процессор микро-ЭВМ "Электроника НЦ-05Т" введены два регистра баз данных и регистр базы программы, обеспечивающие одновременную работу с тремя сегментами. Процедуры формирования физических адресов выполняются микропрограммно. Общее число сегментов, с которыми может взаимодействовать один процесс, очевидно, может быть и больше трех. В микро-ЭВМ "Электроника НЦ-05Т" оно ограничивается лишь объемом используемой памяти. Для быстрого переключения процессора с сегмента на сегмент, а также для корректного обращения к общим сегментам со стороны нескольких взаимодействующих процессов в систему команд введены команды переключения и работы с семафорами, доступные пользователю. Защита процессов от нежелательного влияния друг на друга также осуществляется микропрограммно путем сравнения исполнительных математических адресов с соответствующими максимально допустимыми значениями, установленными операционной системой на регистрах длины защищаемых сегментов.

Реализация описанных решений в микро-ЭВМ "Электроника НЦ-05Т" позволила получить мощное вычислительное устройство широкого применения. Оно предоставляет пользователю многие преимущества полноценной мини-ЭВМ при значительном выигрыше в потребляемой мощности и структурной гибкости. Находясь на нижнем уровне иерархии мини-ЭВМ и одновременно на высшем уровне иерархии микро-ЭВМ, "Электроника НЦ-05Т" позволяет устранить разрыв между высокой производительностью, характерной для мини-ЭВМ с одной стороны и гибкостью и экономичностью, характерными для микро-ЭВМ с другой. Минимальная конфигурация такого устройства имеет малый объем оборудования (4–5 плат) и высокое быстродействие, превышающее на операциях типа сложения "регистр-регистр" 10^6 операций/с. Структурная гибкость, высокая производительность и программная совместимость определяют простоту эксплуатации и разнообразие применений для целей управления, контроля, обработки и передачи данных.

ЛИТЕРАТУРА

1. Васенков А.А. Развитие микропроцессоров и микро-ЭВМ семейства "Электроника НЦ" на основе комплексно-целевых программ. — Электронная промышленность, 1979, вып. 11–12, с. 13–17.
2. Архитектура микро-ЭВМ "Электроника НЦ-03Т" / И.М. Воробьев, В.М. Елагин, В.Г. Сиренко, Ю.Е. Чичерин. — Электронная промышленность, 1979, вып. 11–12, с. 95–100.
3. Микро-ЭВМ "Электроника НЦ-03Т". — Электронная промышленность, 1979, вып. 11–12, с. 53.
4. Микропроцессорные наборы БИС и серия ЭВМ "Электроника НЦ" / И.М. Воробьев, А.А. Васенков, Ч.Ф. Поликанов, Ю.Е. Чичерин. — Электронная промышленность, 1978, вып. 5, с. 9–14.
5. Брусиловский Е.А., Катман Е.А. Статистические методы расчета производительности машин единой системы — Вопросы радиозлектроники. Сер. ЭВТ, 1973, вып. 1, с. 22–29.

УДК 621.3.049.779

С. Н. Тихомиров, А. Г. Черных, В. А. Шиллер

МНОГОФУНКЦИОНАЛЬНАЯ МИКРОМОЩНАЯ КМОП БИС АРИФМЕТИЧЕСКОГО РАСШИРИТЕЛЯ

Микросхема 8-разрядного арифметического расширителя К588ИКЗ, предназначенная для быстрого выполнения операций умножения, деления, много-разрядных сдвигов и операций с плавающей запятой, значительно увеличивает функциональные возможности и производительность базового комплекта КМОП БИС 16-разрядного микропроцессора серии К588 при сохранении его основных особенностей: микропрограммного управления, асинхронного обмена, автономной внутренней синхронизации, прямого согласования с ТТЛ, достаточно высокого быстродействия и весьма низкого потребления мощности.

Микросхема изготовлена по технологии КМОП структур с молибденовым затвором, изоляцией компонентов охранными кольцами и двухуровневой разводкой и заключена в плоский 42-выводной металлокерамический корпус типа 429.42-1. Диапазон рабочих температур составляет от -60 до +85°C.

Основные электрические параметры микросхемы

- Напряжение питания $E_n, В \dots \dots \dots + 5 \pm 10\%$
- Напряжение логической "1" на входах с учетом уровня помех $0,5 V, U_{вх}^1, В \dots \dots \dots \geq E_n - 1$
- Напряжение логического "0" на входах с учетом уровня помех $0,5 V, U_{вх}^0, В \dots \dots \dots \leq 1$
- Выходной ток логической "1" (при напряжении $U_{вх}^1 = E_n - 0,4 В$) $I_{вх}^1, мА \dots \dots \dots \geq 160$
- Выходной ток логического "0" при напряжении $U_{вх}^0 = 0,4 В$ $I_{вх}^0, мА \dots \dots \dots \geq 1,6$
- Статическая мощность потребления, МВт $\dots \dots \dots \leq 1$
- Длительность цикла выполнения умножения 8-разрядных кодов, мкс $\dots \dots \dots \leq 5$

БИС содержит следующие функциональные блоки:

- блок умножения, представляющий собой матрицу 8×8 элементов сложения-сдвига;
- два 8-разрядных буферных регистра ввода-вывода данных (K1 и K2);
- 8-разрядный регистр микрокоманды;
- три 8-разрядных регистра промежуточного хранения операндов (PrA, PrB, PrD);
- два 8-разрядных регистра хранения младшей и старшей частей результата операции (RP1 и RP2);
- дешифратор микрокоманд;
- блок поиска кода левого "нулевого" или "единичного" бита или левой пары неравнозначных бит операнда, записанного в PrB или PrD;
- блок выбора нулевого приближения обратной величины делителя;

- блок формирования признаков знака (N), сравнения результата с нулем (Z), переполнения (V) и переноса (C);
- дешифратор кода многоразрядного сдвига;
- блок квитирования асинхронного обмена данными по двунаправленным шинам K1 и K2;
- 4-разрядный регистр режима, включающий триггеры MлY, СтY, MлX и СтX, определяющие положение БИС арифметического расширителя (AP) в блоке;
- блок синхронизации выполнения операций в самой БИС AP и в блоке БИС.

Система микрокоманд БИС арифметического расширителя

Наименование микрокоманды	Код 01234567	Мнемо-код	Выполнение операций
Сдвиг логический влево L ←	000NNNLL	СЛЛ	$[(PrB) \vee (PrD) \vee (K2)] \ll - K1$
Сдвиг логический вправо L →	001NNNLL	СЛП	$[(PrB) \vee (PrD) \vee (K2)] \gg - K2$
Сдвиг арифметический влево A ←	010NNNLL	САЛ	$[(PrB) \vee (PrD) \vee (K2)] \ll - K1$
Сдвиг арифметический вправо A →	011NNNLL	САП	$[(PrB) \vee (PrD) \vee (K2)] \gg - K2$
Сдвиг циклический вправо Ц →	101NNNLL	СЦП	$[(PrB) \vee (PrD) \vee (K2)] \gg - K2$
Умножение целых чисел кодовое	10000LLL	УК	$(PrA) \times (K1) \ll [(K2) \vee (PrB) \vee (PrD)] - K1 \wedge K2$
Умножение целых чисел арифметическое	10001LLL	УА	$(PrA) \times (K1) \ll [(K2) \vee (PrB) \vee (PrD)] - K1 \wedge K2$
Умножение дробей с инверсией результата	100100LL	УЛИ	$K1 \times [(PrB) \vee (PrD) \vee (K2)] - K2$
Умножение дробей с округлением и инверсией старшей части результата	100101LL	УЛЮ	$(K1) \times [(PrB) \vee (PrD) \vee (K2)] - K2$
Умножение дробей с прибавлением 1 к старшей части результата	10011XLL	УДС	$[(K1) \vee (PrA) \times [(PrB) \vee (PrD) \vee (K2)]] - K2$
Умножение дробей кодовое	11000LLL	УДК	$[(K1) \vee (PrA)] \times [(PrB) \vee (PrD) \vee (K2)] - K2, K1$
Умножение дробей арифметическое	11001LLL	УДА	$[(K1) \vee (PrA)] \times [(PrB) \vee (PrD) \vee (K2)] - K2, K1$
Умножение дробей кодовое с округлением	11010LLL	УДКО	$[(K1) \vee (PrA)] \times [(PrB) \vee (PrD) \vee (K2)] - K2, K1$
Умножение дробей арифметическое с округлением	11011LLL	УДАО	$[(K1) \vee (PrA)] \times [(PrB) \vee (PrD) \vee (K2)] - K2, K1$
Поиск кода левого "0" или "1"	11100XLL	ПК	$[(K2) \vee (PrB) \vee (PrD)] \text{ КОД} - K2$
Поиск кода левой пары 01 или 10	111010LL	КНБ	$[(K2) \vee (PrB) \vee (PrD)] \text{ КОД} - K2$
Пересылка	111011LL	П	$[(PrB) \vee (PrD) \vee (K2)] - K1$
Пересылка 1	111100LL	П1	$[(PrB) \vee (PrD) \vee (K2)] - K1$
Загрузка	111101LL	З	$(K2) - PrB \vee (PrD); [(Pr12) - K2] \vee [(Pr11) - K1]$
Загрузка 1	111110LL	З1	$(K1) \vee (K2) - PrA \vee PrB \vee PrD; (Pr12) - K2$
Установка признака СтX	11111100	УСТ	
Установка признака МлX	11111101	УМЛ	
Выбор X ₀	11111110	УX ₀	$(K2) X_0 - K1;$
Начальная установка	11111111	НУ	

Обозначения: \vee - "исключающее ИЛИ"; \wedge - логическое И; (X) - содержимое источника информации; N - 3-разрядный код сдвига влево на N разрядов или вправо на (8-N) разрядов; L - 2- или 3-разрядный код, определяющий источник и приемник информации.

Система микрокоманд БИС AP (см. таблицу) содержит 256 микроопераций. Микрокоманды умножения выполняются по алгоритму умножения чисел в дополнительном коде с одним корректирующим шагом. Старшая часть произведения записывается в RP2, младшая - в RP1. Микрокоманды умножения дробей выполняются со сдвигом старшей части результата влево на один разряд, младшая часть не сдвигается. В микрокомандах с округлением старшей части результат округляется по правилу: если последний отбрасываемый разряд равен единице, то к старшей части результата добавляется 1, если нулю, то младшая часть отбрасывается. По микрокоманде УДС (см. таблицу) к

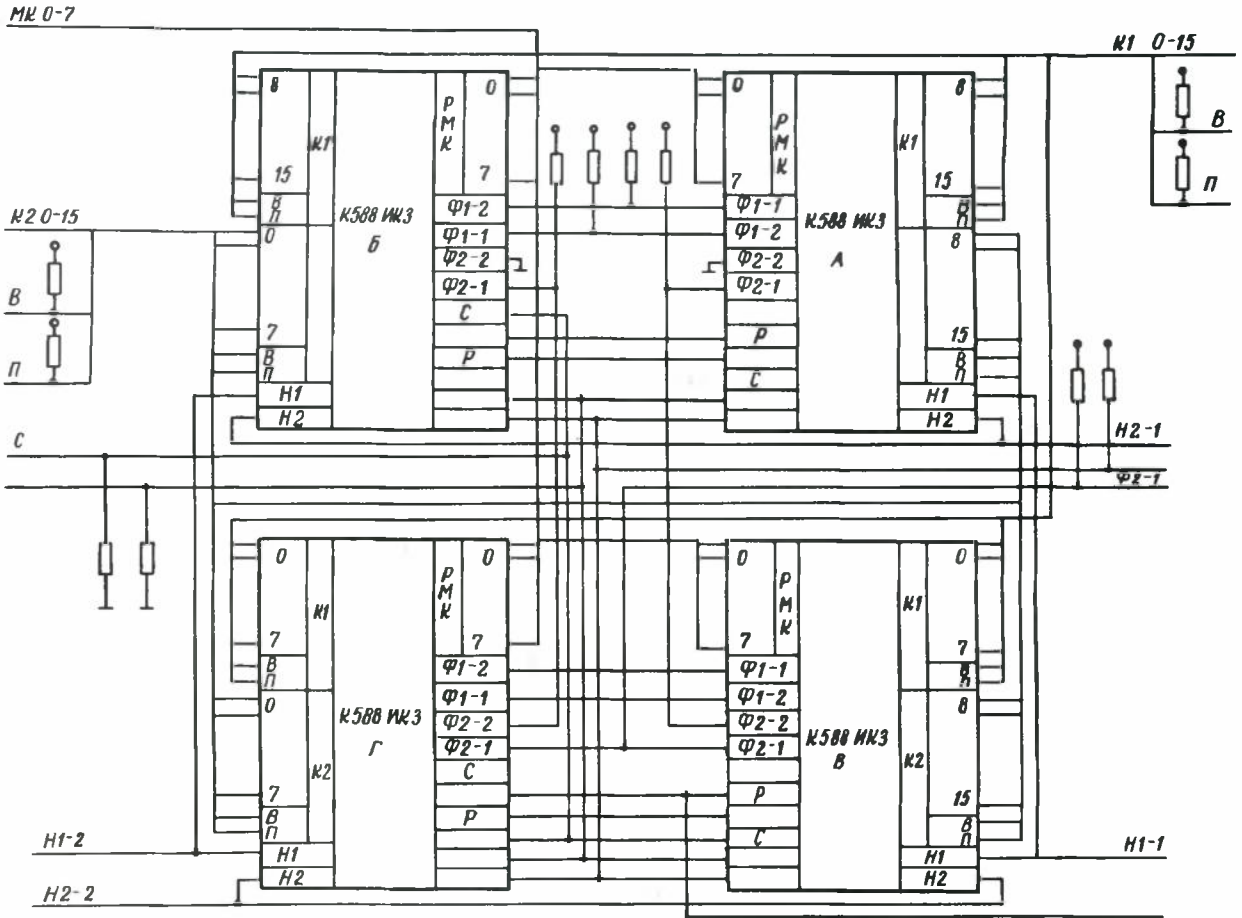


Рис. 1. Функциональная схема 16-разрядного блока АР

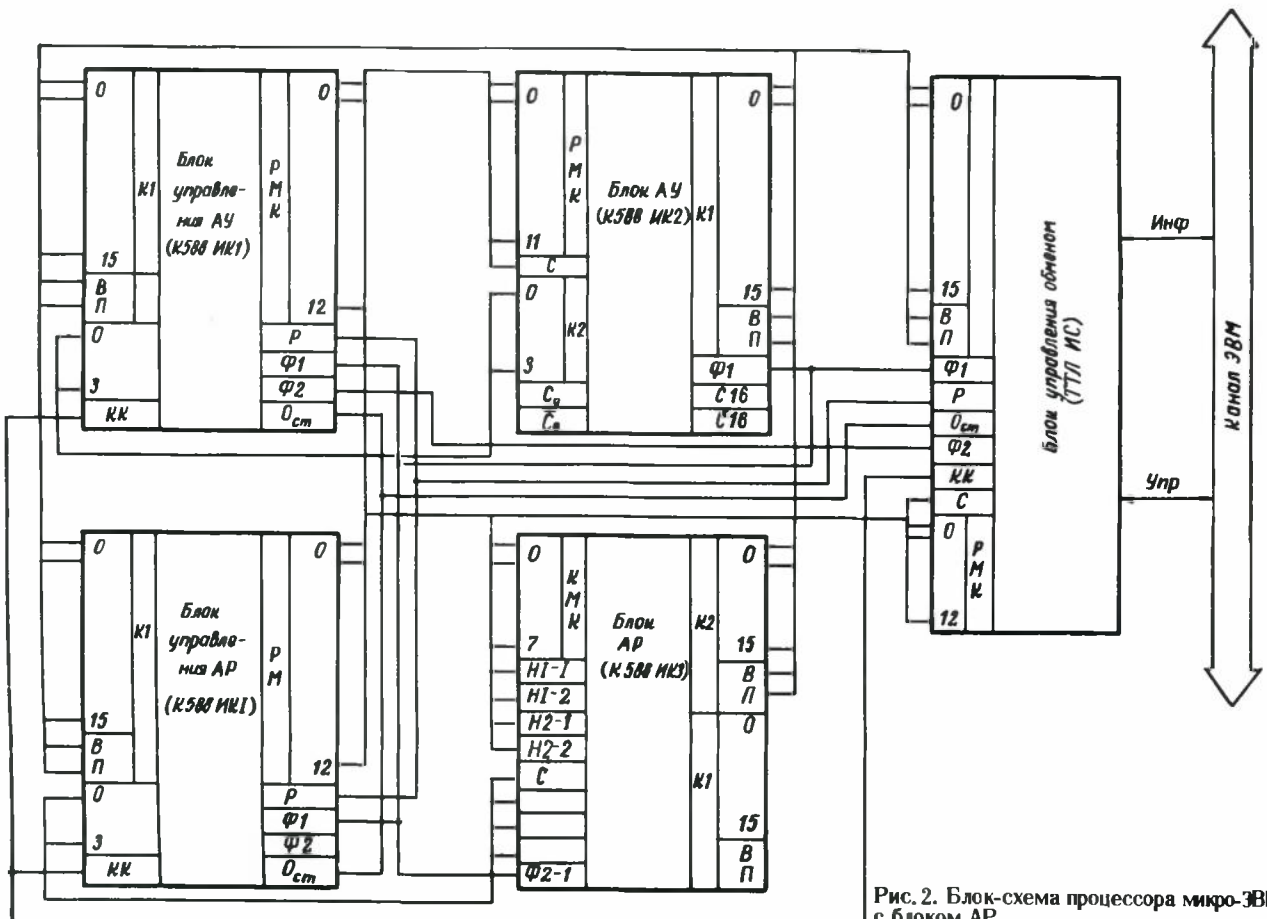


Рис. 2. Блок-схема процессора микро-ЗВМ с блоком АР

старшей части результата независимо от последнего отбрасываемого разряда добавляется единица. Для микрокоманды УДИ характерно то, что старшая часть результата инвертируется. Деление положительных нормализованных дробей осуществляется следующим образом. Вначале по микрокоманде ВХ₀ выбирается нулевое приближение обратной величины делителя (X₀), хранящегося в PrB, и найденное значение X₀ заносится в РП1. Следующее приближение обратной величины делителя находится по формуле

$$X_{i+1} = X_i (2 - C \cdot X_i),$$

где X_i — i-ое приближение обратной величины делителя; C — делитель. Частное вычисляется умножением делимого на X_i. Точность выбора обратной величины делителя определяется по формуле

$$\frac{1}{C} - X_i = \frac{\delta_0^k}{C} - \frac{\delta_1}{C} + \delta_2,$$

где δ₀ — относительная ошибка выбора X₀; k = 2n — степень, зависящая от числа итераций; δ₁ и δ₂ — относительные ошибки, определяемые разрядностью блока БИС AP и для 16-разрядного блока равные (1/2)¹⁵.

В микрокомандах поиска кода ПК, КНБ в канал К2 выдается код номера первого слева "нулевого" или "единичного" бита, или первой слева пары неравнозначных бит. Микрокоманды много-разрядного сдвига выполняются путем умножения исходного операнда на операнд, полученный на выходе дешифратора кода сдвига. При логических сдвигах СЛЛ, СЛП освобождаемые разряды заполняются нулями. В арифметических сдвигах САП, САЛ старшие разряды заполняются знаком исходного числа. В микрокомандах пересылки П₁П1 операнд из PrB или PrD пересылается в РП1. Микрокоманда П1 отличается от П тем, что в следующей микрокоманде информация в PrA принимается из РП1, а не из внешнего источника. В микрокомандах З, З1 вырабатывается признак, маскирующий запись информации в РП1 и РП2, поэтому можно выдавать результат предыдущей микрокоманды и загружать регистры PrA, PrB, PrD.

Микросхемы К588ИК3 могут объединяться в многоразрядные блоки без применения микросхем других типов. На рис. 1 показан 16-разрядный блок AP, имеющий 53 внешних вывода. 8-разрядная шина МК предназначена для приема микрокоманд. По 16-разрядным шинам К1 и К2 принимаются и выдаются данные. Старшие разряды операнда, принимаемого по шине К2, поступают на микросхемы Б и Г, младшие разряды — на микросхемы А и В. Старшие разряды другого операнда по шине К1 подаются на микросхемы В и Г, а младшие — на микросхемы А и Б. Выводы сигнала сопровождения квитирования, данных, выдаваемых блоком AP или внешним устройством по шинам К1 и К2 соответственно. П-выводы ответного сигнала квитирования, свидетельствующего об окончании приема данных блоком AP или внешним устройством по шинам К1 и К2. Сигнал синхронизации Ф2-1 на объединенных выводах микросхем

В и Г обеспечивает прием блоком AP микрокоманды от ВУ. При установившемся на шине МК коде микрокоманды сигнал Н1 определяет начало цикла.

Блок AP может быть включен в состав процессора, где он выполняет операции умножения и деления. Блок-схема процессора с использованием БИС арифметического устройства (АУ) типа К588ИК2 и управляющей памяти типа К588ИК1 приведена на рис. 2. Здесь канал К2 блока AP используется для внутрипроцессорного обмена, а канал К1 — для обмена внутри блока. Операции умножения и деления 16-разрядных операндов в таком процессоре выполняются в соответствии с микропрограммами, приведенными ниже. При этом предполагается, что первый операнд хранится во внутреннем оперативном регистре БИС АУ, адрес второго операнда находится в регистре, определяемом 0,1 и 2 разрядами команды.

- | | |
|---|---|
| | Умножение |
| 1. (P _i) → K1 | БИС АУ выдает адрес второго операнда в шину К1 |
| 2. (K1) → PrB
(PrB) → РП1 | Второй операнд (множитель) принимается в РП1 |
| | Микрокоманда П1 |
| 3. (P _j) → K1 | БИС АУ выдает первый операнд в К1 |
| 4. (K1) → PrB —
(РП1) → PrA
(PrA) × (PrB) → K1, РП1 | Множимое из К1 принимается в PrB и умножается на множитель из PrA. Старшая часть результата выдается в К1, младшая — записывается в РП1 |
| | Микрокоманда УК |
| 5. (K1) → P _j | Старшая часть произведения принимается в регистр БИС АУ |
| 6. (РП1) → PrA
(PrA) × (PrD) → K1 | Младшая часть произведения записывается в PrA, умножается на константу из PrD и выдается в К1 |
| | Микрокоманда УДК |
| 7. (K1) → P _{j+1} | Младшая часть произведения принимается в регистр БИС АУ |
| | Деление |
| 1. (P _i) → K1 | БИС АУ выдает адрес делителя |
| 2. (K1) → PrB
X ₀ → РП1 | Делитель принимается в PrB, по нему определяется X ₀ и записывается в РП1 |
| | Микрокоманда ВХ₀ |
| 3. (РП1) → PrA
(PrA) × (PrB) → K1 | Микрокоманда УДИ |
| 4. (K1) → PrD
(PrD) × (PrA) → K1 | Микрокоманда УДС |
| 5. (K1) → PrD
(PrD) → РП1 | Найденное первое приближение X ₀ обратной величины делителя записывается в РП1 |
| | Микрокоманда П1 |
| 6. (P _j) → K1 | БИС АУ выдает делимое в К1 |
| 7. (РП1) → PrA
(K1) → PrD
(PrA) × (PrD) → K1 | X _i записывается в PrA и умножается на делимое, записанное в PrD, результат выдается в К1 |
| | Микрокоманда УДК |
| 8. (K1) → P _{j+1} | Частное принимается в регистр БИС АУ |

Производительность процессора при цикле оперативного ЗУ не более 1 мкс составит на операциях умножения 30–50 тыс. операций/с, а на операциях деления 20–30 тыс. операций/с. Таким образом, микросхема К588 ИК3 значительно расширяет операционные возможности и область применения микропроцессорных БИС серии К588.

УДК 681.327.2-185.4

Д. А. Бруевич, Р. М. Воробьев, В. В. Вушкарник,
В. С. Кокорин, Ю. П. Оношко

ОЗУ "ЭЛЕКТРОНИКА 256К"— БАЗОВЫЙ БЛОК МУЛЬТИПРОЦЕССОРНЫХ КОМПЛЕКСОВ И СЕТЕЙ ЭВМ

Разработан блок ОЗУ повышенной надежности с использованием группового корректирующего кода и гибкой структурой внешних интерфейсов, позволяющей применять его в комплексах с различными ЭВМ.



Для повышения производительности вычислительных систем в настоящее время применяются различные методы: использование быстродействующих элементов, распараллеливание на уровнях элементарных операций, выполнения команд и отдельных программных процессов. В основе построения многомашинных систем лежит возможность параллельного выполнения нескольких процессов.

Такие системы можно построить с использованием общей шины (магистральной системы), адаптеров магистралей, позволяющих объединять несколько машин, процессоров, а также многовходовой памяти, имеющей два или более независимых входа. К достоинствам последнего метода следует отнести возможность раздельного выполнения процессов на нескольких ЭВМ с сохранением способности оперативного обмена массовой информацией между процессорами, к недостаткам — отсутствие прямой связи (с помощью системы прерывания) между ЭВМ или процессорами. Этот недостаток может быть устранен при одновременном использовании для объединения машин адаптеров магистралей и многовходовой памяти.

Автономное оперативное запоминающее устройство с произвольной выборкой "Электроника 256К" предназначено для организации системной памяти информационной емкостью до 2 Мбайт и более, входящей в состав вычислительных комплексов. ОЗУ может быть использовано в комплекте с микро-ЭВМ семейства "Электроника НЦ", "Электроника 60", мини-ЭВМ "Электроника 100-25", "Электроника 100/16И", машинами ЕС ЭВМ и СМ ЭВМ.

Техническая характеристика

Элементная база	БИС ОЗУ К566РУ3, микросхемы серий К156, К158, К531, К589
Среднее время цикла записи	800 нс
Среднее время выборки	800 нс
Среднее время цикла чтения с коррекцией в ОЗУ	1,2 мкс
Информационная емкость	512 кбайт
Организация накопителя	256К 24-разрядных слов (16 информационных и 8 контрольных разрядов группового корректирующего кода 16,4.4)
Аппаратная избыточность	не более 35% (сравнение проводится со структурой ОЗУ с контролем по четности)
Число внешних магистралей	3
Питание	
вторичные источники	12 В ±5% ±5 В ±5%
сеть	220 В +10% (50±1 Гц) -15%
Потребляемая мощность при питании от вторичных источников	не более 70 В·А

Интерфейсы внешних магистралей сменные. Арбитр магистралей находится в составе блока.

Блок "Электроника 256К" (рис. 1) является ведомым абонентом на магистрале, обеспечивающим оперативное хранение и выборку информации. По запросу ведущего абонента он выполняет следующие операции: запись одного слова по адресу — "Запись", чтение одного слова по адресу — "Чтение", чтение—модификация—запись — "Модифицированная запись", чтение—коррекция—запись — "Коррекция".

Интерфейсы в ЭВМ согласуются с ОЗУ по внутренней магистрали ВАД. Обмен данными по магистрали строится по принципу ведущий—ведомый. Ведущими (инициаторами обмена) на магистрали являются блоки магистральных буферов (БМБ), ведомым — блок управления массовой памятью (БУМП). Арбитр, входящий в состав БУМП, опреде-



Рис. 1. Структурная схема блока "Электроника 256К"

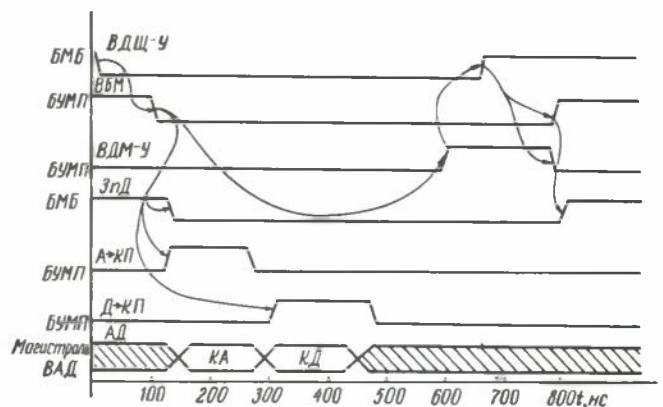


Рис. 2. Операция "Запись по магистрали ВАД"

ляет в каждый момент времени номер БМБ, которому предоставляется магистраль.

В каждый момент времени на магистрали ВАД может быть до трех запросов ведущего и только один сигнал выбора номера БМБ. Наличие внутренней магистрали ОЗУ и отдельного буфера по каждой из трех внешних магистралей позволяет использовать блок "Электроника 256К" для работы практически с любым интерфейсом.

Операция "Запись по магистрали ВАД" (рис.2) осуществляется в следующем порядке:

- БМБ выставляет сигнал "Запрос ведущего" (ВДЩ-У);
- БУМП выдает сигнал "Выбрана магистраль" (ВБМ);
- БМБ выставляет на внутреннюю магистраль признак "Запись" (ЗпД);
- по сигналам из блока управления А→КП и Д→КП БМБ последовательно выдает в магистраль ВАД код адреса КА (18 разрядов) и код данных КД (16+2) разрядов;
- код данных поступает в блок коррекции (БКР) для формирования кодового слова (16+8 разрядов);
- кодовое слово вводится в магистраль ВАД и далее записывается в накопитель;
- по окончании приема информации блок управления выдает сигнал "Ответ ведомого" (ВДМ-У). При этом снимается сигнал ВДЩ-У, а по окончании сигнала ВДЩ-У — сигналы ВБМ и ВДМ.

Операция "Чтение по магистрали ВАД" (рис.3) разбивается на последовательность шагов:

- БМБ выставляет сигнал ВДЩ-У;
- БУМП в ответ выдает сигнал ВБМ;
- БМБ выставляет в ВАД признак "Чтение" (ЧтД);
- по сигналу БУМП А→КП БМБ выдает в магистраль ВАД код адреса КА (18 разрядов);
- по истечении времени выборки кодовое слово (16+8 разрядов) по магистрали поступает в блок коррекции для контроля и, при обнаружении искаженных разрядов, для коррекции; далее исправленное кодовое слово выдается в магистраль ВАД на перезапись в накопитель, а информационное слово по сигналу БУМП Д→БФР поступает в БМБ в сопровождении сигнала ВДМ-У;
- при снятии сигнала ВДЩ-У БУМП устраняет сигналы ВБМ и ВДМ-У.

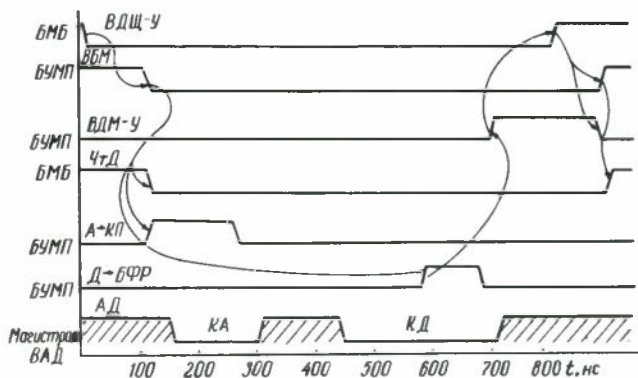


Рис. 3. Операция "Чтение по магистрали ВАД"

Блок ОЗУ структурно можно разбить на три функциональные группы: магистральных буферов (адаптеров); управления, контроля и коррекции; накопителя информации. Накопитель имеет модульную структуру — каждый модуль НДМ-48 содержит группу разрядов кодового слова. Искажение разрядов (отказ или изъятие ячейки из состава накопителя) корректируется при условии функционирования остальных ячеек.

Таким образом, запись и чтение информации производятся одновременно группами разрядов кодового слова (16, 4, 4) во все ячейки накопителя. При выполнении операции "Запись" по магистрали МНЦ (ТТЛ-магистраль) информация может быть записана как в накопитель ОЗУ, так и в регистры сегментов адреса, расположенные в блоке магистрального буфера. Операция "Чтение" по магистрали МНЦ выполняется аналогично.

Магистральный буфер интерфейса МНЦ обеспечивает адресацию не более 56К адресного пространства одновременно с коммутацией зон адресов по 8К слов. Расположение сегментов памяти во всей области адресного пространства системной памяти задается динамически с помощью регистров старших разрядов адреса. Число и номера сегментов адресного пространства МНЦ, предназначенных для выхода на системную память, определяются статически — перемычками на блоке магистрального буфера.

Использование группового корректирующего кода позволило разработать схему автодиагностики отказов блоков накопителя, реализованную в регистре контроля и индикации (РКИ). Корректоры искаженных разрядов и четыре старших разряда адреса поступают в РКИ для запоминания. Состояние этого регистра индицируется на пульте управления блока ОЗУ, что позволяет по индикации определить отказ накопителя с точностью до БИС ОЗУ.

Структура устройства "Электроника 256К" при наличии сменной кросс-платы позволяет создавать следующие модификации:

- базовый блок информационной емкостью 256К слов, имеющий 8 ячеек накопителя, с коррекцией одиночных отказов ячейки накопителя НДМ-48;
- блок информационной емкостью 3x128К слов, содержащий 12 ячеек накопителя с коррекцией отказов БИС ОЗУ К565РУ3;
- блок информационной емкостью 4x128К слов с контролем по четности, включающий 12 ячеек накопителя.

На основе блока "Электроника 256К" могут быть реализованы вычислительные комплексы с системной оперативной памятью повышенной надежности. Одним из первых применений является его использование в системах Центра коммутации сообщений сети МГА*.

* Применение микро-ЭВМ семейства "Электроника-ИП" в системах коммутации сообщений / Н.М. Воробьев, Э.Е. Иванов, В.С. Кокорин, Н.А. Смирнов, В.С. Травницкий — Электронная промышленность, 1979, вып. 11-12, с. 54-59.

М. М. Гельман

УДК 681.3

СХЕМОТЕХНИКА МИКРО-АЦП СИСТЕМНОГО ПРИМЕНЕНИЯ

В порядке обсуждения

На основе схем АЦП с использованием равномерных шкал единичных квантов параллельного и параллельно-последовательного действия могут быть созданы эффективные микро-АЦП универсального и специализированного применения для систем сбора и обработки данных.

Аналого-цифровой преобразователь (АЦП) является обязательным функциональным элементом современных цифровых измерительных и управляющих вычислительных систем. Основное его назначение — обеспечение совместимости источников измерительной информации с централью (процессором или регистратором) по форме представления информации. При этом должны выполняться условия совместимости кодов, формата данных, а также электрической, метрологической, конструктивной, пространственной, временной и программной совместимости [1].

Системным будем считать АЦП, совместимый программно (в соответствии с пространственно-временной диаграммой управляющих и информационных сигналов) с источниками измерительной информации и централью и обеспечивающий асинхронный и синхронный обмен между ними. Степень универсальности АЦП определяется его параметрами и характеристиками, а также наличием встроенных средств, обеспечивающих выполнение условий необходимых видов совместимости. Следует различать АЦП с *линейной характеристикой преобразования, предназначенные для универсальной обработки данных, и специализированные АЦП с нелинейной или линейной характеристикой преобразования*, в которых параллельно с кодированием осуществляется относительно несложная обработка данных, например функциональное преобразование характеристик источников измерительной информации, сжатие данных, трансформация временного масштаба, определение экстремальных значений, введение размерности величины и др. Причем возможности выполнения подобных операций должны быть заложены непосредственно в алгоритмах аналого-цифрового преобразования.

Рассмотрим некоторые общие требования, предъявляемые к системным микро-АЦП, и факторы, которые необходимо учитывать при их проектировании.

Вид шкалы. Двоичный способ представления чисел, используемый в двоичной арифметике ЦВМ, принят и в шкалах подавляющего большинства видов АЦП, так как при этом для реализации алгоритмов преобразования требуется минимальное число схемных элементов. Однако двоичная шкала является неравномерной, что снижает эффектив-

ность алгоритмов аналого-цифрового преобразования. На ее основе нельзя создавать быстродействующие микро-АЦП параллельного одноканального сравнения, так как при неравномерности шкалы требуется введение временной избыточности, т.е. увеличение числа тактов сравнения и уравнивания преобразуемой величины с мерой. Вместе с тем при двоичном уравнивании из-за отсутствия кодовой и аппаратурной избыточности невозможно автоматически обнаруживать и корректировать ошибки кодирования, обусловленные случайными сбоями. Случайный сбой в одном из разрядов АЦП с двоичным поразрядным уравниванием может привести к потере информации от минимальной, соответствующей единице младшего разряда кода, до максимальной, эквивалентной половине шкалы. Очевидно, при проектировании микро-АЦП системного применения предпочтение следует отдавать равномерной шкале квантов. Используемый при этом единичный код благодаря избыточности обеспечивает автоматическое исправление ошибок и их минимизацию, простую диагностику отказов и автоматическую коррекцию результатов кодирования, возможность построения быстродействующих сравнительно несложных микро-АЦП параллельного и параллельно-последовательного действия с поразрядным десятичным сравнением и уравниванием, повышенную надежность, соответствующую надежности интегральных схем, возможность простого наращивания разрядности АЦП, регулярность структуры.

Регулярность структуры. Степень регулярности структуры, которая во многом определяет технологичность микро-АЦП, обусловлена видом шкалы и повторяемостью элементов. Увеличению степени регулярности способствует также минимизация номенклатуры элементов, реализующих простейшие функции. Это может быть достигнуто применением цифровых функциональных узлов вместо аналоговых, например цифровых генераторов ступенчатого напряжения вместо аналоговых генераторов пилообразного напряжения.

Метрологические характеристики. Стоимость разработок микро-АЦП в виде БИС достаточно высока, поэтому экономически выгодно ограничить их номенклатуру и выпускать ряд БИС АЦП с расширенными значениями метрологических характеристик — с широким диапазоном преобразуемых величин, максимально возможной точностью и быстродействием, т.е. относительно универсальными.

С целью обеспечения максимальной частоты преобразования и широкополосности микро-АЦП целесообразно строить по принципу параллельного или параллельно-последовательного действия. Эффективное быстродействие подобных АЦП возрастает при организации следящего режима, в том числе благодаря сжатию объема данных, вводимых в процессор системы, и соответствующему сокращению времени обмена.

Требуемую точность микро-АЦП можно обеспечить как путем совершенствования технологии изготовления БИС, так и применением структурных методов, методов автоматической стабилиза-

ции характеристик, аппаратурных и программных методов оценки погрешностей и введения поправок в результат измерения (преобразования), а также применением методов, основанных на введении временной и информационной избыточности и статистической обработке данных [2, 3, 4]. Однако при этом возникают трудности в достижении заданной точности параметров отдельных элементов, в частности резистивных делителей.

С целью упрощения технологии производства микро-АЦП с параллельными равномерными шкалами представляется целесообразным отказаться от точной подстройки многоступенчатых резистивных делителей, а требуемую точность обеспечивать программной коррекцией нелинейности преобразования, введением поправок в получаемые результаты в соответствии с градуировочной характеристикой АЦП. Градуировочная характеристика должна храниться в памяти процессора в виде совокупности поправочных коэффициентов, каждый из которых идентифицируется определенными кодами преобразуемой величины. Поправочные коэффициенты корректируют по результатам периодических поверок АЦП.

Аппаратно реализуемые методы автоматической стабилизации характеристик, направленные на уменьшение дрейфа нулевого уровня передаточной характеристики и изменение ее крутизны (передаточного коэффициента), оказываются менее эффективными по сравнению с программным введением поправок по следующим причинам. В цепях коррекции необходимо применять более точные элементы по сравнению с элементами основных цепей АЦП, в противном случае появляется дополнительная погрешность. На выполнение операций коррекции требуется дополнительное время, что в ряде случаев снижает быстродействие АЦП. Для устранения паразитных незатухающих колебаний, обусловленных шумом, в цепь коррекции включают решающее устройство, позволяющее проводить статистическую оценку момента окончания коррекции и формирование соответствующего сигнала.

Все это усложняет структуру микро-АЦП и приводит к нарушению ее регулярности, усложнению технологии производства и градуировки, а следовательно, и к увеличению их стоимости. Поэтому коррекцию упомянутых систематических погрешностей, слабо коррелированных с текущим временем, следует осуществлять также путем программного введения поправок, получаемых при периодическом закорачивании входа микро-АЦП и преобразовании сигнала меры.

Сопряжение с процессором и реализация некоторых системных функций. При подключении АЦП к процессору в качестве внешнего ЗУ затраты на сопряжение оказываются минимальными [5, 6]. В микро-АЦП для этих целей должны быть предусмотрены регистр хранения кода и элементы для его записи и считывания.

В случае многоканальных измерений с пространственным разделением каналов совокупность АЦП можно рассматривать в качестве групповой внешней памяти. Представляется, что при этом групповой ввод информации в процессор целесооб-

разно осуществлять через селекторный канал с учетом ограниченности формата входного слова канала ввода и обеспечения выполнения требований многоканальности [7–9].

С целью минимизации числа выводов микро-АЦП, информация в котором представлена много-разрядным параллельным единичным кодом, в одном корпусе с ним необходимо размещать также преобразователь этого кода в двоично-десятичный, что одновременно решит и вопрос кодовой совместимости АЦП с процессором.

Одной из основных тенденций при проектировании современных измерительных микро-систем является децентрализация управления и обработки данных, поэтому наряду с микро-АЦП для универсальной обработки информации целесообразно выпускать специализированные микро-АЦП. Расширять или специализировать функции микро-АЦП следует с учетом его структуры и конкретного применения без изменения алгоритма преобразования при условии завершенности микро-АЦП как системного элемента.

Возможности расширения функций заложены, например, в схемах АЦП с несколькими шкалами различной размерности, когда входная величина преобразуется в величину другой размерности — во временной интервал, частоту, фазу и др. Это обеспечивает выполнение операций умножения и деления (масштабирования), возведения в степень входной величины, а также кодирование векторных величин. АЦП следящего типа позволяют выполнять амплитудный анализ сигналов, их накопление и усреднение, а также сжатие данных. Стробоскопические АЦП с накоплением данных обеспечивают статистический анализ и восстановление повторяющихся по форме быстропротекающих процессов [10].

Использование микро-АЦП со специализированной обработкой информации связано, в первую очередь, с необходимостью обеспечить выполнение системных условий временной совместимости объектов измерений с центральным процессором.

Условия пространственной и временной совместимости могут быть обеспечены многоканальным микро-АЦП с разверткой общей меры в каналах преобразования.

В широко распространенных интегрирующих АЦП подавление шумов происходит только на частотах, кратных частоте запуска и связано с потерей быстродействия АЦП. Кроме того, несоответствие времени интегрирования АЦП постоянной времени первичного измерительного преобразователя может внести дополнительные погрешности в измерения. Поэтому в перспективе целесообразно вместо интегрирующих АЦП применять универсальные микро-АЦП в сочетании с микропроцессором, обеспечивающие в процессе обработки выделение и подавление составляющих шума в широком спектре частот с большими быстродействием и точностью.

В соответствии с вышеизложенными требованиями к схемотехнике микро-АЦП разработаны функциональные схемы преобразователей системного применения, которые, как представляется,

могут стать основой при проектировании ряда БИС АЦП универсального применения, а также комплекта модулей, обеспечивающих построение ряда микро-АЦП для специализированной обработки данных.

АЦП параллельно-последовательного уравнивания [11, 12]. Схема устройства приведена на рис. 1. При сравнении уменьшающегося ступенчатого напряжения с напряжением на измерительных входах компараторов первым сигнал уравнивания выдаст тот из компараторов, на напряжение на измерительном входе которого оказалось наиболее близким по величине к максимальному значению ступенчатого напряжения, но не превысило его. Сигналом уравнивания, переданным через

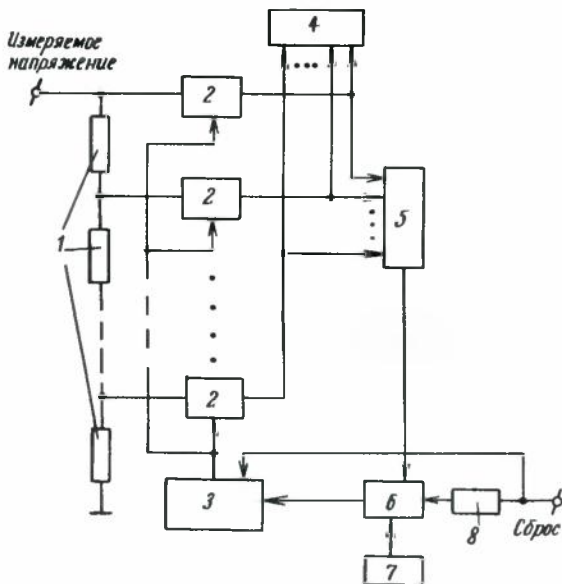


Рис. 1. Схема АЦП параллельно-последовательного уравнивания: 1 – масштабный делитель; 2 – компаратор; 3 – цифровой генератор ступенчатого напряжения; 4 – регистр кода масштаба; 5 – элемент ИЛИ; 6 – ключевой элемент; 7 – тактовый генератор; 8 – элемент временной задержки

элемент ИЛИ в ключевой элемент, блокируется поступление тактовых сигналов на вход запуска генератора ступенчатого напряжения. В этом состоянии в регистре генератора ступенчатого напряжения фиксируется код, эквивалентный значению масштабно-преобразованной входной величины, а в регистре кода – код ее масштаба.

Схема цифрового генератора ступенчатого напряжения (рис. 2) разработана с учетом требований интегральной технологии и минимизации времени переходных процессов [13]. Преобразование (распределение единиц) кода и запоминание осуществляется счетчик на D -триггерах. Преобразование кода в напряжение выполняется по принципу суммирования единичных приращений [14].

Генератор содержит декады различных десятичных разрядов, которые отличаются только номиналами резисторов цифрового делителя. После включения всех триггеров в декаду запускается одновибратор и декада сбрасывается в нулевое положение. Одновременно включается младшая ступень соседней декады.

Рассмотренное решение обеспечивает построение оптимального по быстродействию, динамическому диапазону и точности микро-АЦП, исходя из возможно достижимых точностных параметров компараторов и цифрового генератора ступенчатого напряжения, при минимальной амплитуде его выходного напряжения, равной условному младшему пределу. Динамический диапазон уровней кодируемых сигналов может быть расширен до требуемого значения без снижения скорости преобразования при сохранении величины относительной погрешности.

На основе рассмотренной схемы могут быть построены также адаптивные по уровню входных сигналов и быстродействию АЦП сравнения и поразрядного десятичного ациклического уравнивания, в которых число тактов в одном цикле преобразования не превышает $3(n-1)$ или $4(n-1)$, где n – число десятичных разрядов. В подобных

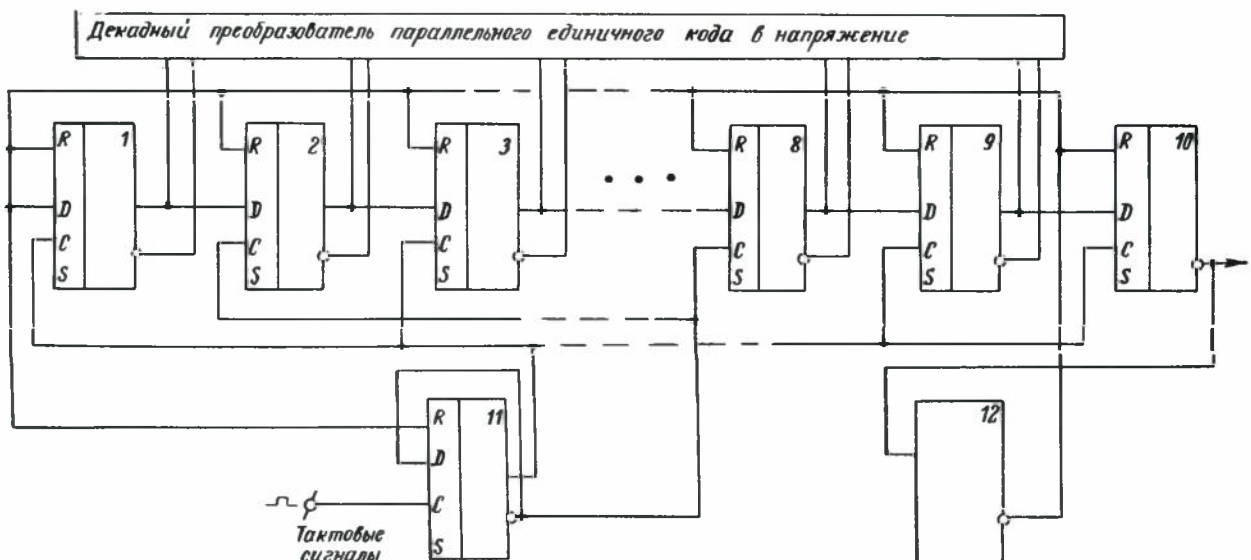


Рис. 2. Схема декады цифрового генератора ступенчатого напряжения: 1–9 – D -триггеры распределения и запоминания параллельного единичного кода; 10 – D -триггер формирования сигнала переключения соседней декады; 11 – D -триггер распределения последовательности единичных тактовых сигналов; 12 – одновибратор

АЦП осуществляется сигнализация ошибки по всему тракту преобразования.

АЦП параллельного сравнения с много-разрядной шкалой (рис. 3) [15] содержит масштабную шкалу (делитель 2) и равномерную много-разрядную шкалу (делитель 9) с постоянным шагом, равным кванту, причем "длина" этой шкалы ограничена условным младшим пределом. Цикл кодирования реализуется за один такт, время которого определяется задержкой переключения аналоговых ключей и временем задержки компараторов. Величина кванта определяется напряжением опорного источника, которое равно условному младшему пределу.

Для преобразования единичного параллельного кода с плавающей запятой, используемого в данном АЦП, в двоично-десятичный код, разработан дешифратор с регулярной структурой. Преобразование основано на свертке исходного кода в позиционный десятичный различного разряда. При этом обеспечивается эффективная коррекция ошибок. Подобный дешифратор может изготавливаться в виде отдельных декад.

АЦП с поразрядным десятичным сравнением. Схема АЦП с числом десятичных разрядов 3 на 999 уровней квантования изображена на рис. 4 [16]. АЦП содержит три шкалы сравнения различных десятичных разрядов на основе десятичных делителей с компараторами — шкалу сотен с опорным источником, напряжение которого равно пределу преобразования $U_{пр}$, и шкалы десятков и единиц, опорными источниками которых являются преобразователи единичного кода в напряжение (ПЕКН) соответствующих разрядов. В процессе преобразования производится поразрядное (шкала за шкалой) параллельное сравнение в каждом разряде набора постоянных опорных уровней с измеряемой величиной. Формирование набора опорных уровней для каждого декадного делителя с компараторами производится сигналами компараторов предыдущей декады с задержкой, равной времени переключения ПЕКН предыдущей декады и ключей данной декады.

Напряжение на выходе каждого ПЕКН оказывается равным измеряемому, округленному до ближайшего целого значения данного разряда. Напряжения ПЕКН устанавливаются сигналами соответствующих компараторов, которыми одновременно деблокируются ступени десятичных делителей соответствующих разрядов.

Таким образом, благодаря поразрядной подстройке (адаптации) десятичных делителей под значение измеряемой величины обеспечиваются постоянство опорного уровня на входе каждого компаратора, пропорционального кванту и равного весу единицы кода соответствующей декады. На дискретной ступени с номиналом $10^{-2} R$ приращение будет равно кванту $U_{пр} \cdot 10^{-3}$, т.е. единице младшей декады кода.

На выходе ПЕКН второго разряда устанавливается напряжение, равное измеряемому, с точностью до предпоследней младшей декады, при этом компараторы, подключенные к ступеням делителя на выходе ПЕКН, формируют число сигналов — код, соответствующий значению декады младшего разряда измеряемой величины. Этот код совместно с сигналами кода, соответствующими значениям ее старших разрядов (кодовые выходы ПЕКН 4, 7), по команде передается в выходной регистр 9.

При необходимости расширения предела измерений в микро-АЦП дополнительно вводится масштабный делитель с компараторами и аналоговыми ключевыми элементами аналогично схеме, представленной на рис. 3.

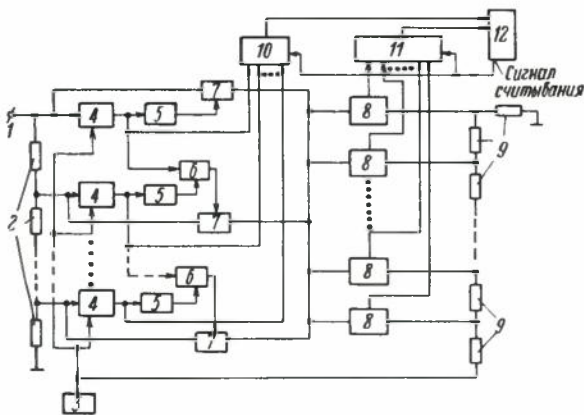


Рис. 3. Схема АЦП параллельного сравнения с много-разрядной шкалой: 1 — измерительный вход; 2 — ступени масштабного делителя; 3 — опорный источник; 4 — масштабный компаратор; 5 — элемент НЕ; 6 — элемент И; 7 — аналоговый ключ; 8 — измерительный компаратор; 9 — ступени равноступенчатого делителя, образующие много-разрядную шкалу единичных квантов; 10, 11 — регистры кода масштаба и информационный соответственно; 12 — буферный регистр памяти

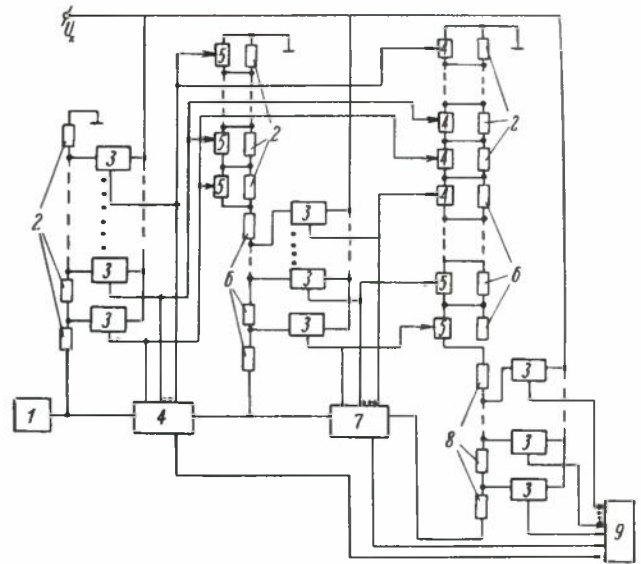


Рис. 4. Схема АЦП с поразрядным десятичным сравнением: 1 — источник опорного напряжения; 2, 6, 8 — десятичные резистивные делители со ступенями R , $10^{-1} R$ и $10^{-2} R$ соответственно; 3 — компараторы; 4, 7 — декадные преобразователи параллельного единичного кода в напряжение первого (старшего) и второго разряда соответственно; 5 — ключевой элемент; 9 — выходной регистр кода

Следящий АЦП (рис. 5) строится по принципу параллельного сравнения измеряемой величины с наборами параллельных уровней, последовательно формируемых на ступенях делителя 22, в соответствии со значением измеряемой величины. Появление очередной ступени выходного напряжения реверсивного генератора ступенчатого напряжения (формирование декады или нескольких декад соответствующих уровней квантования) опережает во времени появление соответствующего уровня измеряемой величины, т.е. выполняется слежение за измеряемым сигналом со скоростью, превышающей скорость его изменения на отдельных участках. Подобная экстраполяция обеспечивает уменьшение динамической погрешности по сравнению с известными устройствами.

Формирование текущего набора уровней квантования выполняется по сигналам компараторов реверса, указывающих направление изменения измеряемой величины (выход за пределы установленного набора уровней). При этом одновременно с переключением выходного уровня реверсивного генератора ступенчатого напряжения переключается распределитель, коммутирующий ступени делителей 19–22. Делитель перестраивается, изменяется абсолютная величина уровня на ступенях делителя 22 без изменения величины его приращения на соседних ступенях.

Рассмотренное устройство является многофункциональным. Помимо следящего кодирования приращений входной величины оно позволяет накапливать данные путем периодического считывания кода из триггеров, а также кодировать максимальное значение сигнала, если блокируется цепь передачи выходного сигнала компаратора 12 реверса, следящего за уменьшением измеряемой величины.

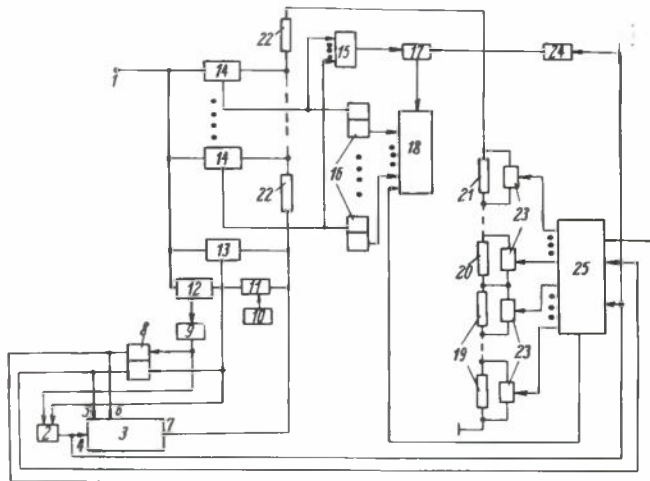


Рис. 5. Схема следящего АЦП: 1 – измерительный вход; 2 – элемент ИЛИ; 3 – реверсивный генератор ступенчатого напряжения с входом 4 запуска, входами 5 и 6 реверса и выходом 7; 8 – триггер; 9 – элемент НЕ; 10 – опорный источник; 11 – дифференциальный элемент; 12 – первый компаратор реверса; 13 – второй компаратор реверса; 14 – измерительный компаратор; 15 – элемент ИЛИ; 16 – триггеры памяти; 17 – ключевой элемент; 18 – блок памяти; 19–22 – декадные делители со ступенями соответственно R ; $R \cdot 10^{-1}$; $R \cdot 10^{-(n-2)}$ и $R \cdot 10^{-(n-1)}$; 23 – шунтирующие ключевые элементы; 24 – элемент временной задержки; 25 – распределитель

Расширить динамический диапазон преобразования можно аналогично схеме АЦП параллельного сравнения с многоуровневой шкалой (см. рис. 3).

Из приведенных выше схем наиболее простой является схема АЦП параллельно-последовательного уравнивания на основе цифрового генератора ступенчатого напряжения, который может быть сравнительно несложно спроектирован в виде БИС (см. рис. 1, 2).

АЦП параллельного сравнения с многоуровневой шкалой (см. рис. 3) является наиболее быстрым, его структура позволяет в полной мере использовать возможное быстродействие компараторов. Однако для обеспечения требуемой точности квантования по уровню число компараторов должно быть равно числу уровней квантования.

Реализация подобного АЦП в виде БИС в настоящее время сопряжена с определенными технологическими трудностями. Поэтому представляется целесообразным сначала организовать выпуск интегральных схем со средним уровнем интеграции, например на десять уровней квантования, последовательный набор которых позволит строить микро-АЦП требуемой разрядности.

Быстродействие АЦП с поразрядным десятичным сравнением (см. рис. 4) соизмеримо с быстродействием АЦП с многоуровневой шкалой (см. рис. 3), но в первом случае компараторов используется гораздо меньше.

Структура следящего АЦП (см. рис. 5) обеспечивает построение ряда специализированных микро-АЦП, в том числе для кодирования амплитудных значений сигналов, для контроля процессов, сигналы которых меняются в ограниченном диапазоне уровней, многоканального АЦП с разверткой общей меры (образцового напряжения) во всех каналах и др.

Следует подчеркнуть, что специализированные микро-АЦП представляют собой по существу специализированные микропроцессоры с аналоговым входом.

Используемые для построения микро-АЦП принципы двоичного поразрядного уравнивания или преобразования измеряемой величины в промежуточную другой размерности снижают эффективность средств измерений и обработки данных, а также элементной базы третьего и особенно четвертого поколений. Так, например, скорость преобразования АЦП двоичного поразрядного уравнивания оказывается не менее чем на порядок ниже возможного быстродействия компараторов и других используемых элементов.

Дальнейший прогресс схемотехники микро-АЦП, направленный на эффективное использование возможностей интегральной технологии, удовлетворение системных требований, повышение быстродействия и точности, расширение предела преобразования и т.п., может быть достигнут при отказе от неравномерной двоичной шкалы квантов и переходе к равномерной шкале единичных квантов и единичному коду.

Единичный код является избыточным и поэтому обеспечивает целый ряд преимуществ по срав-

нению с двоичным, в том числе автоматическое исправление ошибок и их минимизацию, простую диагностику отказов, высокую надежность и оптимальное резервирование, а шкалы, основанные на единичном коде, позволяют синтезировать структуры АЦП с высокой степенью регулярности, что делает эффективным производство подобных преобразователей в интегральном исполнении. При этом равномерная шкала квантов для параллельного сравнения с преобразуемой величиной обеспечивает такую максимальную частоту преобразования, которая ограничивается только возможным быстродействием компараторов.

Стоимость разработок микро-АЦП в виде БИС достаточно высока, поэтому представляется целесообразным ограничить их номенклатуру и выпустить БИС АЦП с широким диапазоном преобразуемых величин, максимально возможной точности и быстродействия, т.е. универсального применения.

Представляется оптимальным внедрение в промышленное производство двух-трех типов БИС микро-АЦП для универсальной обработки данных.

Первый тип БИС микро-АЦП — параллельно-последовательного уравнивания на базе цифрового генератора ступенчатого напряжения (см. рис. 1, 2), учитывая его ожидаемую невысокую стоимость, целесообразно устанавливать даже непосредственно на объектах измерений и встраивать в первичные измерительные преобразователи различных физических величин.

Второй рекомендуемый тип БИС — АЦП параллельного сравнения с равномерной многоуровневой шкалой (см. рис. 3). Эта схема обеспечивает максимально возможное быстродействие, но при этом требует большого числа компараторов, равного числу уровней квантования.

Поэтому может оказаться целесообразным внедрить в производство сначала набор интегральных функционально завершенных узлов микро-АЦП в виде декад компараторов, что позволит пользователям на их основе собирать микро-АЦП требуемой разрядности. Номенклатуру интегральных узлов следует ориентировать также на изготовление микро-АЦП со шкалами единичных квантов параллельно-последовательного действия, в том числе и специализированных (см. рис. 4, 5).

Представляется, что рассмотренные в настоящей работе схемы могут стать основой для создания ряда БИС и функционально завершенных узлов микро-АЦП.

Системные требования микро-АЦП связаны с выполнением ряда условий его совместимости с источниками аналоговой измерительной информации и централью-процессором (микропроцессором). Вопросы обеспечения требуемой точности преобразования системных микро-АЦП на основе шкал с единичным кодом могут быть в значительной степени решены путем индивидуальной метрологической аттестации преобразователей и введения поправок в результаты преобразования программными средствами в процессе обработки данных. Одновременно такой подход позволяет несколько упростить технологию производства микро-АЦП.

Наиболее универсальной и доступной для потребителя является такая организация сопряжения микро-АЦП с микропроцессорами и микро-ЭВМ, при которой преобразователь рассматривается в качестве устройства внешней памяти. Подобный подход упрощает программирование и обеспечивает необходимую структурную гибкость микросистем. При этом микро-АЦП должен содержать дополнительный регистр с элементами записи и считывания кода, а также преобразователь параллельного единичного кода в двоично-десятичный.

Разработка и промышленное освоение ряда высокорегулярных БИС и функционально завершенных узлов микро-АЦП небольшой номенклатуры, но с расширенными значениями метрологических характеристик, в основу работы которых положен принцип параллельного или параллельно-последовательного поразрядного десятичного сравнения преобразуемых величин со шкалами единичных квантов, обеспечивают предпосылки для дальнейшего внедрения микросистем в практику измерений и управления различными объектами и процессами.

ЛИТЕРАТУРА

1. Гельман М.М. Построение агрегируемых измерительных систем на базе технических средств с различным уровнем унификации характеристик. — *Электронная промышленность*, 1978, вып. 8, с. 23—30.
2. Гитис Э.И. Преобразователи информации для электронных цифровых вычислительных устройств. — М.: Энергия, 1975. — 448 с.
3. Гельман М.М., Шаповал Г.Г. Автоматическая коррекция систематических погрешностей в преобразователях "напряжение—код". — М.: Энергия, 1974. — 88 с.
4. Микроэлектронные цифроаналоговые и аналого-цифровые преобразователи информации / Под ред. В.Б. Смолова. — Л.: Энергия, 1976. — 336 с.
5. Вальков В.М. Микроэлектронные управляющие вычислительные комплексы. — Л.: Машиностроение, 1979. — 200 с.
6. Принципы организации интерфейса микро-ЭВМ семейства "Электроника С5" / М.П. Гальперин, Е.И. Жуков, В.Е. Панкин, В.И. Селиванов. — *Электронная промышленность*, 1978, вып. 5, с. 33—34.
7. А.с. 552601 (СССР). Устройство для сопряжения измерительного прибора с цифровой вычислительной машиной / С.Г. Алексеев, М.М. Гельман, А.Ф. Котюк. Оpubл. в Б.И., 1977, № 12.
8. Гельман М.М. Устройства сопряжения аналого-цифровых преобразователей с универсальными ЦВМ в системах сбора и обработки данных и вопросы их стандартизации. — В кн.: Проблемы создания преобразователей формы информации. Киев, Наукова думка, 1976, ч. 2, с. 121—125.
9. А.с. 638947 (СССР). Устройство для ввода информации / С.Г. Алексеев, М.М. Гельман. Оpubл. в Б.И., 1978, № 47.
10. А.с. 658479 (СССР). Цифровое стробоскопическое измерительное устройство / М.М. Гельман, С.Г. Алексеев, А.Ф. Котюк. Оpubл. в Б.И., 1979, № 15.
11. Гельман М.М. Одноуровневые АЦП с широким диапазоном преобразования. — В кн.: Всесоюзная конференция по измерительным информационным системам: Тез. докл. и сообщ. АЗИНЕФТЕХИМ, Баку, 1978, ч. 2, с. 88—89.
12. А.с. 603120 (СССР). Цифровое измерительное устройство / М.М. Гельман. Оpubл. в Б.И., 1978, № 14.
13. А.с. 618841 (СССР). Генератор ступенчатого напряжения для стробоскопических измерительных преобразователей / М.М. Гельман. Оpubл. в Б.И., 1978, № 29.
14. Шимбирев П.Н. Преобразователи единичного кода в напряжение и ток. — *Приборы и системы управления*, 1973, № 1.
15. А.с. 702514 (СССР). Аналого-цифровой преобразователь считывания / М.М. Гельман. Оpubл. в Б.И., 1979, № 45.
16. А.с. 677097 (СССР). Аналого-цифровой преобразователь считывания / М.М. Гельман. Оpubл. в Б.И., 1979, № 28.

УДК 681.325.5—181.4:621.398

М. А. Аксенов, А. В. Кобылинский,
Г. Г. Мамджян, А. Л. Семенов

ПРИМЕНЕНИЕ МИКРОПРОЦЕССОРНОГО КОМПЛЕКТА БИС СЕРИИ К580 В СИСТЕМАХ РАДИОСВЯЗИ

Использование микропроцессора К580ИК80 в специализированных вычислительных устройствах систем радиосвязи позволяет значительно повысить качество и надежность связи, унифицировать блоки управления радиостанций и обеспечить децентрализацию управления радиокomплексом.

В современных системах радиосвязи низшим звеном иерархии вычислительных средств являются встроенные в радиостанции специализированные вычислительные устройства (СВУ), обеспечивающие автоматическое управление работой радиостанции, наведение антенны на объект и слежение за ним, контроль, диагностику и индикацию работы станции. Основными требованиями к таким СВУ являются жесткий режим реального времени, минимальные вес и габариты. СВУ должно сопрягаться с такими разнородными датчиками и приемниками информации, как модем, навигационный и радиотехнический комплексы, антенно-фидерное устройство (АФУ), синтезатор частот, телетайп, системный пульт. Производительность СВУ определяется главным образом скоростью передачи данных в модеме и требуемой точностью управления АФУ. Возможно использование двух или трех СВУ, а также многопроцессорных вычислительных устройств. Для широкого класса систем радиосвязи удовлетворительными на данном этапе являются требования к СВУ, приведенные в табл. 1. В алгоритме управления АФУ преобладают арифметические операции, операции вычисления тригонометрических функций, преобразование координат; в алгоритме управления радиостанцией

Таблица 1

Параметр	Управление АФУ		Управление радиостанцией
	"Быстрый" алгоритм	"Медленный" алгоритм	
Число датчиков и приемников информации в параллельном коде	5–10	10–20	30–50
Разрядность информации	16–32	16–32	1–8
Число датчиков и приемников информации в последовательном коде	0–2	0–2	2–4
Разрядность информации	16–32	16–32	32–64
Период обновления информации, с	0,05–0,1	0,5–2,0	0,2–0,4
Число эквивалентных коротких операций	$(1 \div 2) \cdot 10^3$	$(3 \div 5) \cdot 10^3$	$(2 \div 6) \cdot 10^3$
Число эквивалентных операций умножения	50–100	200–300	–

– логические операции, операции передач, организация циклов.

Для реализации указанных задач требуется СВУ, имеющая следующие характеристики:

Производительность по 16-байтным операндам	200 тыс. коротких операций/с
Время выполнения операции умножения 16-разрядных чисел	50–70 мкс
Объем памяти	
ОЗУ	1–4 кбайт
ППЗУ	16–24 кбайт
РПЗУ	256–512 байт
Физический объем устройства	10 дм ³
Масса	5 кг

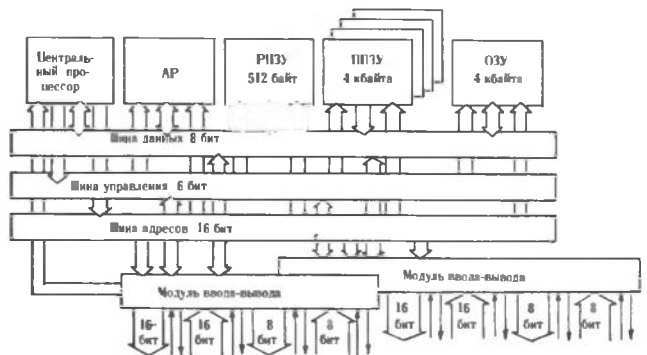
СВУ должна обладать развитой системой команд и адресации, приоритетной системой прерываний, таймерами, работать в асинхронном режиме обмена с ВУ, иметь стек.

Число СВУ с одинаковыми программами невелико (десятки или сотни), и применение масочных ПЗУ при серийном производстве исключается. Необходимо использовать ППЗУ с пережигаемыми перемычками, программируемые пользователем. Применение подобных СВУ позволит обеспечить следующие качественно новые показатели систем радиосвязи:

- расширение функциональных возможностей в управлении станцией;
- удобство, простоту и комфорт в эксплуатации;
- повышение качества связи путем более оптимального и быстрого выбора требуемых режимов работы;
- повышение надежности, снижение массы и габаритов станции (например, ранее для управления АФУ использовалось СВУ массой 60 кг);
- унификацию средств управления станциями, так как смена алгоритма приведет лишь к замене БИС ППЗУ;
- сопряжение с вычислительными средствами высшего звена и децентрализацию управления радиокomплексом.

Специализированное вычислительное устройство на основе микропроцессора К580ИК80 имеет магистральную организацию и унифицированную модульную структуру (см. рисунок), что значительно расширяет сферу его применения. Используя различные варианты компоновки модулей в СВУ, можно без изменения монтажа шасси обеспечить требуемые параметры, например увеличить объем памяти или ввода-вывода. Конструкция СВУ позволяет подключать до 10 модулей в любой их комбинации (но не более двух модулей ввода-вывода).

Модуль центрального процессора содержит микропроцессор К580ИК80, тактовый генератор на эле-



Структурная схема СВУ

ментах серии К530 с кварцевым резонатором на 18 МГц, буферы шин данных и адреса на элементах серии К589, схему формирования управляющих сигналов, схему приоритетных прерываний на элементах К589ИК14 и К589ИР12, схему формирования сигналов состояния и индикации.

Модуль ввода-вывода включает два независимых таймера на элементах серии К533 (от 1 мс до 1 мин, от 1 до 256 мс) и асинхронную систему параллельных портов ввода-вывода на элементах К589ИР12: два порта ввода на 8 и 16 бит и два порта вывода на 8 и 16 бит. Каждый порт ввода-вывода сопровождается двумя управляющими сигналами "запрос"—"ответ", обеспечивающими асинхронный режим обмена СВУ с внешними устройствами по их инициативе. Каждый порт ввода-вывода и каждый таймер может вызвать запрос прерываний. Имеются регистры масок и флажков, обеспечивающие программируемый режим обработки запросов прерывания от 8 источников.

Модуль ОЗУ выполнен на элементах К565 РУ2А, *модуль ППЗУ* на К556 РЕ4, *модуль РПЗУ* на элементах памяти К564 РУ2 с батарейным питанием.

Модуль АР представляет собой аппаратно реализованный на элементах серии К133 умножитель двух 16-разрядных чисел. Обращение к АР производится, как к внешнему устройству с соответствующим номером. Селекторы адресов модулей ввода-вывода памяти и АР выведены на распаянные колодки для произвольного выбора зоны адресов памяти и внешних устройств.

Блок СВУ, включающий в себя 10 плат (см. рисунок), обеспечивает объемы памяти: ОЗУ — 4 кбайта, ППЗУ — 16 кбайт, РПЗУ — 512 байт; потребляемую мощность 85 Вт, физический объем блока 10 дм³ и массу 6 кг (последние два параметра приведены без учета блока питания).

Для СВУ разработана и отлажена библиотека стандартных подпрограмм. Производительность устройства по ряду типичных операций и подпрограмм приведена в табл. 2.

Различные модификации данного СВУ, отличающиеся числом модулей памяти и ввода-вывода, предполагается использовать в качестве базовых отраслевых средств управления, встроенных в радиостанции. Применение полного комплекта БИС серии К580, а именно интерфейсных схем К580ИК55 и К580ИК51, интервального таймера К580ИК53, схемы прямого доступа к памяти К580ИК57 и блока приоритетных прерываний К580ИК59, а также БИС памяти К556РЕ5, К541РУ1 и РУ2, позволит значительно улучшить все параметры СВУ.

Статья поступила 14 сентября 1979 г.

УДК 681.3.004

В.Л. Локтев, С.В. Романов, Н.П. Цаплинков

СОЗДАНИЕ АВТОМАТИЗИРОВАННЫХ ТЕХНОЛОГИЧЕСКИХ КОМПЛЕКСОВ ВЫСОКОПРОИЗВОДИТЕЛЬНОГО ОБОРУДОВАНИЯ В ЛЕГКОЙ ПРОМЫШЛЕННОСТИ

Применение универсального устройства контроля работы прядильных машин на основе микро-ЭВМ позволит увеличить надежность оборудования, сократить его простои на 15–20%, повысить эффективность в среднем на 10%.

Повышение эффективности производства в легкой промышленности связано с внедрением высокопроизводительного технологического оборудования, автоматизированных технологических комплексов (АТК) и созданием на этой основе фабрик-автоматов. В первую очередь предполагается создание АТК для высокопроизводительных пневмомеханических прядильных машин БД-200, РС, БД-200С, ткацких станков СТБ, АТПР, чесальных (ЧМД-4, ЧМД-100) и промышленных швейных машин с применением микро-ЭВМ семейства "Электроника С5".

В настоящее время разработано устройство контроля за работой прядильной машины БД-200 (см. рисунок) на базе одноплатных микро-ЭВМ "Электроника С5-11, 12", предназначенное для автомати-

Таблица 2

Операция или подпрограмма	Время выполнения, мкс			
	Операнды 8 бит		Операнды 16 бит	
	без АР	с АР	без АР	с АР
Сложение регистр-регистр	2	2	5	5
Сложение регистр-память	3,5	3,5	13	13
Вычитание регистр-регистр	2	2	14	14
Вычитание регистр-память	3,5	3,5	19–21	19–21
Пересылка регистр-регистр	2,5	2,5	2–5	2–5
Пересылка регистр-память	3,5	3,5	8–13	8–13
Логическая операция "сдвиг"	2	2	5–14	5–14
Переходы условные и безусловные	5	5	5	5
Вызов подпрограммы	8,5	8,5	8,5	8,5
Ввод-вывод	5	5	12,5	12,5
Дополнительный код числа	9,5	9,8	24	24
Модуль числа	18,5	18,5	47	47
Умножение	$0,3 \cdot 10^3$	26,5	$0,675 \cdot 10^3$	53
Деление	$0,4 \cdot 10^3$	$0,4 \cdot 10^3$	$0,725 \cdot 10^3$	$0,73 \cdot 10^3$
Корень квадратный	$1 \cdot 10^3$	$1 \cdot 10^3$	$2 \cdot 10^3$	$2 \cdot 10^3$
Sinх, cosх	$1,3 \cdot 10^3$	185	$4,41 \cdot 10^3$	370
Поворот координат	$4 \cdot 10^3$	502	$11,71 \cdot 10^3$	$1,04 \cdot 10^3$

ческого сбора, предварительной обработки, цифровой индикации и передачи информации по проводным линиям связи на ЭВМ более высокой ступени управления.

Устройство может работать как автономно, так и на нижнем уровне двухуровневой системы автоматического контроля технологического процесса в цехе пневмомеханических прядильных машин. С его помощью осуществляется ввод информации от позиционных датчиков состояния машины в целом и ее отдельных узлов, а также дискретной информации с блоков ручного ввода и задатчика (периодичность — 1 мин); обеспечивается индикация обрывности, фактической выработки, простоя камер, общего простоя машины, номеров разлаженных камер, прогноза наработки съема, сигнализация момента съема пряжи и наличия дефектных камер на машине; реализуется выдача на второй уровень системы информации о фактической выработке, накопленном количестве обрывов на машине и ряд других функций. Микро-ЭВМ выполняет функции управления блоками сопряжения, световой и цифровой индикации, обработки информации, поступающей от датчиков машины БД-200, блоками задатчика и ручного ввода. Для связи с микро-ЭВМ позиционных датчиков, установленных на прядильной машине, используется нестандартный блок сопряжения, включающий в себя матрицу сопряжения и регистр сдвига. В блоках индикации формируются сигналы о расчетном времени объема пряжи, появлении дефектных камер, фактической выработке, длительности простоев машины и т. д.

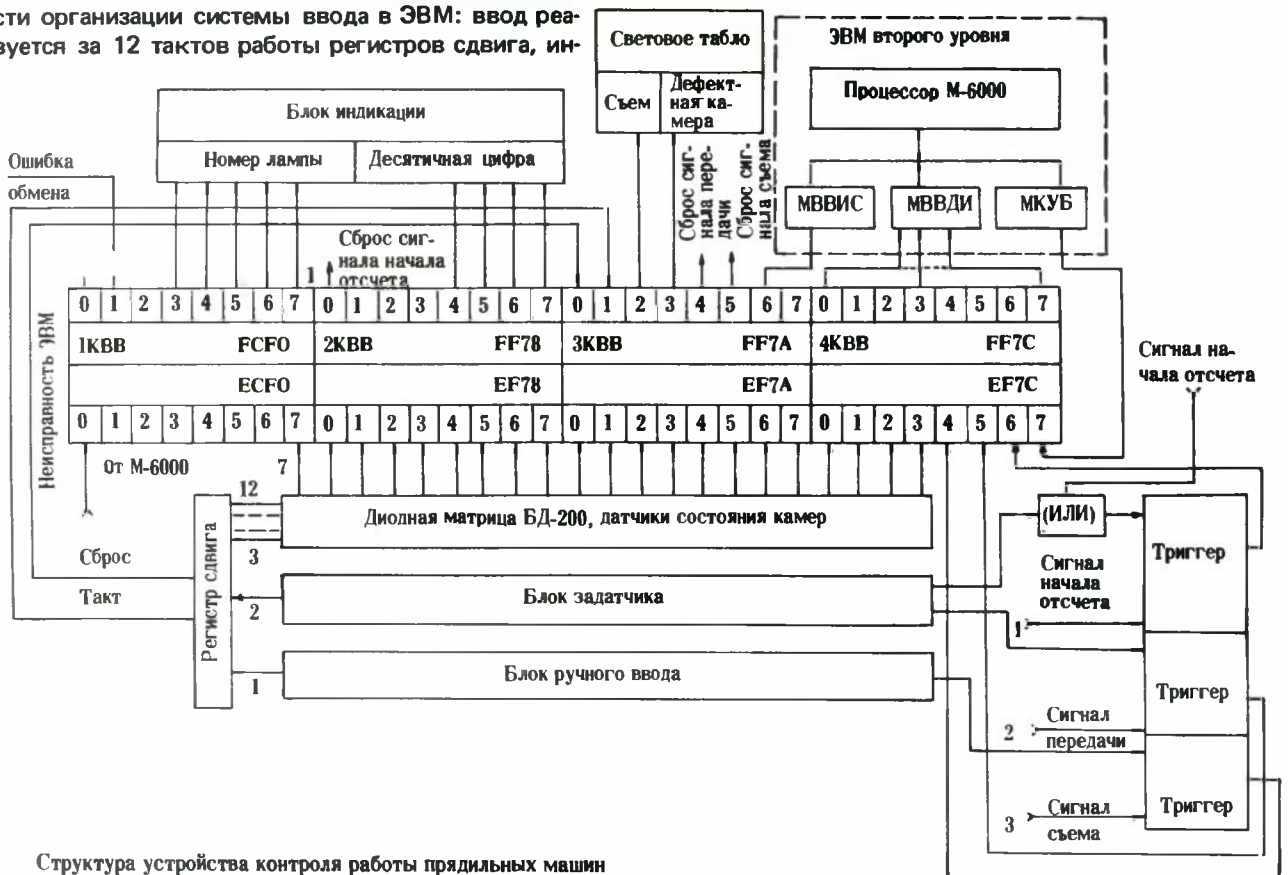
Большой объем дискретной информации, поступающей с позиционных датчиков, обусловил особенности организации системы ввода в ЭВМ: ввод реализуется за 12 тактов работы регистров сдвига, ин-

формация подается на 20 входов микро-ЭВМ (см. рисунок). В течение первых двух тактов поступают данные с блока ручного ввода и задатчика. Следующие 10 тактов отводятся для информации о состоянии камер машины (200 герконовых датчиков).

Управление всеми периферийными устройствами осуществляется программным путем. Отладка программного обеспечения с помощью моделирующей программы системы команд в рамках ДОС/ЕС, версия 1.3. и работы по созданию макета внешних устройств проводились параллельно. Исходной информацией для моделирования отдельных участков программы является машинный код. Программа функционирования состоит из двух частей, расположенных с 1000 по 1208 адрес (первая часть) и с 120А по 152Е (вторая часть). Время моделирования соответственно равно 2,32 и 26,5 мин.

Контроль работоспособности устройства выполняется во время работы системы. Работоспособность проверяется двумя тестами ПЗУ и ОЗУ, которые отлаживались на МПСК как самостоятельные программы. Привязка к действительным адресам ПЗУ осуществлялась при отладке программы на макете внешних устройств.

В процессе отладки с помощью декадных переключателей, сдвигового регистра, диодной матрицы имитировалось подключение датчиков с машины БД-200; с блока ручного ввода и задатчика вводились необходимые контрольные параметры, а на блоке индикации можно было контролировать номера дефектных камер, число обрывов в камерах, прогноз наработки съема, другие показатели. Для ввода информации в микро-ЭВМ использовался телетайп Т-63.



Структура устройства контроля работы прядильных машин

Для проверки программ и аппаратных решений в реальном масштабе времени разработан универсальный стенд, основу которого составляет микро-ЭВМ "Электроника С5-01" с телетайпной версией диспетчерской системы или микро-ЭВМ "Электроника С5-02" с модульной версией диспетчерской системы. Стенд обеспечивает отладку как в лабораторных условиях с имитацией объекта, так и в комплексе с реальным объектом управления. В составе стенда имеются следующие устройства: телеграфный аппарат Т-63, аналого-цифровой преобразователь, цифроаналоговый преобразователь, фотосчитыватель, перфоратор, ЭПМ "Консул-260", цифровое пятирядное информационное табло для контроля за ходом решения задач, имитатор дискретных сигналов, пульт оператора для управления вводом-выводом.

Для организации обмена информацией через каналы ввода-вывода цифровых сигналов используется абонентский пункт передачи данных ТАП-2 (ЕС-8502). При работе абонентского пункта кроме обмена информацией с микро-ЭВМ обеспечиваются режимы: печатание (используется пишущая машинка и печатающее устройство), изготовление, копирование и печатание перфоленты.

Разработку универсального стенда отладки программ и устройства контроля работы прядильной машины на основе микро-ЭВМ с блоком ППЗУ можно рассматривать как важный этап в создании автоматизированных технологических комплексов для легкой промышленности на основе микропроцессоров. Следующим этапом является разработка типовой системы сбора и передачи информации с использованием микропроцессорной техники, в которой устройствами нижнего уровня иерархии децентрализованной системы станут рассмотренные устройства контроля на базе одноплатных микро-ЭВМ.

Статья поступила 25 сентября 1979 г.

УДК 681.513.2:681.3

Б. Г. Киселев, Б. М. Минин, В. В. Парадинец

ПРОГРАММНЫЕ УСТРОЙСТВА КОНТУРНОГО УПРАВЛЕНИЯ НА БАЗЕ МИКРО-ЭВМ

Применение микро-ЭВМ повышает функциональный уровень устройств управления, существенно уменьшает объем аппаратной логики. Проблема функционирования устройств в реальном масштабе времени эффективно решается оптимальным распределением функций между программной и аппаратной логикой.

Устройство управления на базе микро-ЭВМ "Электроника С5-11" (рис. 1) обеспечивает ввод программы с фотосчитывателя информации в кодах

и форматах ISO и управление перемещением с поддержанием заданной контурной скорости. Особенностью структуры управления является распределение входов и выходов микро-ЭВМ по функциональному назначению.

С пульта устройства задаются режимы работы (тестовый или рабочий), масштаб обработки, номер кадра, с которого начинается отработка перемещений, максимальная скорость, путь торможения. На индикатор пульта с микро-ЭВМ выдается номер обрабатываемого кадра, сигналы диагностики и окончания работы.

Управляющие команды поступают с Вых 0 и Вых 1. Для организации диалога используется Вх1, на который поступают сигналы реакции устройства. С Вых 2 и Вых 3 выдаются данные для линейно-кругового интерполятора *.

Под воздействием микропрограммного управления алгоритм интегрирования реализуется на регистрах общего назначения P_1 и P_2 и десяти регистрах ЗУ на 16 бит. Сложение, вычитание и сравнение чисел выполняются на потенциальном сумматоре, анализ на "ноль" — в регистре Р2. В регистрах ЗУ размещаются величины перемещений по осям,

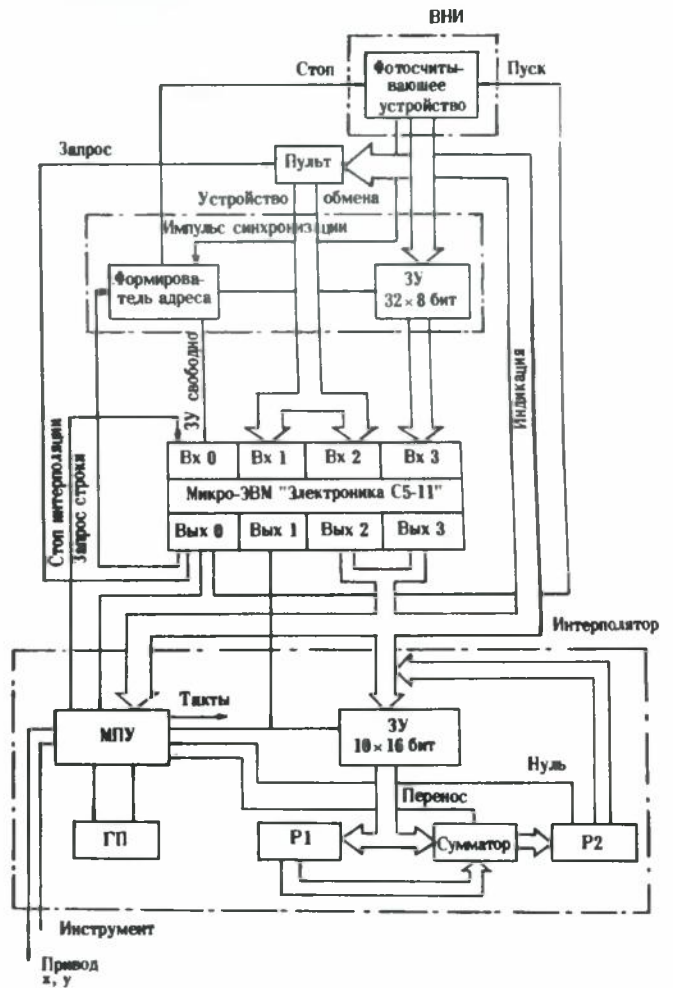
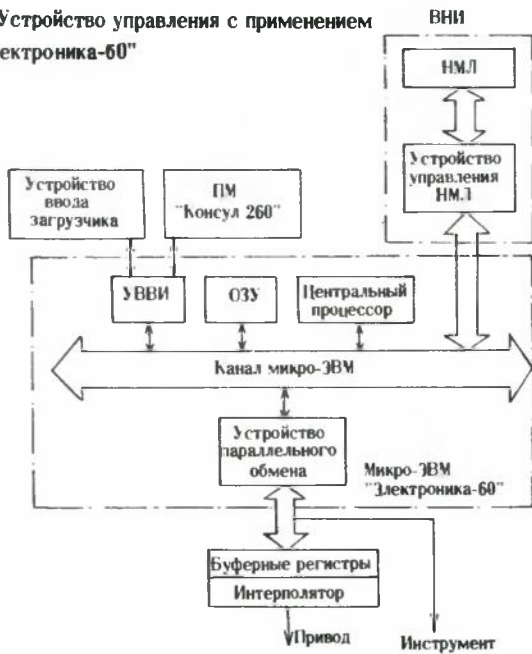


Рис. 1. Устройство управления с применением ЭВМ "Электроника С5-11": ВНИ — внешний носитель информации, МПУ — микропрограммное управление; ГП — графопостроитель

* А.с. 477397 (СССР). Линейно-круговой интерполятор/Б.Г. Киселев, Л.В.Петровский, А.А.Чуешков, В.Г.Зайцев. Оpubл. в Б.И., 1975, № 26.

Рис. 2. Устройство управления с применением ЭВМ "Электроника-60"



вые второго порядка аппроксимируются на микро-ЭВМ отрезками прямых линий.

Входными данными для интерполятора являются отношение меньшей проекции линии к большей, характеризующее коэффициент наклона отрезка прямой, координатные ускорения разгона, торможение, начальная скорость, максимальная скорость, зависящие от динамики привода. Характеристики динамики привода вводятся в ЭВМ как константы с ПМ "Консул-260". В зависимости от величины большей проекции линии в интерполятор вводятся ее части: участки разгона, движения с постоянной скоростью, торможения. Обмен информацией между буферными регистрами интерполятора и микро-ЭВМ осуществляется 16-разрядными словами через параллельное устройство обмена в режиме прерывания. Сигнал прерывания возникает после обработки каждого участка отрезка.

Загрузка интерполятора входными данными производится для каждого обрабатываемого участка. Первым в буферную память загружается командное слово, определяющее формат передачи данных ускорения, скорости, коэффициента наклона, участка перемещения (по большей координате). В интерполяторе импульсы от интегратора ускорения поступают на суммирующий (при разгоне) или вычитающий (при торможении) входы регистра скорости. Сигналы на привод для управления по оси, на которую поступает меньшая координата проекции траектории обрабатываемого перемещения, снимаются с интегратора наклона.

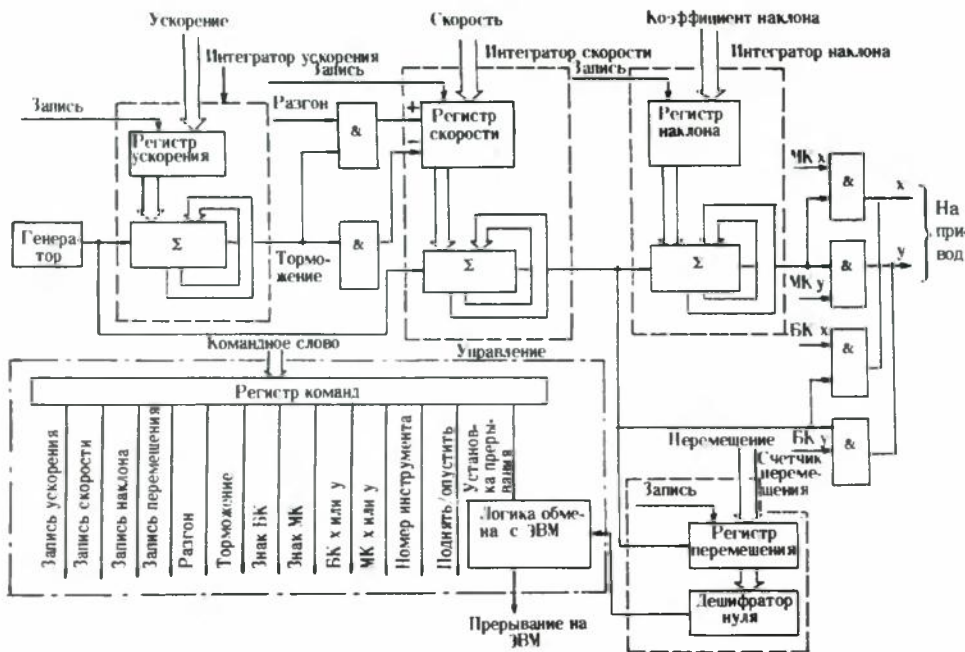


Рис. 3. Линейный интерполятор: БК – большая координата; МК – меньшая координата

текущие значения координат, результирующие суммы интегрирования, величины перемещений до начала торможения. Последние рассчитываются микро-ЭВМ с учетом угла наклона траектории и заданной скорости обработки по пути торможения, значения которого вводятся с пульта. Путь торможения зависит от динамики привода и определяется экспериментально для случая торможения после достижения максимальной скорости.

В устройстве управления на базе ЭВМ "Электроника 60" (рис.2) благодаря возможности свободного наращивания объема памяти ЭВМ используется накопитель на магнитной ленте. Ввод данных координат опорных точек осуществляется массивами в форматах пользователя. Линейный интерполятор построен на цифровых интеграторах (рис.3). Кри-

время работы интерполятора определяется величинами участков разгона, движения с постоянной скоростью и торможения, заносимыми в регистр перемещений. Содержимое регистра уменьшается по мере поступления сигналов с интегратора скорости. В момент равенства нулю содержимого регистра интегрирование прекращается, вводятся новые данные в

интерполятор из буферного регистра и запрашивается микро-ЭВМ для загрузки буферных регистров.

Разработанные устройства управления предназначены для работы в автономном режиме. Подключение их к микро-ЭВМ более высокого уровня не представляет больших затруднений.

УДК 681.325.5—181.4.004

В. Н. Дударов, В. А. Максименко

ВЫЧИСЛИТЕЛЬ НА МИКРОПРОЦЕССОРНЫХ БИС

Наличие программируемых микропроцессорных БИС позволило разработать и практически реализовать устройство для вычисления текущей разности фаз двух сигналов, отличающееся компактностью и высокой надежностью, малыми энергопотреблением и стоимостью по сравнению с аналогичными устройствами на элементах жесткой логики.

Программируемые микропроцессорные БИС с успехом применяются в специализированных электронных вычислителях, предназначенных для выполнения целого ряда задач [1], решение которых с помощью универсальных ЭВМ нецелесообразно. Они заменяют традиционные элементы жесткой логики или используются наряду с ними [2, 3]. Такие вычислители могут быть перепрограммируемыми, если меняются их функциональные возможности, или работать в однопрограммном режиме.

Ниже рассмотрен микропроцессорный вычислитель, осуществляющий расчет и выдачу в цифровом параллельном коде текущего значения разности фаз двух непрерывных узкополосных сигналов с изменяемой во времени частотой, — цифровой фазометр.

Фазометр имеет два идентичных канала (рис. 1), в каждом из которых содержится цифровая система ФАПЧ [4], формирующая на выходе периодический код фазы входного сигнала в пределах от 0 до 2π радиан. Предварительно два входных синусоидальных сигнала, близких по частоте и сдвинутых по фазе, подвергаются бинарному квантованию и дискретизации. Таким образом, на входы цифровой системы ФАПЧ (ЦФАПЧ) поступают меандровидные дискретизированные сигналы.

Перед началом работы в регистр фазометра подается информация об ожидаемой частоте входных сигналов в виде величины, рассчитанной по формуле $N = F_{\text{вх}} \cdot 2^m / F_{\text{д}}$, где $F_{\text{вх}}$ — ожидаемое

значение входной частоты; $F_{\text{д}}$ — частота дискретизации; m — число разрядов ЦФАПЧ.

В процессе работы каждая из систем ЦФАПЧ отслеживает частоту и фазу входных сигналов. Информация о текущем значении фазы $\phi_1(n)$ одного сигнала в параллельном цифровом коде подается на один из входов сумматора, на другой вход которого поступает обратный код фазы $\phi_2(n)$ сигнала второго канала (n — относительное дискретное время). Сумматор складывает оба числа в дополнительном коде, в результате чего на его выходе формируется цифровой код текущего значения вычисляемой разности фаз $\Delta\phi(n)$. Более подробно цифровой фазометр рассмотрен в работе [5].

Вычислитель реализован на микропроцессорных БИС серии K589, обладающих повышенным быстродействием [3], и на элементах жесткой логики серий K130 и K133. Система ЦФАПЧ выполнена с астатизмом второго порядка. В отличие от устройств на элементах жесткой логики, где все функциональные узлы работают параллельно, микропроцессорная обработка носит последовательный характер. Таким образом, функциональная схема вычислителя, представленная на рис. 1, является виртуальной и дает представление лишь об общем алгоритме обработки. Поскольку последовательный характер микропроцессорной обработки ведет к снижению быстродействия устройства в целом, но приводит к существенному улучшению таких характеристик, как компактность, надежность, энергопотребление и стоимость, то при разработке специализированных вычислителей надо искать компромисс между применением микропроцессоров и элементов жесткой логики, исходя из конкретных технических требований.

Опыт создания рассматриваемого вычислителя показал, что разработку реальной функциональной схемы и составление программы обработки на языке микрокоманд выбранной серии надо проводить в тесной связи друг с другом и рассматривать как единый процесс. Программа обработки в кодах микрокоманд на соответствующих входах центрального процессорного элемента (ЦПЭ) выбранной серии представлена в таблице. Функциональная схема вычислителя приведена на рис. 2. Арифметические и логические операции осуществляет 24-разрядный центральный процессор, реализованный на микросхемах K589ИК02 (ЦПЭ) и K589ИК03 (схема ускоренного переноса). Программа обработки в виде указанного в таблице набора микрокоманд хранится в микропрограммной памяти, выполненной на элементах K133РУ1. Микрокоманды записываются в память перед началом работы вычислителя через блок начальной загрузки; через него же в СОЗУ ЦПЭ вводятся информация об ожидаемой частоте входного сигнала и требу-

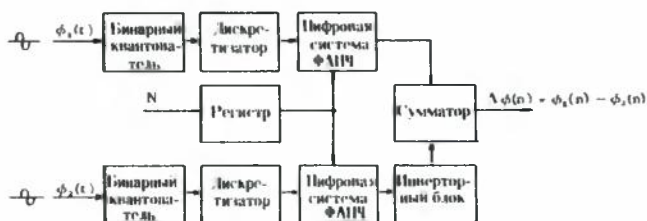


Рис. 1. Виртуальная функциональная схема вычислителя

мые величины параметров, определяющих динамические качества фазометра.

№ пп.	F-группа	R-группа	Имя микрокоманды	Код микрокоманды									
				K ₁	K ₂	F ₁	F ₂	F ₃	F ₄	F ₅	F ₆	F ₇	
1	0	1	ILR	1	1	0	0	0	0	0	0	0	1
2	0	1	ALR	0	0	0	0	0	0	0	0	0	0
3	1	1	LMI	1	1	0	0	1	0	0	1	0	0
4	3	3	AIA	0	0	0	1	1	1	1	1	1	1
5	4	1	CLR	1	1	1	0	0	0	1	0	1	1
6	6	1	ORR	0	0	1	1	0	0	1	0	1	1
7	0	1	ALR	0	0	0	0	0	0	1	1	0	0
8	6	1	NOP	1	1	1	1	0	0	1	0	1	1
9	0	1	ILP	1	1	0	0	0	0	0	0	1	1
10	0	1	ALR	0	0	0	0	0	0	1	1	1	1
11	1	1	LMI	1	1	0	0	1	0	0	1	0	0
12	3	3	AIA	0	0	0	1	1	1	1	1	1	1
13	4	1	CLR	1	1	1	0	0	1	0	0	0	0
14	6	1	ORR	0	0	1	1	0	1	0	0	0	0
15	0	1	ALR	0	0	0	0	0	1	0	0	1	1
16	6	1	NOP	1	1	1	1	0	1	0	0	0	0
17	1	3	DCA	0	0	0	0	1	1	1	1	1	1
18	7	3	CMA	1	1	1	1	1	1	1	1	1	1
19	1	1	LMI	1	1	0	0	1	0	1	1	1	0
20	3	3	AIA	0	0	0	1	1	1	1	1	1	1
21	6	1	NOP	1	1	1	1	0	1	0	0	0	0
22													
32	4	2	CLA	1	1	1	0	0	1	0	1	1	1



Рис. 2. Реальная функциональная схема вычислителя.

В процессе работы вычислителя очередной импульс синхронизации через счетчик команд и дешифратор выбирает соответствующую микрокоманду из микропрограммной памяти и подает ее 9-разрядным кодом на входы ЦПЭ. При этом часть разрядов микрокоманды модифицируется в зависимости от сигнала на выходе сумматора по модулю 2, выполняющего роль цифрового фазового дискриминатора системы ЦФАПЧ. Входными сигналами этого дискриминатора являются дискретизированный входной меандр и выход старшего разряда центрального процессора [5]. Центральный процессор последовательно осуществляет операции обработки сигналов в каждом из двух каналов фазометра и вычисляет искомую разность фаз, которая записывается в буферный регистр, выполненный на элементах K589IP12. Промежуточные результаты вычислений запоминаются в регистрах СОЗУ ЦПЭ. После выполнения всех операций счетчик команд обнуляется и последовательность выполнения микрокоманд повторяется, т.е. программа обработки носит циклический характер. Переключение входных и выходных сигналов двух каналов и выдача результатов обработки осуществляются с помощью схемы управления.

Применение в вычислителе блока начальной загрузки и возможность изменения содержимого микропрограммной памяти позволяют изменять как программу обработки, так и параметры устройства, что увеличивает его гибкость и является весьма удобным в эксплуатации. Потребляемая мощность вычислителя составляет 18 Вт, точность измерения разности фаз не более 2°. Без дополнительных схем контроля он занимает три стандартные платы, что приблизительно в 6 раз меньше габаритов подобного устройства, выполненного на элементах жесткой логики. Примерно в такой же степени снизилась и потребляемая мощность.

ЛИТЕРАТУРА

1. Рабинер Л., Гоулд Б. Теория и применение цифровой обработки сигналов. Пер. с англ. / Под ред. Ю.Н.Александрова. — М.: Мир, 1978. — 848 с.
2. Хилбурн Дж., Джулич П. Микро-ЭВМ и микропроцессоры. Пер. с англ. / Под ред. С.Д.Пашкеева. — М.: Мир, 1979. — 463 с.
3. Аналоговые и цифровые интегральные схемы / Под ред. С.В.Якубовского. — М.: Советское радио, 1979. — 142 с.
4. Системы ФАПЧ с элементами дискретизации / Под ред. В.В.Шахгильдяна. — М.: Связь, 1979. — 224 с.
5. А.с. 540224 (СССР). Цифровой фазометр / В.А.Максименко, В.Н.Дударов. Опубл. в Б.И., 1976, № 47.

Статья поступила 23 января 1980 г.

УДК 681.3—181.4

Ф.Л.Борун

ПРОГРАММИРОВАНИЕ ПРОЕКТНЫХ РАСЧЕТОВ С ИСПОЛЬЗОВАНИЕМ ВУМС "ЭЛЕКТРОНИКА ТЗ-16"

Использование ВУМС "Электроника ТЗ-16" позволяет оперативно, с наименьшими затратами времени и средств программировать широкий круг проектных расчетов.

В настоящее время проектные расчеты программируются главным образом на ЭВМ серий МИНСК, БЭСМ, ЕС, хотя многие из них более целесообразно выполнять на программно-управляемых электронных клавишных вычислительных машинах, в частности модели ВУМС "Электроника ТЗ-16". Прежде всего это касается расчетов, выполняемых при выборе проектного решения, для которых предпочтительно использовать вычислительную машину в режиме диалога с обменом цифровой информацией. От задач, решаемых в режиме диалога с обменом графической, буквенной и цифровой информацией или осуществляемых автоматическим выбором проектного решения, эти расчеты отличаются многокритериальностью и проявлением индивидуальных особенностей в каждом практическом примере. Проектный расчет (диалог) значительно отличается по требованиям к построению программ и режиму

использования ЭВМ от итогового расчета, имеющего целью фиксацию всего комплекса расчетных данных в формуляре и чертежах для одного, ранее принятого проектного решения. Он состоит из чередующихся формализованных и неформализованных операций, расчленяется на этапы, на каждом из которых анализируется определенная часть общего комплекса расчетных данных. Выполнение очередной неформализованной операции, продолжительность которой может изменяться в широких пределах, означает перерыв в цикле автоматического расчета. По завершении неформализованной операции может потребоваться корректировка любой части исходных данных, повторение текущего этапа или переход к любому другому этапу процесса.

ВУМС "Электроника ТЗ-16" оперирует с 12-разрядными числами, имеет 50 подпрограмм ПЗУ для выполнения вычислительных и логических операций. Она позволяет охватить операции перехода от полярной системы координат к прямоугольной системе и обратно, обмен содержимым нескольких регистров памяти, безусловный и условный переход, вывод команд на периферийные устройства. ВУМС дает возможность использовать до 392 шагов программы, до 5 "вложенных" подпрограмм и до 30 регистров запоминания расчетных данных. На индикаторе ВУМС могут индцироваться одновременно три 10-разрядных числа или шесть расчетных данных с меньшим числом разрядов. Поэтому с использованием ВУМС можно программировать широкий круг проектных расчетов, применяя методы численного дифференцирования, отыскания экстремумов, итерационные процессы вычисления неявно выраженных функций, проверку выполнения заданных ограничений, индикацию в случае их нарушения, вывод на экран фактических значений расчетных данных вместе с границами области их предпочтительных или допускаемых значений. При необходимости в программу может быть включена проверка нескольких вариантов удовлетворения заданных ограничений и необходимая корректировка исходных данных, анализ состава введенных исходных данных, определение соответствующего состава искомого данных, выделение нужной цепочки расчетных формул и группы ограничений.

ВУМС эксплуатируются в обычных конструктивных залах, могут закрепляться за конструктором на все время решения проектной задачи и не требуют в течение этого времени привлечения операторов или программистов. Это обеспечивает оперативность обращения к ВУМС немедленно по завершении очередной неформализованной операции. Причем простой машины или использование в режиме непрограммируемых вычислений в процессе выполнения неформализованной операции не приводит к столь ощутимым потерям, как при использовании ЭВМ вычислительных центров, удаленных терминалов и линий передачи информации.

Для обращения к любому этапу расчета достаточно ввести соответствующую магнитную карту из постоянного комплекта. Корректировка части исходных данных сводится к вводу их новых значений в любой последовательности с помощью клавиатуры, не связана с вводом всего комплекса исходных данных и пробивкой нового комплекта перфокарт.

Практическим примером может служить программирование проектного расчета узлов привода оборудования для изготовления ИЭТ. С помощью ВУМС можно осуществить геометрические, кинема-

тические, силовые и прочностные расчеты, которые в настоящее время программируются на малых, средних и больших ЭВМ. Причем, более полное удовлетворение требований к гибкости процесса позволяет охватить не только конструкторские, но и важнейшие технологические расчеты, освоить расчет новых, более совершенных узлов привода.

С использованием ВУМС реализовано проектирование улиты с тремя асимметричными рабочими профилями, мальтийского механизма с усовершенствованными элементами фиксации, пневмомеханического устройства уравнивания больших инерционных нагрузок, точных механизмов безкрановой навивки сферических спиралей и обработки оболочек по сложному контуру. Освоены расчеты координат профиля улит с использованием баз, принятых на конкретном станке для предварительной или окончательной обработки профиля, расчет параметров наладки зуборезного оборудования с учетом стандартного набора сменных зубчатых колес в дополнение к расчету геометрии зубчатой передачи и в подтверждение возможности ее практического осуществления, расчет приращений координат профиля кулачков для его вычерчивания или разметки на заготовке.

Статья поступила 8 января 1980 г.

УДК 681.327.2

Ю. А. Друян, А. П. Облапенко

УСТРОЙСТВО СВЯЗИ ФОТОНАБОРНЫХ УСТАНОВОК С МИНИ-ЭВМ

Устройство осуществляет ввод управляющей информации в электронный блок фотонаборной установки непосредственно из памяти мини-ЭВМ "Электроника 100/И" через стандартный блок ввода-вывода по каналу фотоввода, что позволяет исключить из процесса получения фотошаблонов промежуточный носитель в виде бумажной перфоленды и увеличить надежность передачи информации благодаря программному контролю передаваемого кода.

Широкое внедрение интегральных схем в различные области народного хозяйства выдвигает жесткие требования к срокам их проектирования и изготовления. Создание систем автоматизированного проектирования и изготовления фотошаблонов, разработка мощного парка фотошаблонного оборудования, удовлетворяющего самым высоким требованиям, значительно ускорили процесс создания БИС. Доля ручного труда при использовании систем автоматизированного проектирования (САПР) фотошаблонов уменьшается по мере развития математического обеспечения и технических

средств. Сокращение времени проектирования и изготовления фотошаблонов в значительной степени зависит от организации рабочего места проектировщика, обеспечивающей простоту эксплуатации и надежность работы оборудования. Слабым местом многих существующих САПР является наличие промежуточного носителя управляющей информации в виде бумажных перфолент [1, 2]. Обрывы перфоленты, происходящие в процессе ввода управляющей информации в фотонаборные установки, приводят к простоям дорогостоящего оборудования, увеличивают цикл изготовления фотошаблонов и, в конечном счете, самих БИС. Кроме того, использование перфоленты в "чистых" помещениях, где размещается парк фотошаблонного оборудования, нежелательно, так как перфолента является источником пыли. Поэтому представляется целесообразной организация дистанционного ввода управляющей информации с более надежного носителя, расположенного в другом помещении. При использовании САПР, имеющих в своем составе накопители на магнитных лентах, удобно в качестве промежуточного носителя управляющей информации применять магнитную ленту. Вводить информацию в генераторы изображения с магнитной ленты целесообразно при помощи мини-ЭВМ, что позволит осуществить дополнительный программный контроль информации и повторить ввод управляющего слова в случае одиночного сбоя.

Для организации связи мини-ЭВМ "Электроника 100/И" с генераторами изображения типа ЭМ-519, ЭМ-549 разработано специальное устройство связи, которое обеспечивает передачу данных из ЭВМ по программному каналу в режиме пропуска (условный обмен) и допускает возможность работы ЭВМ с тремя генераторами изображения в режиме разделения времени. Связь с генератором изображения осуществляется по каналу фотоввода.

Устройство состоит из трех блоков ввода-вывода, регистра данных, регистра канала с дешифратором

ром канала, блока формирования сигнала ПРОПУСК, операционного дешифратора, триггера строба (см. рисунок).

Связь с генератором изображения осуществляется по магистрали, содержащей 12 шин, 8 из которых отведены для передачи данных в установку, а по четырем передаются импульсы управления. Из установки в блок связи поступают сигналы ПУСК ФВ и СБОЙ ФВ, из блока связи в установку — сигналы СТРОБ и СБРОС СБ ФВ. В операционный дешифратор подаются информация из 3–7 разрядов буферного регистра (РБ) мини-ЭВМ и вырабатываемые в ней импульсы ВВИ 1–4. При наличии в РБ команды обращения к ВУ на управляющий вход операционного дешифратора из ЭВМ поступает сигнал ВУ и на выходах в зависимости от состояния разрядов РБ может быть сформирована одна из следующих шести команд:

ВУ151 — занесение данных из 10–11 разрядов накопительного регистра (НР) мини-ЭВМ в регистр канала;

ВУ152 — сброс всех регистров и триггеров блока связи и формирование импульса СБРОС СБ ФВ;

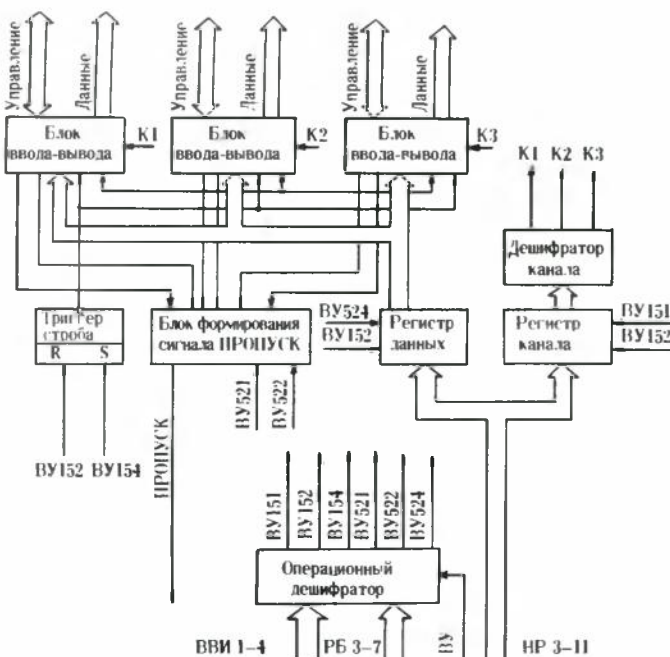
ВУ154 — установка триггера строба в зависимости от состояния 11 разряда НР;

ВУ521 — пропуск следующей команды ЭВМ, если в блок связи поступает сигнал ПУСК ФВ;

ВУ522 — пропуск следующей команды ЭВМ, если в блок связи поступает сигнал СБОЙ ФВ;

ВУ524 — запись информации из 4–11 разрядов НР в регистр данных блока связи.

По команде ВУ151 в регистр канала записывается содержимое двух младших разрядов НР, что обеспечивает включение одного из трех каналов связи с генераторами изображения. Сигнал с выхода дешифратора канала (К1, К2 или К3) поступает на соответствующий блок ввода-вывода, обеспечивая в дальнейшем прохождение сигналов к выбранной установке. После поступления сигнала ПУСК ФВ в НР ЭВМ записывается первый символ машинного слова фотонаборной установки. Командой ВУ521 этот восьмизначный символ переписывается в регистр данных блока связи. Затем командой ВУ154 при наличии единицы в младшем разряде НР формируется передний фронт импульса СТРОБ, длительность которого регулируется программно в соответствии с требованиями конкретной фотонаборной установки. Во время действия этого импульса информация из регистра данных блока связи переписывается в память фотонаборной установки. Задний фронт импульса СТРОБ формируется по команде ВУ154 при очищенном младшем разряде НР. Командой ВУ152 очищаются все регистры блока связи. После передачи каждого символа командного слова командой ВУ522 можно проверить отсутствие сбоя при передаче информации в фотонаборную установку. При наличии сбоя информацию можно передать вторично, что обеспечивает повышение надежности канала передачи данных. Информация из мини-ЭВМ передается побайтно до тех пор, пока управляющая установка не примет признака конца управляющего слова, после чего ее устройство управления переходит к обработке принятого слова, а ЭВМ, в случае работы с несколькими фотонаборными установками, — к обслуживанию следующей. Так продолжается до тех пор, пока вся управляющая информация не будет передана в фотонаборные установки. Из описания работы устройства связи видно, что наличие дешифратора канала и трех блоков ввода-вывода позволяет организовать одно-



Функциональная схема устройства связи наборных установок с мини-ЭВМ

временное обслуживание трех установок с помощью одной ЭВМ, это обеспечит повышение экономической эффективности системы проектирования и изготовления фотошаблонов БИС.

Конструктивно устройство связи выполняется на стандартных платах мини-ЭВМ "Электроника 100/И" и размещается в свободных местах на раме центрального процессора мини-ЭВМ.

ЛИТЕРАТУРА

1. Агранов Г.А., Котов Б.А., Осетинский М.Г. Автоматизированная система подготовки данных и управления генераторами изображений фотошаблонов. — Электронная промышленность, 1978, вып. 6, с. 12-17.
2. Селютин В.А. Машинное конструирование электронных устройств. — М.: Советское радио, 1977. — 383 с.

Статья поступила 10 января 1980 г.

УДК 681.427.2

С. В. Волков, Г. И. Малевич

КОНТРОЛЛЕР РЕЧЕВОГО ВВОДА ДЛЯ МИКРО-ЭВМ

Организация речевого ввода информации дает возможность оператору на естественном языке, с помощью речевых команд управлять микро-ЭВМ.

Устройство речевого ввода предназначено для исследования поведения и характерных режимов работы оператора, алгоритмов общения в системах человек-машина, возможностей понимания сигнала команд на основе ограниченного набора слов, демонстрации преимуществ средств речевого ввода по сравнению с традиционными средствами связи с ЭВМ.

Контроллер речевого ввода (КРВ), выполненный на типовой ячейке ЭВМ, состоит из узла различения ограниченного набора команд (УРОНК) и узла связи с внутренней магистралью ЭВМ. В качестве базовой для КРВ выбрана система дифференциальных признаков [1-3]. Основное достоинство этой системы — инвариантность к диктору.

Узел различения ограниченного набора команд (см. рисунок) реализован на основе устройств с частичной доработкой [4, 5]. Речевые сигналы оператора снимаются микрофонно-ларингофонной гарнитурой D1. Из них с помощью выделителей огибающих речевого сигнала ВОРС и основного тона ВООТ D2 и D3 формируются признаки "Смыч-

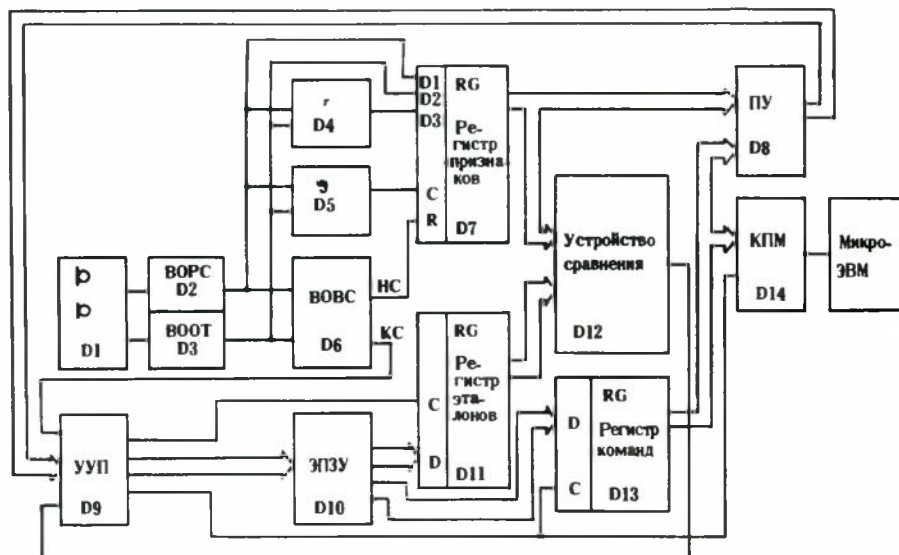
ность-не смычность" и "Звонкость-не звонкость", на основе которых выделителем огибающей всего слова ВОВС D6 вырабатывается признак "Речь-не речь". По этому признаку выделяются сигналы начала и конца слова НС и КС, служащие для автоматической сегментации начала и конца произносимой команды. Кроме этих признаков, схемами D4 и D5 формируются вспомогательные сигналы, необходимые для регистрации последовательности признаков, а также дополнительные признаки длительности регистрируемых сегментов. Выделенная из речевой команды временная последовательность признаков заносится в регистр признаков D7, на выходе которого появляются фонетический код произнесенной команды. После произнесения команды по сигналу КС устройство управления D9 обеспечивает считывание эталонных кодов и условных номеров команд из электрически перепрограммируемого запоминающего устройства ЭПЗУ D10 в регистр эталонов D11, после чего фонетический код, записанный в регистр признаков, сравнивается с эталонными комбинациями с помощью устройства D12 и в случае совпадения в заданном доверительном интервале разрешает запись в регистр команд D13 условного кода распознанной команды, который в сопровождении синхронимпульса передается в регистр данных ячейки КПП D14 для передачи во внутреннюю магистраль микро-ЭВМ.

Для удобства работы с устройством при настройке, обучении оператора и программировании словаря к нему подключается выносной пульт D8, на который выведена индикация о выделении и регистрации признаков произносимых команд, условные коды различаемых команд и клавиатура для перепрограммирования словаря. Устройство может работать автономно от внешних источников питания +9 и +5 В.

Основные характеристики контроллера

Число различаемых команд	32
Достоверность различения	0,95
Число дикторов	не ограничено
Время различения	0,2 с
Объем памяти одной эталонной комбинации	32 бита

КРВ использован в справочной системе, реализованной на базе микро-ЭВМ "Электроника ИЦ-03Д" с периферийным оборудованием, включающим в себя дисплей, мозаичное печатающее устройство, электрифицированную пишущую машинку, фотосчитывающее устройство, микрофонно-ларингофонную гарнитуру. Устройство обеспечивает возможность вызова справочной информации на экран дисплея и получение "твердых" копий необходимых справок на естественном языке.



Функциональная схема УРОНК

ЛИТЕРАТУРА

1. Цеммель Г.И. Опознавание речевых сигналов. — М.: Наука, 1971. — 148 с.
2. Трубецкой Н.С. Основы фонологии. — М.: ИЛ, 1960, с. 326-361.
3. Jakobson R., Fant G., Halle M. Preliminaries to speech analysis. The distinctive features and their correlates. — MIT Acoustics Lab., Techn. Rept. 13, 1952
4. А.с. 516094 (СССР). Устройство для распознавания слов/Осокин А.Н., Кучер Н.Ф., Малевич Г.И., Степанов В.Ф. Оубл. в Б.И., 1976, № 20.
5. А.с. 660083 (СССР). Устройство для распознавания ограниченного набора слов/Н.Ф. Кучер. Оубл. в Б.И., 1979, № 16.

Статья поступила 19 марта 1980 г.

УДК 681.327.2.06

В. Н. Дударов, В. Д. Кирилин, В. А. Максименко

УСТРОЙСТВО СОПРЯЖЕНИЯ МИКРО-ЭВМ С ВИДЕОТЕРМИНАЛОМ

Разработка контроллера дисплея и соответствующее дополнение математического обеспечения позволили ввести в состав периферийного оборудования видеотерминал РИН-609, что существенным образом улучшило эксплуатационные возможности микро-ЭВМ "Электроника НЦ-03Т".

Разработан контроллер дисплея (КД) для сопряжения микро-ЭВМ "Электроника НЦ-03Т" с таблично-знаковым индикатором РИН-609. КД предназначен для управления процессом ввода-вывода информации при обмене между микро-ЭВМ и дисплеем и подключен к внешнему интерфейсу микро-ЭВМ и интерфейсу дисплея. Основные функциональные узлы КД показаны на рис. 1.

В общем адресном пространстве регистру состояния РгС и регистру данных РгД КД присвоены соответственно адреса 160200_h и 160201_h. Обмен данными с ЭВМ осуществляется по 8–15 разрядам шины данных. Назначение разрядов регистров КД приведено в таблице.

Регистр	Разряд							
	8	9	10	11	12	13	14	15
РгС	Ошибка	Готовность ввода в ЭВМ	Готовность вывода из ЭВМ	X	Режим ПД	Режим "работа ЭВМ"	Включение КД	Разрешение прерыва
РгД	КР	7р	6р	5р	4р	3р	2р	1р
Рг прерыва	1	1	1	0	1	1	0	X



Рис. 1. Основные функциональные узлы контроллера дисплея

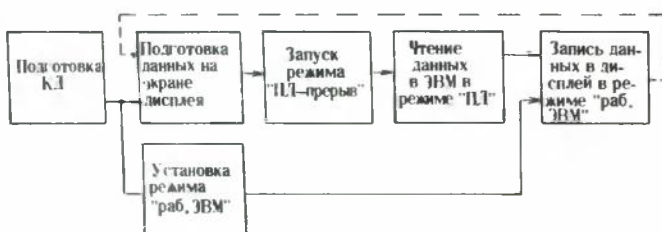


Рис. 2. Алгоритм работы дисплея совместно с микро-ЭВМ

В РгС разряды 9 и 10 являются "флажками готовности" для управления программами обмена. Разряды 12 и 13 информируют ЭВМ о режиме работы дисплея РИН-609. Разряды 14 и 15 доступны по записи для ЭВМ и содержат информацию о готовности КД и ЭВМ к совместной работе с дисплеем. Все разряды РгС и РгД доступны ЭВМ по чтению. Для реализации векторного способа прерыва, свойственного внешнему интерфейсу ЭВМ, имеется регистр прерыва, в котором хранится жесткая константа – адрес ячейки ОЗУ ЭВМ, содержащей в свою очередь адрес программы обработки прерыва от дисплея. Алгоритм работы дисплея совместно с микро-ЭВМ показан на рис. 2. Подготовка КД заключается в записи из ЭВМ в 14 и 15 разряды РгС кода 11.

Для обеспечения эксплуатации аппаратуры РИН-609 МО микро-ЭВМ "Электроника НЦ-03Т"* дополнено следующими директивами:

Запись на экран дисплея (ЗД). Служит для вывода на экран дисплея содержимого ячеек ОЗУ ЭВМ в виде восьмеричных кодов. Обращение к директиве: $ZD \llcorner X \llcorner Y \llcorner Z$, где X – начальный адрес выводимого массива данных, Y – его длина, Z – параметр вывода (если Z = 0 данные выводятся без адреса, если Z = 1, с адресом).

Чтение экрана дисплея (ЧД). Предназначена для записи в ОЗУ ЭВМ 6-разрядных восьмеричных кодов с экрана дисплея. Обращение к директиве: $CD \llcorner X$, где X – начальный адрес чтения.

Запись на экран дисплея байтовой информации (ЗДБ). Используется для вывода на экран дисплея байтовых данных, записанных в ОЗУ ЭВМ в кодах КОИ-7. Обращение к директиве: $ZDB \llcorner X \llcorner Y \llcorner Z$, где X – начальный адрес выводимых данных, Y – длина выводимого массива данных, Z – параметр, указывающий, начиная с какой строки на экране дисплея будут располагаться выводимые данные (Z = 1 ÷ 12).

Чтение с экрана дисплея байтовых данных (ЧДБ). Применяется для записи в ОЗУ ЭВМ строки символов с экрана дисплея. Строка символов должна начинаться и кончатся символом " (кавычки). Причем, первый символ за открывающими кавычками будет записан в левый байт ячейки ОЗУ ЭВМ, указанной в директиве, а второй – в правый байт и т.д. Если число символов в строке нечетно, то последний правый байт дополняется пробелом. Обращение к директиве: $CHDB \llcorner X$, где X – начальный адрес чтения.

Запись на экран дисплея десятичных данных (ЗДД). Предназначена для вывода на экран дисплея из ОЗУ ЭВМ десятичных чисел в экспоненциальной форме (одно число в ОЗУ занимает две

* Кирилин В.Д., Максименко В.А. Специализированное математическое обеспечение для микро-ЭВМ "Электроника НЦ-03Т". – Электронная промышленность, 1979, вып. 11–12, с. 122–124.

ячейки). Так, например, число — 3,14159 на экране дисплея будет представлено как — .314159E + 01 , где E — порядок числа. Обращение к директиве: ЗДД \square X \square Y \square Z \square K, где X — начальный адрес, Y — количество чисел, Z — тип вывода (если Z = 0, числа выводятся без адресов, если Z = 1, с адресами), K — направление вывода (если K = 0, числа выводятся на пишущую машинку "Консул-260", если K = 1, на экран дисплея РИН-609).

Чтение с экрана дисплея десятичных данных (ЧДД). Служит для записи в ОЗУ ЭВМ десятичных данных с экрана дисплея. Обращение к директиве: ЧДД \square X, где X — начальный адрес записи.

После исполнения всех директив, за исключением ЗДБ, на экран дисплея РИН-609 выдается стандартный формуляр: НА = ... КС = ... СА = ... КСД = ..., где НА — начальный адрес, КС — количество слов, СА — свободный адрес, КСД — контрольная сумма данных по модулю 2¹⁶.

В связи с тем, что запись и чтение РИН-609 осуществляются в параллельном коде и достаточно быстро, предусмотрена возможность "одновременного" выполнения различных заданий, например распечатка каких-либо данных на ПМ и выполнение директив, задаваемых с экрана РИН-609.

Для удобства вывода предусмотрено средство управления направлением вывода информации: если содержимое ячейки 106, равно 0, вывод осуществляется на пишущую машинку, если 1, на экран дисплея.

Статья поступила 23 января 1980г.

УДК 621.3.049.77.001.2:519.68

В. Е. Межов, И. Л. Талов, Ю. Н. Черняев

ПРИКЛАДНОЕ ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СХЕМОТЕХНИЧЕСКОГО ПРОЕКТИРОВАНИЯ СИСТЕМЫ 15 УТ-4-017

Программно-аппаратный комплекс 15УТ-4-017 позволяет оперативно и с высокой степенью надежности решать задачи логического моделирования и схемотехнического проектирования в интерактивном режиме.

Прикладное программное обеспечение интерактивной графической системы 15УТ-4-017 [1] содержит резидентную часть (управляющую программу), которая осуществляет ввод и анализ директив

пользователя, и десять программных модулей, реализующих задачи логического моделирования и схемотехнического проектирования (см. рисунок):

Модуль 1. Описание информации о схеме с помощью символьного дисплея (СД).

Модуль 2. Автоматическое формирование графической информации о конфигурации схемы по текстовой информации, введенной с СД и вывод ее на экран графического дисплея (ГД) и графопостроитель (ГРПС).

Модуль 3. Описание эскиза схем с помощью кодировщика графической информации (КГИ) и синтез схем с помощью ГД с автоматическим формированием массива связей элементов в схеме.

Модуль 4. Контроль, редактирование текстовой и графической информации о схемах и управление изображением на экране ГД.

Модуль 5. Управление библиотечными файлами, хранящимися на магнитном диске и магнитной ленте.

Модуль 6. Преобразование информации в необходимые форматы для программ логического моделирования и расчета электрических характеристик БИС и ее передача по каналу на высокопроизводительную ЭВМ типа БЭСМ-6 или ЕС ЭВМ или вывод на перфоленку (ПЛ), магнитную ленту (МЛ).

Модуль 7. Логический анализ или анализ электрических характеристик функциональных блоков (ФБ) БИС.

Модуль 8. Прием информации с центральной ЭВМ или считывание с ПЛ, МЛ и преобразование для документирования в текстовом или графическом виде.

Модуль 9. Вывод результатов моделирования на СД, телетайп (ТТ), ГД и ГРПС и документирование информации о конфигурации схем.

Модуль 10. Формирование архива.

Связь пользователя с программными средствами системы осуществляется через управляющую программу. С ее помощью производится подготовка места на машинном носителе для создания информационного файла, описывающего схему или поиск и считывание файла из архива (если схема была описана ранее). В последнем случае на экране ГД высвечивается изображение схемы и управление передается на программный модуль 4.

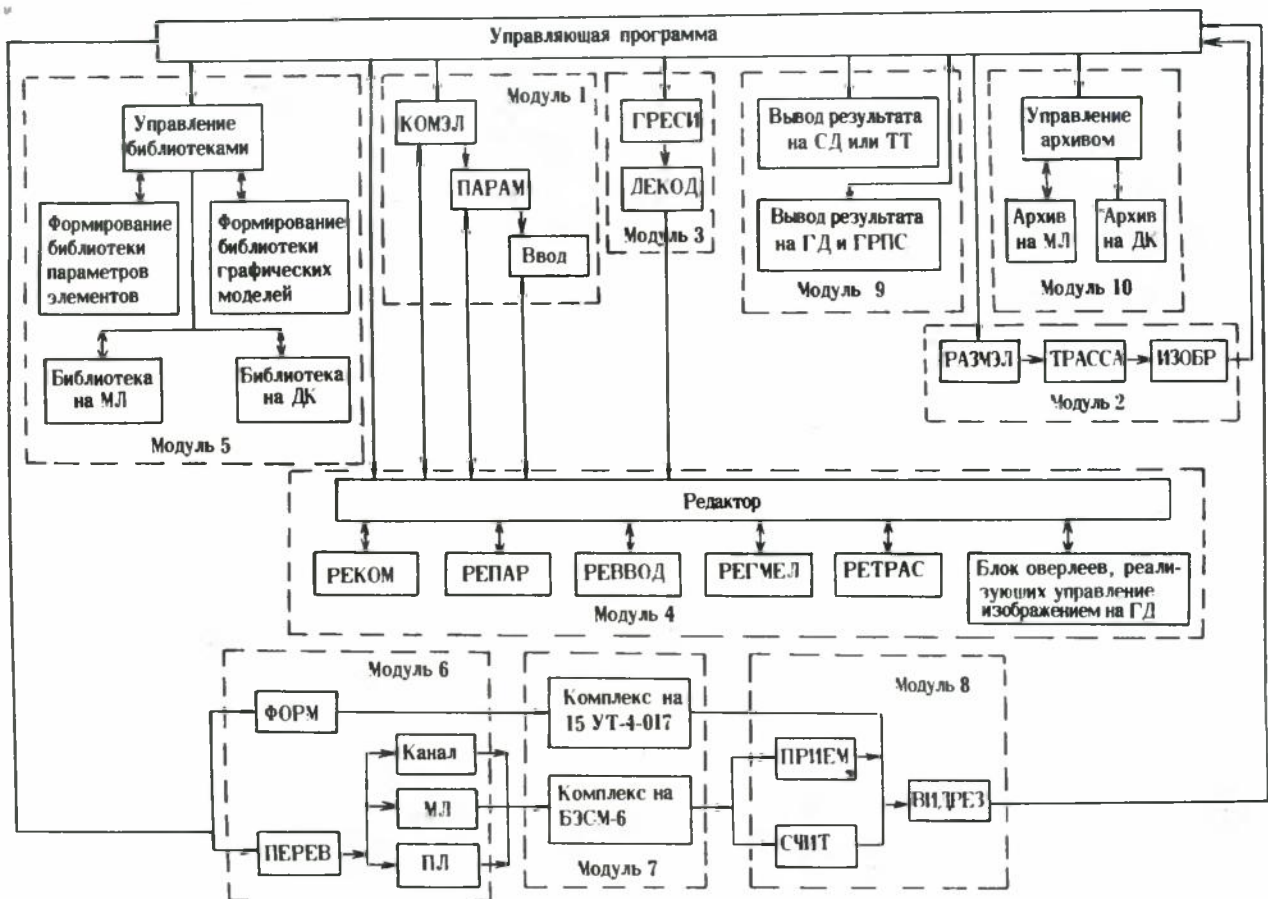
Если описываемая схема ранее не была включена в архив, то управляющая программа предоставляет пользователю три возможных варианта описания схемы:

с помощью СД, с автоматической генерацией конфигурации схемы на экране ГД по текстовой информации (модули 1, 2, 5, 9);

посредством КГИ, с параллельной визуализацией изображения на экране ГД (модули 3, 4, 5, 9);

синтез схем на экране ГД (модули 3, 4, 5, 9).

Каждый модуль, входящий в ППО схемотехнического проектирования, реализован в виде нескольких оверлеев управляющей программы, поэтапно обрабатывающих и формирующих исходную информацию для программ логического моделирования и анализа электрических характеристик схем.



Структура прикладного программного обеспечения схмотехнического проектирования

При вводе исходной информации с помощью функциональной клавиатуры СД согласно входному языку ИЗОС-У [2] организуется первоначальный файл алфавитно-цифровой информации, в котором каждому символу в ASCII-коде соответствует байт памяти ЭВМ.

Данные с СД вводятся поблочно. Каждый блок обслуживается соответствующим оверлеем. Информация о типах элементов и коммутации их выводов вводится с помощью оверлея КОМЭЛ модуля 1. При вводе информации о типах элементов на экране СД высвечивается бланк, который упрощает процедуру ввода данных о коммутации выводов элементов и снижает вероятность субъективных ошибок пользователя. В процессе ввода осуществляется оперативный построчный контроль информации и выдача диагностических сообщений на СД. Обработка ввода индивидуальных параметров элементов производится сверлеем ПАРАМ модуля 1. При этом используется три способа описания параметров элементов: прямое, библиотечное и смешанное.

Параметры элементов задаются в форме бланков. Ввод информации о генераторах и источниках питания, технологических параметрах, задания на расчет и вывод качественных показателей производятся с помощью оверлея ВВОД. Информация, описывающая схему, может быть записана в архив с помощью оверлеев модуля 10.

Редактирование первоначального файла исходных данных осуществляется также поблочно с

использованием оверлеев модуля 4 РЕКОМ, РЕПАР, РЕВВОД, осуществляющих редактирование блока коммутации, параметров и заданий соответственно. В процессе редактирования можно изменить или удалить элементы блока, его часть или весь блок.

С помощью оверлеев программного модуля 2 можно получить изображение схемы на экране ГД для дополнительного контроля и вывести на ГРПС для документирования. Оверлей РАЗМЭЛ осуществляет размещение моделей графических элементов, исходя из описания их типов в блоке коммутации. Восстановление конфигурации электрических связей элементов схемы на экране ГД ведется с помощью оверлея ТРАССА, в основу которого положен волновой алгоритм [3] с канальным представлением монтажного пространства.

Полное описание информации с функциональной клавиатуры СД оправдано только для небольших схем. Большие ФБ БИС целесообразно описывать с помощью КГИ путем последовательного ввода информации о типе элемента, его ориентации, числе выводов, точке привязки элемента и описания деревьев связей элементов, которое начинается с описания их выводов и заканчивается при формировании признаков "вывод" или "узел", означающих, что при описании дерева связи встретился вывод другого элемента или узел, от которого нет продолжения дерева связи под углом 180° к ее первоначальному направлению. При этом правила обхода выводов элемента произвольные.

Информация вводится в ЭВМ при последовательном обходе элементов сверху—вниз, слева—направо.

Программный модуль 3 осуществляет ввод и распознавание графических моделей элементов (фрагментов схемы), идентификацию выводов элементов, автоматическую нумерацию элементов, генерацию массива коммутации выводов элементов схемы при описании деревьев связей. По мере обхода элементов формируется таблица соответствия координатам узлов схемы определенных номеров, присваиваемых по текущему счетчику номеров узлов или по идентификации с номерами узлов соответствующих координат деревьев связи. Команда на сортировку и поиск по таблице подается после получения с КГИ одного из признаков конца описания дерева связи.

Файл графической информации содержит коды типов элементов, их ориентации, число выводов элементов, координаты точек привязки графических моделей элементов схемы, координаты отрезков, из которых состоит их модель, координаты узлов и точек излома электрических связей выводов элементов схемы, координаты точек привязки и коды ориентации символов, обозначающих их тип и порядковый номер. Параллельно с формированием файла графической информации осуществляется вывод на экран ГД соответствующего изображения участка схемы. По желанию пользователя на экран ГД могут выводиться порядковые номера узлов. Оверлей ДЕКОД модуля 3 преобразует файл графической информации к формату, соответствующему бланку коммутации, для вывода на экран СД.

Редактирование графической информации основано на изменении графического файла. С помощью оверлея РЕГМЭЛ модуля 4 можно удалить, заменить или переместить элементы схемы или ее фрагменты. Оверлей РЕТРАС позволяет внести аналогичные изменения в связи выводов элементов. В процессе редактирования оверлей ДЕКОД вносит соответствующие изменения в массив коммутации выводов элементов схемы. Синтез конфигурации схем на экране ГД производится аналогично ее описанию с КГИ (для формирования информации о схеме используются те же программные модули). Отредактированная информация о схеме и ее элементах может быть занесена в соответствующие библиотеки (модуль 5) или в архив (модуль 10). Управление изображением на экране ГД осуществляется с помощью блока оверлеев программного модуля 4, которые позволяют переместить изображение вверх, вниз, влево, вправо, изменить его масштаб, центрировать по заданию оператора.

Полученную информацию о схеме можно преобразовать в необходимые форматы для программ логического моделирования или анализа электрических характеристик ФБ БИС, реализованных в рамках системы 15УТ-4-017, на мощной ЭВМ типа БЭСМ-6 или ЕС ЭВМ.

В первом случае оверлей ФОРМ модуля 6 преобразует информацию о схеме в форматы рабочих массивов соответствующих программ. Во втором — цифровые ASCII-коды преобразуются в восьме-

ричные константы и запаковываются по три ячейки в одно машинное слово (оверлей ПЕРЕВ модуля 6). В обоих случаях преобразование информации осуществляется с помощью побайтового анализа первоначального файла описания схемы и использования стандартных диспетчерских подпрограмм системы 15УТ-4-017 по переводу символов из ASCII-кода в необходимый форматный вид. Организованная таким образом информация может передаваться по каналу связи "мини ЭВМ — мощная ЭВМ" (оверлей КАНАЛ модуля 6) или выводиться на ПЛ или МЛ (оверлей ПЛ и МЛ модуля 6).

В автономном режиме работы системы 15УТ-4-017 считывание подготовленной исходной информации производится либо программами логического моделирования, которые здесь не рассматриваются, либо подпрограммами анализа электрических характеристик ФБ БИС. Анализ электрических характеристик ФБ БИС выполняется с помощью комплекса программ анализа интегральных схем (ПРАНИС), разработанного для мини-ЭВМ на базе универсальных программ анализа ЭПАС-У [4] и ЭПАДЭС [5], включающего 83 подпрограммы общим объемом 117000 (в восьмеричном счислении) команд. Комплекс предназначен для расчета переходных и передаточных характеристик схем, состоящих из биполярных транзисторов $n-p-n$ и $p-n-p$ типов, n - или p -канальных МДП-транзисторов как с индуцированным, так и со встроенным каналом, инжекционных структур, емкостей, индуктивностей, диодов, интегральных сопротивлений n - и p -типов.

Для формирования систем уравнений, описывающих переходные процессы или статические состояния, в комплексе программ применен узловой метод. Системы обыкновенных дифференциальных уравнений (ОДУ) при расчете переходных процессов решаются с применением разностной формулы второго порядка и алгоритма вероятностного упорядочения элементов матрицы проводимости [6]. Для решения систем нелинейных алгебраических уравнений при расчете статических состояний применена модификация метода Ньютона—Рафсона [6]. Для повышения надежности расчета предусмотрен переход на метод нахождения статических состояний интегрированием ОДУ, описывающих процесс включения источников питания.

Комплекс ПРАНИС позволяет рассчитывать напряжения в узлах схемы, токи через выводы компонентов, статическую помехоустойчивость, времена задержек импульсов при переходных процессах, среднюю потребляемую мощность, получать графики переходных процессов и передаточных характеристик. Предельные возможности программ анализа электрических характеристик ФБ БИС при работе системы 15УТ-4-017 в автономном режиме составляют 200 узлов, 400 элементов. В целях

экономии машинного времени в автономном режиме рекомендуется рассчитывать схемы с числом узлов до 50 и числом элементов до 60. Анализ сложных схем целесообразнее проводить на мощной ЭВМ. Результаты расчета могут быть представлены в текстовом и графическом виде (модуль 8). При использовании процессора мощной

ЭВМ результаты расчета преобразуются в массивы восьмеричных целых констант, закопанных по три в одно машинное слово и предназначенных для вывода на ПЛ, записи на МЛ или передачи по прямому каналу связи "мощная ЭВМ — мини ЭВМ".

Прием результатов расчета в системе 15УТ-4-017 и разделение их на текстовый и графический массивы осуществляется с помощью оверлеев СЧИТ (считывание с ПЛ или МЛ) и ПРИЕМ (прием по каналу связи). В автономном режиме работы системы 15УТ-4-017 подготовка текстовых и графических массивов выполняется в подпрограммах комплекса ПРАНИС. Дальнейшее преобразование текстовых и графических массивов происходит с помощью оверлея ВИДРЕЗ.

Текстовая обработка результатов расчета включает распаковку и преобразование восьмеричных констант в ASCII-код, формирование таблиц, отражающих результаты расчетов и вывод их на экран СД для просмотра или на ТТ для документирования. Причем, пользователь имеет возможность, просмотрев на экране СД всю таблицу результатов расчета, вывести на печать необходимую для документирования часть (или несколько частей) этой таблицы.

В процессе графической обработки результатов расчета элементы массива с графической информацией распаковываются и преобразуются в коды, по которым стандартные подпрограммы, входящие в состав диспетчера системы 15УТ-4-017, высвечивают элементы графиков передаточных или переходных характеристик на экране ГД, сопровождая их необходимым пояснительным текстом. Полученные графики можно вывести для прорисовки на графопостроитель с целью документирования. Информационные файлы, соответствующие результатам расчетов и выводимые на экран СД и ГД, могут быть занесены в архив (модуль 10), где размещаются в соответствии с исходными данными, описывающими схему, при анализе которой они получены.

Таким образом, ППО позволяет использовать технические средства системы 15УТ-4-017 для автоматизации наиболее трудоемких задач этапов логического и схмотехнического проектирования БИС по вводу, обработке и документированию информации, а также решению в автономном режиме достаточно сложных задач логического моделирования и схмотехнического проектирования. Использование программно-аппаратного комплекса 15УТ-4-017 в качестве рабочего места схмотехника позволяет значительно снизить сроки проектирования БИС.

ЛИТЕРАТУРА

1. Применение мини-ЭВМ "Электроника 100-25" в автоматизированной системе схмотологического проектирования / В.Е. Межов, Н.Л. Ратмиров, И.Л. Талов, Б.Л. Толстых. — Электронная промышленность, 1978, вып. 10, с. 37—41.
2. Программное обеспечение системы 15УТ-4-017 / В.Е. Межов, Н.Л. Ратмиров, И.Л. Талов, Б.Л. Толстых. — Электронная промышленность, 1979, вып. 6, с. 21—23.
3. Алгоритм трассировки для машинного проектирования межсоединений микросредней аппаратуры / А.Г. Алексеенко, Л.Я. Белостоцкая, Г.И. Борзунов, А.И. Репников. — В кн. Микросредней техника—М., Советское радио, 1971, вып. 4, с. 282—293.

4. Универсальная программа анализа статических характеристик нелинейных электронных схем "ЭПАС-У" / В.И. Никушин, И.Л. Талов, В.В. Юрьев, В.Е. Межов. — В кн. Применение вычислительных машин в автоматизированных системах управления: Труды института электронных управляющих машин. — М., 1976, вып. 58, с. 32—35.

5. Эффективная программа анализа динамических характеристик электронных схем и ее использование для анализа билинейных интегральных схем с инжекционным питанием / В.И. Никушин, И.Л. Талов, В.Е. Межов, В.М. Мешержов, Е.А. Кузьмин, Ю. Т. Федоров, Н.П. Видулин, Ю.П. Федоров. — Там же, с. 34—44.

6. Исследование алгоритмов упорядочения элементов матриц проводимости электронных схем / В.Е. Межов, Г.Г. Смолко, И.Л. Талов, В.В. Юрьев. — Электронная техника. Сер. 3. Микросредней техника, 1976, вып. 1, с. 20—27.

Статья поступила 24 апреля 1979 г.

УДК 681.3.01

Н.А. Таранкова

БИБЛИОТЕКА СТАНДАРТНЫХ ПОДПРОГРАММ МИКРО-ЭВМ СЕМЕЙСТВА "ЭЛЕКТРОНИКА С5"

Стандартные подпрограммы (СПП), объединенные в библиотеку, предназначены для расширения возможностей микро-ЭВМ семейства "Электроника С5". Их применение ускоряет разработку целевых задач при создании прикладного программного обеспечения систем управления, обработки и передачи данных.

По характеру применения стандартные подпрограммы разделены на три самостоятельных блока:

- подпрограммы вычисления значений 32-разрядных тригонометрических функций (табл. 1);
- подпрограммы вычисления значений 16-разрядных тригонометрических функций (табл. 2);
- подпрограммы переводов из кода КОИ-8 в шестнадцатеричную систему счисления и обратно-дробных 16- и 32-разрядных чисел, угловых величин (градусов, минут, долей минут и градусов, долей градусов), времени (часов, минут, секунд), целых 16-разрядных чисел, машинных кодов (табл. 3).

Некоторые подпрограммы перевода приведены в двух вариантах: в первом — подпрограммы короче

Таблица 1

СПП	Входной масштаб	Выходной масштаб	Размер рабочего поля (ячейки)	Длина с константами
$z = \sin x$	2π	1	10	101
$z = \cos x$	2π	1	10	94
$z = y \operatorname{sign} x$	1	1	10	22
$z = \arcsin x$ $-\pi/2 \leq x \leq \pi/2$	1	2π	12	93
$z = \operatorname{Arc} \operatorname{tg} x/y$ $0 < x, y \leq 2\pi$	1	2π	20	76
$z = \operatorname{arc} \operatorname{tg} x$ $-\pi/4 \leq x \leq \pi/4$	1	2π	10	110
$z = \sqrt{ x }$	—	—	14	74
$z \in [-\pi, \pi]$	2π	2π	10	31

Таблица 2

СПП	Входной масштаб	Выходной масштаб	Размер рабочего поля (ячейки)	Длина с константами
$z: -\sin x$ $0 \leq x \leq \pi/2$	$\pi/2$	1	2	277
$z: -\sin x$ $0 \leq x \leq 2\pi$	2π	1	3	25
$z: -\cos x$ $0 \leq x \leq 2\pi$	2π	1	4	11
$z: = \arcsin x$ $0 \leq x \leq 1-2^{-11}$	1	2π	2	339
$z: = \arctg x$ $0 \leq x \leq 1-2^{-11}$	1	2π	2	30
$z: = \text{Arc } \text{tg } y/x$ $-1 \leq x, y \leq 1-2^{-11}$	1	2π	3	55
$z: = \sqrt{x}$ $0 \leq x \leq 1-2^{-11}$	1	1	-	21
$z: = \text{tg } x$ $0 \leq x \leq \pi/4$	$\pi/4$	1	2	26
$z_1: = \sin x$ $z_2: = \cos x$	2π	1	13	14
$z: = \frac{1}{4} e^x$	1	1	4	23

Таблица 3

СПП	Входной масштаб	Выходной масштаб	Размер рабочего поля (ячейки)	Длина с константами
Перевод дробных чисел (16 разрядов): 16 → КОИ8	-	-	15	90
КОИ8 → 16	-	-	10	84
Перевод дробных чисел (32 разряда) 16 → КОИ8	-	-	15	218
вариант 1	-	-	10	363
вариант 2	-	-	-	-
Перевод дробных чисел (32 разряда) КОИ8 → 16	-	-	10	209
Перевод углов (градусы, доли градусов): 16 → КОИ8	2π	-	15	87
КОИ8 → 16	-	2π	10	80
Перевод углов (градусы, минуты, доли минут) 16 → КОИ8	2π	-	15	235
вариант 1	2π	-	15	383
вариант 2	-	-	-	-
Перевод углов (градусы, минуты, доли минут) КОИ8 → 16	-	2π	10	217
Перевод времени 16 → КОИ8	-	-	15	157
вариант 1	сек 2^{-21}	-	15	180
вариант 2	сек 2^{-21}	-	-	-
Перевод времени КОИ8 → 16	-	сек 2^{-21}	10	136
Перевод целых чисел: 16 → КОИ8	2^{-12}	-	3	50
КОИ8 → 16	-	2^{-12}	10	74
Перевод шестнадцатеричных кодов: 16 → КОИ8	-	-	4	31
КОИ8 → 16	-	-	10	41

по написанию, но продолжительнее по исполнению; во втором наоборот.

При работе подпрограмм, выполняющих действия с 32-разрядными числами, используются операции команды "функция": "+", "-", "x", ".", "x|-y|", арифметический сдвиг, нормализация.

Точность вычислений тригонометрических функций зависит от точности введенного аргумента. Погрешность не превышает величины младшего двоичного разряда при вычислении 16-разрядных тригонометрических функций и 2^{-28} — при вычислении 32-разрядных функций.

При переводе времени, целых чисел и кодов потери точности не происходит. Дробные числа и угловые величины, переведенные в код КОИ-8, имеют неточную последнюю десятичную цифру. При переводе их из кода КОИ-8 в шестнадцатеричную систему счисления погрешность не превышает 2^{-29} .

Преимуществом данных подпрограмм является их полная перемещаемость, что позволяет располагать отдельные подпрограммы, группы подпрограмм, связанные между собой, или целые блоки в поле адресов памяти микро-ЭВМ, определяемом пользователем. Данные подпрограммы использованы в ряде систем управления, обработки и передачи данных, созданных на основе микро-ЭВМ семейства "Электроника С5".

Развитие библиотеки СПП микро-ЭВМ семейства "Электроника С5" направлено на расширение набора блоков подпрограмм в следующих направлениях:

- выполнение арифметических операций над числами с двойной длиной и плавающей запятой на программном уровне (без использования операции "функция");

- вычисление тригонометрических функций для языка БЭЙСИК;

- подпрограммы обмена с различными внешними устройствами.

Статья поступила 20 февраля 1980 г.

НОВАЯ КНИГА

ЭКОНОМИЧЕСКИЕ РЫЧАГИ ПОВЫШЕНИЯ ЭФФЕКТИВНОСТИ ПРОИЗВОДСТВА

А.М. Бирман

М.: Мысль, 1980, 14 л., 15000 экз.

Исследуется проблема органического соединения достижений НТР с преимуществами социалистической системы хозяйства. Показано, каким образом мобилизуется хозяйственный механизм на решение экономических задач, какова на современном этапе действительность стимулов, санкций, финансов, кредита и денежного обращения. Даны рекомендации по совершенствованию планирования и управления народным хозяйством СССР, направленные на оптимальное решение возникающих задач, рассмотрены отраслевые особенности развития экономики СССР, а также вопросы международной социалистической интеграции.

УДК 681.325.5-181.4:621.317.75

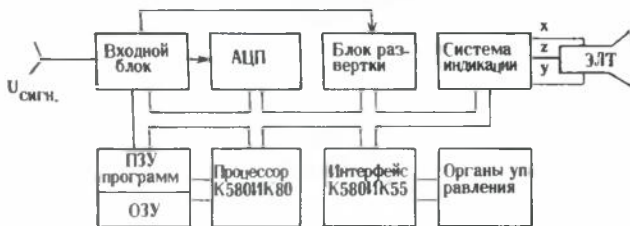
УДК 681.325.5-181.48.004

И. Д. Большагин, Н. Н. Шаров

МИКРОПРОЦЕССОР ДЛЯ ВЫЧИСЛИТЕЛЬНОГО ОСЦИЛЛОГРАФА

Для построения вычислительного осциллографа был использован микропроцессорный комплект серии К580, выбор которого обусловлен развитой системой команд, высоким быстродействием процессора К580ИК80 и наличием БИС программируемого интерфейса К580ИК55, значительно упрощающего сопряжение процессора с осциллографическим оборудованием.

Принцип действия вычислительного осциллографа заключается в том, что исследуемый сигнал, поступающий на входной блок (см. рисунок), преобразуется в цифровую форму, запоминается в памяти и одновременно с его индикацией на экране ЭЛТ обрабатывается микропроцессором по программе, задаваемой пользователем.



Блок-схема вычислительного осциллографа

Микропроцессор позволяет выполнять сложение, умножение, вычитание и деление двух сигналов, автоматический поиск максимального и минимального значения сигнала, вычисление среднеквадратичного значения сигнала, перевод сигнала из временной области в частотную с помощью быстрого преобразования Фурье, находить производную и интеграл от исследуемого сигнала и т. п.

Кроме того, микропроцессор выполняет ряд функций по преобразованию данных в форму, удобную для индикации. Положение любой точки сигнала может быть индицировано на экране ЭЛТ в цифровой форме с указанием соответствующих единиц измерения. Выбор точки производится любым из двух маркеров, перемещающихся по сигналу. Имеется режим работы, при котором индицируется разность по амплитуде и времени между маркерами. Наличие режима программирования обуславливает эффективность применения микропроцессора в составе осциллографа при однотипных измерениях, когда необходимо производить одни и те же манипуляции с прибором несколько раз.

Использование БИС микропроцессорного комплекта К580 позволило сохранить у сложного осциллографа технико-экономические показатели прибора индивидуального пользования.

С. Г. Аграновский, В. П. Васильев,
А. А. Федоров, В. Г. Яковлев

АВТОМАТИЗАЦИЯ ПОВЕРОЧНЫХ РАБОТ

В связи с планируемым ростом парка измерительных приборов возрастает и объем поверочных работ (ПР). Достижения в развитии вычислительной техники открыли новые возможности увеличения пропускной способности поверочных лабораторий путем автоматизации ПР.

Процесс выполнения поверки можно разделить на следующие этапы:

- подготовка к процессу измерения;
- процедурно-технологические операции;
- получение измерительной информации;
- обработка измерительной информации;
- оформление документации по результатам измерений.

Все перечисленные этапы, кроме первого, поддаются жесткой алгоритмизации, а значит могут быть автоматизированы. Степень автоматизации диктуется технико-экономическими соображениями.

Работы по автоматизации ПР ведутся в направлении частичной автоматизации на основе стыковки серийных образцовых измерительных средств с микро-ЭВМ и в направлении создания комплексно-автоматизированных поверочных систем.

Примером первого направления работ служит автоматизированная система для поверки измерительных приборов переменного тока. Она спроектирована на базе стандартной установки для поверки электрических приборов переменного тока и микро-ЭВМ "Электроника С5-01" (рис. 1, 2). Система предназначена для поверки микроамперметров,



Рис. 1. Установка УИМА-3А

миллиамперметров и вольтметров в диапазоне частот от 20 Гц до 200 кГц. Алгоритм работы системы УПМА-3А представлен на рис.3. Такое техническое решение упростило обработку измерительной информации и оформление протокола результатов измерения оператором.

Иллюстрацией второго направления работ является автоматическая многопрограммная измери-

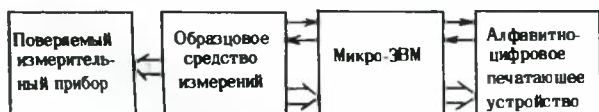


Рис. 2. Структурная схема автоматизированной системы для поверки измерительных приборов

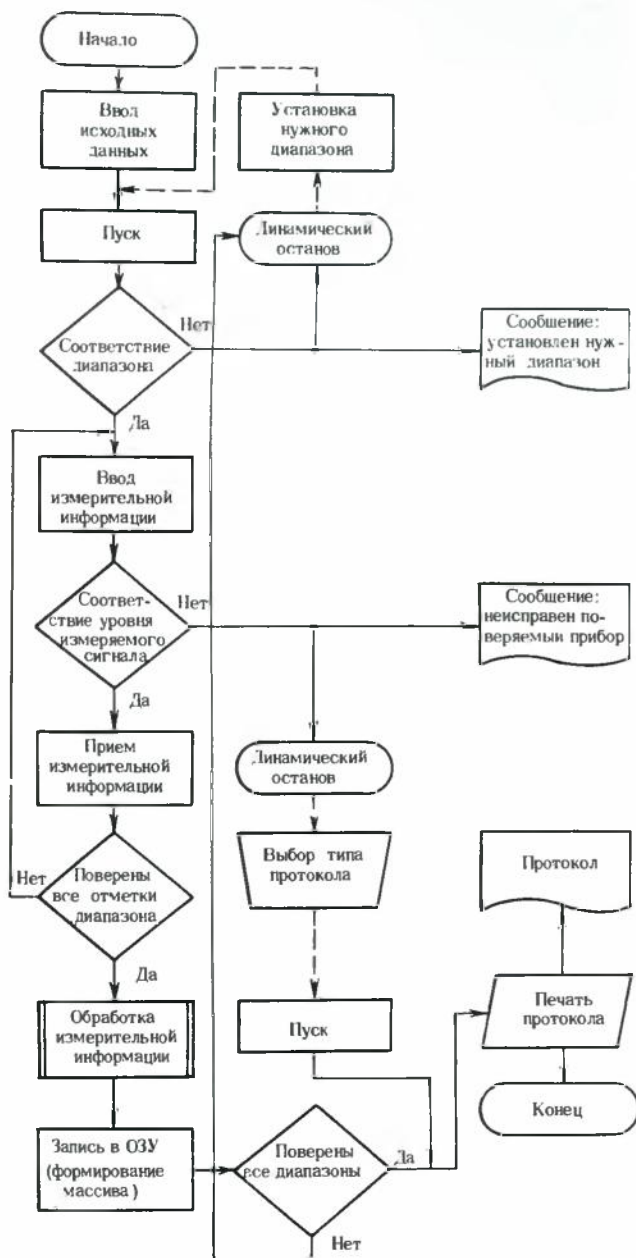


Рис. 3. Алгоритм работы системы УПМА-3А

тельно-информационная газосинтезирующая система "Сюита" (рис.4, 5). Система производит 120 л/ч газовых смесей, предназначенных для поверки и градуировки газоаналитической аппаратуры. Входящий в систему (см. рис.5) блок синтеза газовых смесей построен на элементах пневмоники и пневмоавтоматики. Смесь готовится путем перемешивания измеряемых объемов дозируемого газа и газа-разбавителя. Величины расходов преобразуются в частотно-временной сигнал, фиксируемый с помощью частотомера.

Микро-ЭВМ "Электроника С5-01" осуществляет управление процедурно-технологическими операциями; запоминание измерительной информации, получаемой от частотомера; обработку измерительной информации; оформление протокола результатов измерений. Алгоритм работы системы "Сюита" представлен на рис.6. Автоматизация практи-

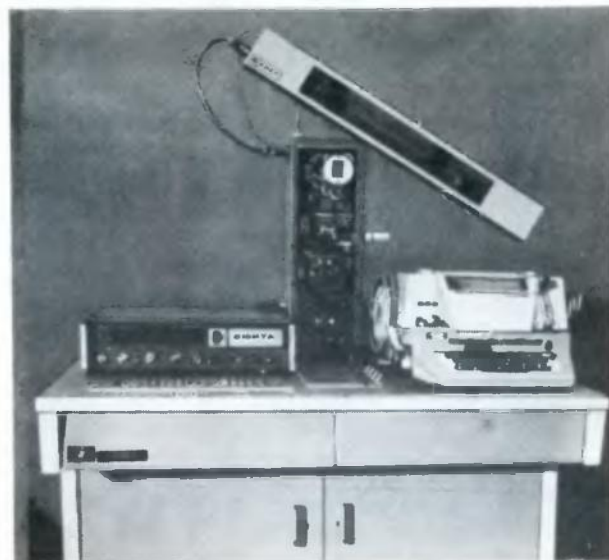


Рис. 4. Установка "Сюита"



Рис. 5. Структурная схема газосинтезирующей системы "Сюита"

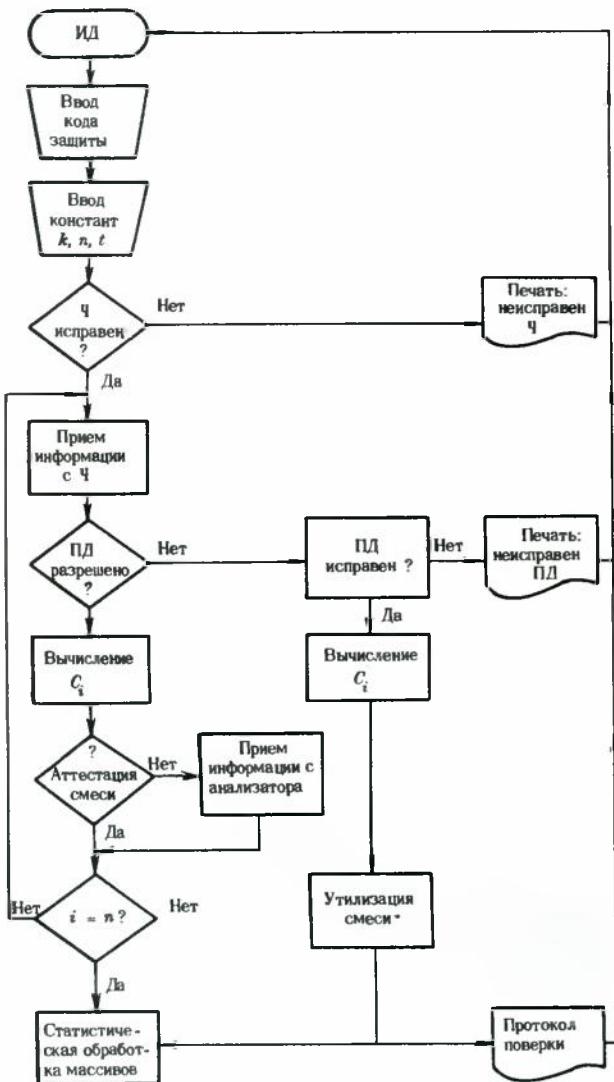


Рис. 6. Алгоритм самоградуировки настроенной концентрации поверочной газовой смеси и проверки газоаналитической аппаратуры: ИД — инициирующая директива; k — коэффициент, учитывающий содержание основного и встречных компонентов в исходных газах; n — объем массива информации; t — коэффициент Стьюдента; q — частотомер; ПД — пневмодискриминатор; C_i — текущее значение концентрации

чески всех этапов процесса поверки позволяет значительно сократить время поверки, а следовательно увеличить пропускную способность поверочных лабораторий.

Дальнейшее распространение опыта использования микропроцессоров и микро-ЭВМ позволит создать новое поколение поверочной аппаратуры, отвечающей самым современным требованиям.

В. М. Вальков, Н. М. Юликова

ПРИМЕНЕНИЕ МИКРО-ЭВМ В ОБУЧЕНИИ ИНОСТРАННЫМ ЯЗЫКАМ

Среди различных областей применения микро-ЭВМ и микроконтроллеров, наряду с изделиями культурно-бытового назначения [1], весьма перспективной представляется сфера обучения, где использование аналогичных по составу микрокомплексов может быть полезным как в домашних условиях (самообучение), так и в учебных аудиториях.

Эффективность применения ЭВМ при обучении иностранным языкам подтверждена еще два десятилетия назад результатами исследований этой проблемы в лабораториях, оснащенных ЭВМ и специальными средствами программированного обучения [2]. При этом было определено крайне важное условие для обеспечения эффективности использования ЭВМ — реализация режима диалога между изучающими язык и машиной, поскольку такой режим позволяет имитировать в реальном масштабе времени мотивационные свойства разговаривающего преподавателя и в целом существенно сократить время изложения и повторения материала курса. К основным преимуществам применения ЭВМ в процессе обучения иностранному языку относятся:

- возможность одновременной работы со многими студентами при реализации на ЭВМ режима разделения времени и введения в систему команд нескольких проблемно-ориентированных инструкций;
- гибкость в изменении программ, которая облегчает организацию лекционного курса, а при наличии специальных компонентов программ обеспечивает автоматическую подготовку планов уроков;
- возможность автоматической корректировки и изменения курса на основе автоматического анализа ошибок и статистической обработки данных в реальном масштабе времени с оценкой меры упорядоченности курса по числу правильных ответов;
- относительная легкость в реализации разветвленных логических схем обучения как в базовых программируемых курсах, когда ответвление вводится лишь для исправления ошибок и тренировки студентов, так и в полностью разветвленных курсах, в которых последовательность событий целиком определяется обучающимися.

Появление нового класса экономичных микро-ЭВМ позволяет ставить вопрос о широком практическом использовании их логических возможностей при обучении языкам в аудиториях и в домашних условиях. Рассмотрим на некоторых конкретных примерах, как могут реализовываться указанные выше достоинства машинного программированного обучения лексике (рис. 1, а), грамматике (рис. 1, б), фонетике (рис. 1, в) иностранного языка и проанализируем, какие средства микропроцессорной техники требуются для этого с учетом последних достижений в области разработок микро-ЭВМ.

При изучении лексики очевидно наиболее простым (пассивным) микропроцессорным средством являются уже появившиеся в СССР и за рубежом электронные переводчики (см. рис. 1, а). Эти устройства выполнены на основе однокристалльных микро-ЭВМ и БИС ПЗУ. В частности, используются 8-разрядные микро-ЭВМ и сменные, программируемые для перевода слов и фраз на различные языки модули ПЗУ. Один модуль содержит словарь емкостью до 1500 слов. Известны переводчики, включающие три модуля и осуществляющие перевод слов и фраз на любой из трех языков с выдачей транскрипции. Для ввода информации предусмотрена клавишная панель, для вывода — 16-значный люминесцентный индикатор. Кроме того, появились "говорящие переводчики" с использованием специальных БИС — синтезаторы речи. Емкость словаря такого устройства можно существенно расширить, применяя кассетный накопитель, но при этом время выдачи ответа увеличится в десятки раз (от единиц секунд до нескольких минут). Электронные переводчики полезны при заучивании лексического материала, однако они не позволяют использовать даже самые простые методы программированного обучения, для реализации которых необходимо вводить средства диалога обучаемого с микро-ЭВМ. Только в этом случае появляется возможность программированной проверки знаний, в частности словарного фонда. Например,

при задании на экране дисплея слова или фразы для перевода обучающийся вводит с помощью клавиатуры эквивалент на иностранном языке, а микро-ЭВМ в ответ выдает оценку правильности ввода. Для технической реализации режима "обратного перевода" с машинной оценкой его правильности требуются более развитые средства отображения, например дисплей с небольшим экраном.

Для хранения запрограммированных последовательностей лексического материала и реализации логической схемы ветвления с целью исправления ошибок, очевидно, нужно дополнительное ЗУ соответствующей емкости, например кассетный накопитель (см. рис. 1, б), наличие которого позволит реализовать программируемые задания на подстановку подходящих слов в тексты или такие грамматические упражнения, как подстановка артиклей, предлогов, глагольных форм, а также такую эффективную форму контроля знаний, как тесты с множественным выбором [3]. Применение микро-ЭВМ для обучения грамматике представляется наиболее перспективным.

Следует отметить, что при последовательном обращении к зонам магнитной ленты в соответствии с записанным курсом время выдачи ответов вполне приемлемо для режима диалога в отличие от режима "переводчика", при котором обращение к зонам (ячейкам) ЗУ произвольно.

При индивидуальном обучении в программное обеспечение целесообразно ввести подпрограмму учета персональных ошибок, а для корректировки курса — подпрограмму их статистической обработки. На рис. 2 приведена блок-схема алгоритма логического ветвления программ при выполнении одного раздела упражнений курса в режиме диалога [2].

Примером технической реализации устройства на базе микро-ЭВМ, обеспечивающего обучение правильному произношению (фонетические упражнения) может служить система (см. рис. 1, в), которая позволяет реализовать три важные функции:

- программное управление воспроизведением магнитной записи последовательности фраз (текста) с эталонным произношением;
 - аналого-цифровую обработку и оценку соответствия произнесенных обучаемым фраз записанным эталонным фразам по трем характеристикам произношения — высоте тона, громкости и темпу речи;
 - отображение степени отклонения имитации от эталонной фразы и выработку директивы, указывающей, в каком направлении необходимо изменить очередную имитацию [4].
- Для оценки уровня приближения произношения к эталонному электрические сигналы от микрофона, соответствующие сказанной фразе, поступают вместе с эталонными сигналами, записанными на магнитную ленту, в блок смесителя-дискриминатора. ЭВМ квантует выходные сигналы этого блока с помощью соответствующих схем, выбирает пиковые значения частот и интенсивности для каждого пика

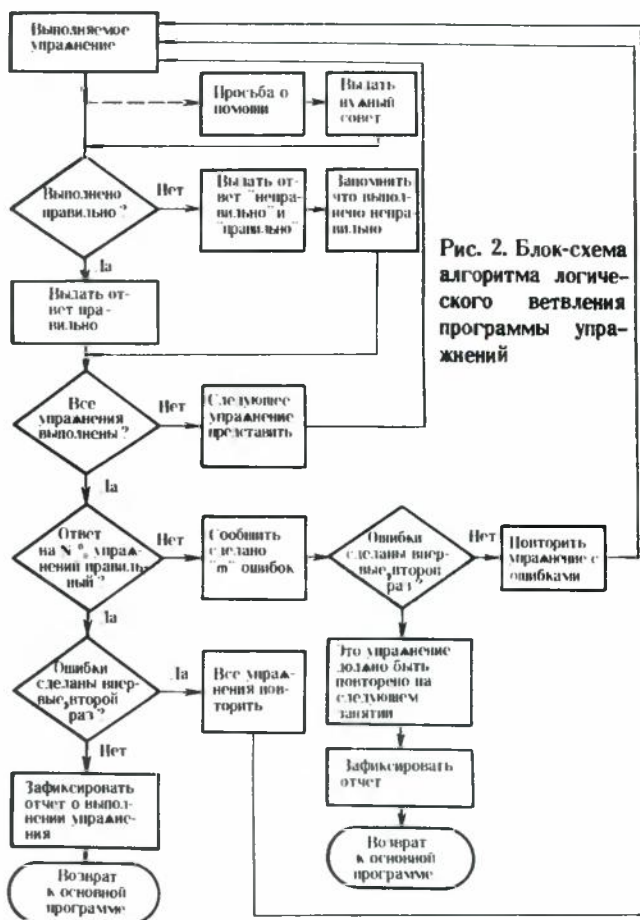


Рис. 2. Блок-схема алгоритма логического ветвления программы упражнений

звуковой энергии и измеряет время между пиками интенсивности. Эти значения физических параметров преобразуются в соответствии с хранимыми в ЗУ функциями в значения физиологических параметров (высоты тона, громкости и темпа), которые сравниваются с введенными в ЭВМ с магнитной ленты и также преобразованными значениями эталонных сигналов. На устройство отображения последовательно выдается разница значений каждой характеристики произношения и рекомендация по изменению этой характеристики в произносимой фразе в направлении приближения ее к эталонному значению. Если блок смесителя-дискриминатора и схемы аналого-цифрового преобразователя выполнить на основе БИС, то эта система будет достаточно экономичной и ее можно с успехом использовать для индивидуальной работы в школах и вузах.

Следует отметить, что с учетом непрерывного увеличения производительности микро-ЭВМ и систем на их основе в ближайшем будущем будут создаваться комплексные микросистемы программированного группового и индивидуального обучения языкам, объединяющие многие методические приемы и средства обучения.

В данной статье изложены некоторые результаты анализа обширной сферы возможного применения микропроцессорной техники с целью привлечения к ней более пристального внимания конструкторов микросистем.

ЛИТЕРАТУРА

1. Пролейко В.М. Комплексный подход к созданию бытовой радиоэлектронной аппаратуры. — Электронная промышленность, 1980, вып. 4, с. 3-4.
2. Uttal W.R. On Conversational interaction of Digital Computers to Automated Instruction, 1961. Copyright by System Development Corp., 1962. — 291 p.
3. Салистрад Н.Д. Методика разработки обучающих программ по иностранным языкам для вузов. — М.: МГПИИЯ им. М. Тореза, 1973. — Вып. 1, 43 с.
4. Lane Harlan, Buiten Roger. A self-instructional Device for Conditioning Accurate Prosody. — Trends in Language Teaching. Edited by A. Valdman, 1966. — 298 p.

Статья поступила 25 июня 1980 г.

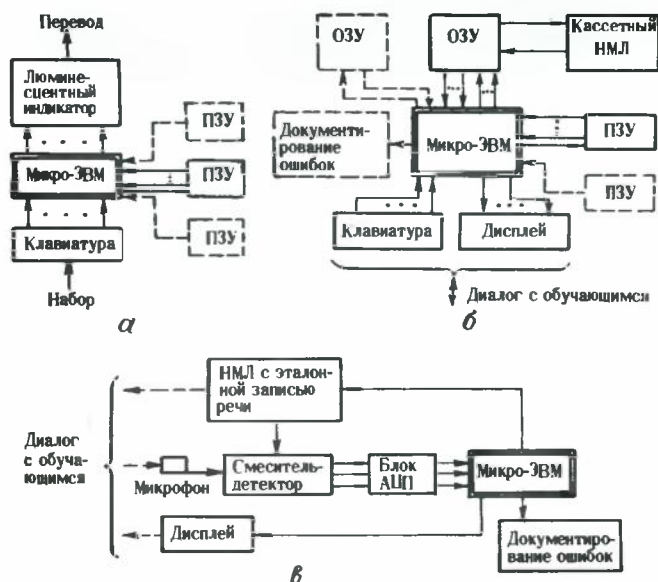


Рис. 1. Блок-схемы устройств с применением микро-ЭВМ для обучения иностранному языку: а — блок-схема электронного переводчика; б — блок-схема микро-системы для индивидуального программируемого обучения; в — блок-схема системы для обучения правильному произношению

А. О. Ваганов, З. М. Славинский

ПРИМЕНЕНИЕ МИКРО-ЭВМ ДЛЯ УПРАВЛЕНИЯ ТЕХНОЛОГИЧЕСКИМИ ОБЪЕКТАМИ

Рассмотрено построение систем управления технологическими объектами и приведены конкретные примеры использования микро-ЭВМ "Электроника 60" в сборочном оборудовании.

Микро-ЭВМ имеют большие возможности для применения в системах управления (СУ) локальным технологическим объектом [1-3]. Типичная структурная схема таких систем представлена на рис. 1.

Входная информация от объекта управления в виде дискретных сигналов поступает на регистры входных дискретных сигналов и через мультиплексор в ЭВМ. Информация может вводиться в ЭВМ в режимах последовательного ввода, прерывания или прямого доступа в ОЗУ. Выбор режима определяется особенностями технологического объекта, от которых зависят скорость ввода информации, ее объем, минимальное значение времени реагирования и т.д. Важным элементом СУ для объектов, работающих в реальном масштабе времени, является программируемый таймер.

Выходная информация через мультиплексор поступает на регистры дискретных сигналов и далее через усилители мощности на исполнительные механизмы технологического объекта. При необходимости получения аналогового сигнала информация от ЭВМ подается на цифроаналоговый преобразователь. Число аналоговых и дискретных входов и выходов не превышает 32 и 256 соответственно [4].

Применяемая в СУ ЭВМ должна иметь объем памяти (ОЗУ и ПЗУ) от 1 до 32К слов, быстродействие от 10000 операций/с для медленных технологических процессов до 300000 операций/с для быстрых процессов, систему прерывания и ка-



Рис. 1. Структурная схема системы управления технологическим объектом



Рис. 2. Установка микросварки ОЗУН-7100

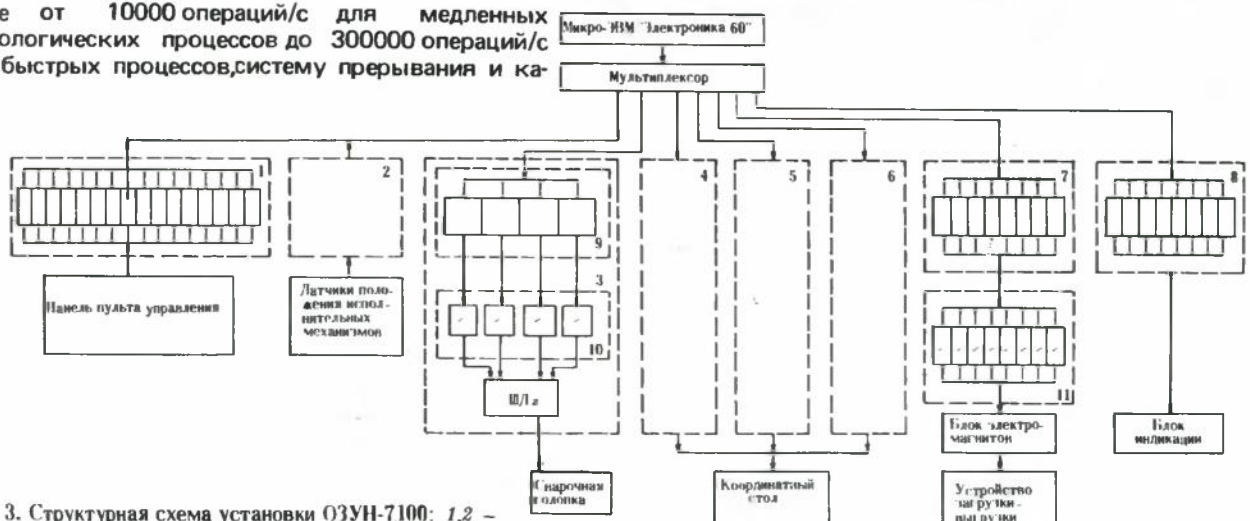


Рис. 3. Структурная схема установки ОЗУН-7100: 1, 2 - 16-разрядные регистры входной информации; 3-6 - 4-разрядные каналы управления шаговыми двигателями x, y, z, ϕ ; 7-8-разрядный регистр электромагнитов; 8 - 8-разрядный ре-

гистр индикации; 9-4-разрядный регистр ШД; 10 - силовые ключи ШД; 11 - силовые ключи электромагнитов

нал прямого доступа в ОЗУ, систему перезапуска программы при сбое по питанию. Габариты и конструктивное оформление ЭВМ должны позволять легко встраивать ее в технологическое оборудование.

В настоящее время хорошо зарекомендовало себя такое оборудование на базе микро-ЭВМ, как программные абонентские пункты, спектрофотометры СФ-21, СФ-39, фотонаборный комплекс Ф-250 (на основе микро-ЭВМ семейства "Электроника С5"), станки с ЧПУ (на основе микро-ЭВМ семейства "Электроника НЦ"), автоматизированные линии фотолитографии, реакторы для наращивания эпитаксиальных пленок, автоматизированные установки микросварки (на основе микро-ЭВМ "Электроника-60") и др. Большинство из указанных систем имеют структуру, подобную представленной на рис. 1.

Применение микро-ЭВМ в качестве основного логического узла систем управления обеспечивает высокую надежность и гибкость, снижает сроки разработки, уменьшает габариты системы. Так например, использование микро-ЭВМ в устройстве управления автоматизированной установкой микросварки ОЗУН-7100 (рис. 2, 3) позволило вдвое сократить занимаемые площади по сравнению с предыдущей моделью ОЗУН-5100, имеющую систему управления на базе мини-ЭВМ "Электроника 100И", и в 1,5 раза повысить производительность установки. Микро-ЭВМ "Электроника 60", встроенная в установку,

через мультиплексор опрашивает 16-разрядный регистр 1, каждый разряд которого связан с одной из кнопок на панели пульта управления. При поступлении запроса на обслуживание ЭВМ выполняет соответствующую программу обмена. Управляющие сигналы поступают на выходные регистры, разряды которых связаны с силовым ключом исполнительного устройства или с устройством отображения блока индикации. Одной из особенностей установки ОЗУН-7100 является отсутствие традиционных реверсивных счетчиков и коммутаторов в каналах управления шаговыми двигателями (ШД). Работу каналов управления шаговыми двигателями можно рассмотреть на примере канала управления ШД, осуществляющим перемещение сварочной головки в вертикальной плоскости (z). Управляющие сигналы от ЭВМ через регистр 9 управляют работой силовых ключей 10, которые подключают или отключают обмотки ШД. Логический ноль в соответствующем разряде вызывает обесточивание обмотки, единица ставит ее под ток. ЭВМ меняет информацию в выходном регистре всякий раз, как ШД заканчивает выработку одного шага. Период смены коммутируемых обмоток определяется по программе, хранящейся в ОЗУ ЭВМ. Для согласования скорости ШД с ЭВМ в программе предусмотрено наличие "ждушего контура", жестко детерминированного по времени. В процессе отработки шагов изменение в длине ждущего контура позволяет согласовывать ускоряющие и замедляющие воздействия с различными значениями момента вращения, который изменяется пропорционально величине угловой скорости. Поскольку быстродействие микро-ЭВМ "Электроника 60" значительно превышает скорость работы ШД, то имеется возможность программно подобрать оптимальный закон разгона и торможения шаговых двигателей. Работа каналов (3-6) управления шаговыми двигателями x , y , ϕ координатного стола происходит аналогично работе канала управления ШД сварочной головки. Разряды выходного регистра 7 управляют работой силовых ключей 11, коммутирующих электромагниты устройства загрузки-выгрузки. Регистр 8 служит для включения-выключения сигнальных лампочек блока индикации.

Подобная организация управления установкой микросварки позволяет создать универсальную систему и обеспечить необходимые предпосылки для модульного конструирования.

В комплект плат ЭВМ "Электроника 60", применяющийся в установке ОЗУН-7100 входят платы процессора, связи с пультовым терминалом и плата ППЗУ. При включении питания управляющая программа из ППЗУ переписывается в ОЗУ, находящееся на плате процессора. Объем памяти ППЗУ, равного 4К слов, хватает для хранения управляющей программы и координат точек сварки БИС с числом выводов до 60. Процесс образования межсоединений в БИС на установке ОЗУН-7100 происходит автоматически. Роль оператора сводится лишь к начальному совмещению, задающему ЭВМ относительное положение корпуса и кристалла БИС.

Использование принципа модульности при разработке установки ОЗУН-7100 позволило в короткие сроки создать автомат микросварки ОЗУН-7100М3 (рис. 4, 5). Блок управления автомата полностью повторяет блок управления установки ОЗУН-7100. В качестве преобразователя оптической информации в автомате используется твердотельный оптоэлектрический преобразователь ПЗС матричного типа с числом элементов 144x230. Оптические

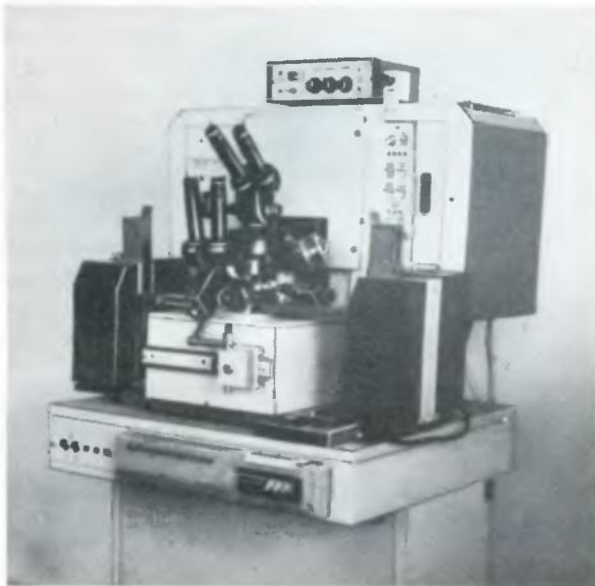


Рис. 4. Автомат микросварки ОЗУН-7100М3



Рис. 5. Структурная схема автомата микросварки ОЗУН-7100М3

сигналы от кристалла ИС преобразуются ПЗС в электрическую форму; а затем в блоке управления ПЗС — в бинарный код. Полученная таким образом информация заносится через блок прямого доступа в ОЗУ ЭВМ. Одной ячейке ПЗС соответствует 1 бит ОЗУ. Подобный способ кодирования обеспечивает компактность записи информации и позволяет существенно уменьшить объем используемой памяти. В целях устранения влияния помех информация проходит ряд этапов коррекции и фильтрации изображения. Конечным результатом обработки является определение величины рассогласования относительного положения кристалла и контактных площадок корпуса. Время этого анализа на ЭВМ "Электроника 60" составляет 4–6 с. Использование в системе управления ЭВМ "Электроника 60М", имеющей БИС расширенной арифметики, позволяет сократить это время до 1–2 с. Объем памяти ЭВМ составляет 6К 16-разрядных слов ППЗУ и 8К слов ОЗУ. Число команд, выполняемых за один цикл разварки ИС, равно $5,5 \cdot 10^3$, причем автоматически выполняются операции коррекции положения кристалла в корпусе, позиционирования координатного стола по рассчитанной траектории, управления процессом формирова-

ния профиля переключки, контроля процесса сварки с остановкой автомата при образовании дефектной переключки, управления загрузкой—выгрузкой и ряд других вспомогательных операций.

Автоматизация процесса проволочного монтажа привела к необходимости создания оперативной системы контроля качества процесса микросварки (рис.6). Математическое обеспечение АСК состоит из управляющей программы—диспетчера, программы контроля качества микросварки и диагностической программы. Порядком выполнения этих программ управляет программа-диспетчер. Поскольку контроль процесса микросварки происходит в реальном масштабе времени, то алгоритм управления АСК должен обеспечивать минимальные задержки сигналов от установок микросварки до начала их обработки ЭВМ. Поэтому в качестве одного из параметров управляющей программы-диспетчера введено время, которое задается таймером.

В процессе работы программы-диспетчера ЭВМ последовательно опрашивает шины ψ_1, ψ_6, \dots запроса диагностической информации и шины ψ_2, ψ_7, \dots запроса запуска сварки. При нажатии кнопки запроса диагностической информации на шине ψ_1 появляется сигнал, который через мультиплексор принимает ЭВМ. Диагностическая программа производит обработку накопленной статистической информации о ходе процесса сварки на данной установке. Эта информация заносится в память ЭВМ после каждого цикла сварки. Результаты обработки выводятся на устройство отображения. После этого ЭВМ продолжает циклический опрос входных сигналов. Если с установки микросварки пришел запрос запуска сварки (рис.7), то по шине ψ_2 через мультиплексор он поступает в ЭВМ, и она по шине ψ_4 запуска сварки дает разрешение на сварку. Затем на шине ψ_3 появляется аналоговый сигнал, который функционально зависит от процесса образования микросварочного соединения. Этот сигнал преобразуется АЦП в дискретную форму и передается в ЭВМ. Программа контроля динамически обрабатывает поступающую информацию и по окончании процесса сварки определяет качество образованного соединения, после чего ЭВМ по шине дает команду на включение лампочки "Авария" на установке, если качество сварки ниже допустимого, или на ее выключение в противном случае. Данные о качестве сварки заносятся в банк данных, который хранится в ОЗУ ЭВМ.

Организация АСК на базе ЭВМ "Электроника 60" позволила создать систему, которая легко стыкуется с серийно выпускаемым автоматизированным оборудованием для микросварки.

ЛИТЕРАТУРА

1. Электронная промышленность, 1978, вып. 10, с. 5–42.
2. Электронная промышленность, 1979, вып. 6, с. 9–37.
3. Пролейко В.М. Развитие микропроцессоров, микро-ЭВМ и систем на их основе. — Электронная промышленность, 1979, вып. 11–12, с. 3–6.
4. Smith R. Put your control where the action is place a microcomputer right where you monitor and/or control your operation. — Instr. and Contr. Syst., 1976, vol. 49, N 4, p. 35–38.



Рис. 6. Система контроля качества микросварки: ψ_1, ψ_6, \dots — шины запроса диагностической информации; ψ_2, ψ_7, \dots — шины запроса запуска сварки; ψ_3, ψ_8, \dots — шины контроля; ψ_4, ψ_9, \dots — шины запуска сварки; ψ_5, ψ_{10}, \dots — шины сигнализации

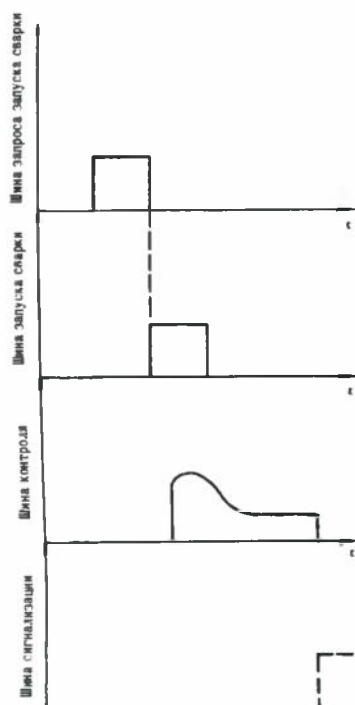


Рис. 7. Диаграмма обмена сигналами между установкой микросварки и ЭВМ в процессе контроля микросварки

УДК 621.3.049.77.002.776

Я. А. Райхман

РАЗРЕШЕНИЕ И ТОЧНОСТЬ ОПТИКО-МЕХАНИЧЕСКОГО ОБОРУДОВАНИЯ

Эффективность оптико-механического оборудования для фотолитографии оценивается по двум важнейшим параметрам — разрешению и точности, которые в значительной степени определяют плотность упаковки кристалла.

Одним из основных параметров оптико-механического оборудования, предназначенного для формирования масок в производстве ИС, является его разрешение, под которым подразумевается минимальный размер элемента изображения или минимальный разрешаемый элемент. Обычно этот параметр рассчитывают по известной формуле дифракционного диска Эйри или исходя из разрешающей силы оптики, определяемой на основе критерия Рэлея. Задаваемый таким образом минимальный размер элемента не однозначно характеризует разрешение оборудования. Более того, он не дает возможности определить действительные минимальные размеры элементов, которые изготовители ИС могут закладывать в топологию. Поэтому необходимо установить, какие факторы определяют минимальные размеры элементов и как оценивать разрешение оптико-механического оборудования для фотолитографии.

При формировании масок в производстве ИС изображение края фигур на фоторезистивной пленке несколько размывается из-за дифракционных явлений, aberrаций в оптике и др. (рис. 1). Известно, что для фоторезистивной пленки существует определенное пороговое количество освещения H_{Γ} , равное произведению освещенности на время экспонирования, при котором граница элементов проходит в точках $X_{\Gamma 1}$ и $X_{\Gamma 2}$. Эти точки обычно не совпадают с границами элемента $X_{\Sigma 1}$ и $X_{\Sigma 2}$, соответствующими неискаженной передаче изображения. Такое технологическое несовпадение (расширение или сужение элементов) учитывается в процессе проектирования ИС.

Положение точек $X_{\Gamma 1}$ и $X_{\Gamma 2}$, то есть фактическую ширину элемента определяют четыре параметра:

— пороговое количество освещения H_{Γ} , зависящее от типа резиста, толщины пленки, режимов нанесения и проявления;

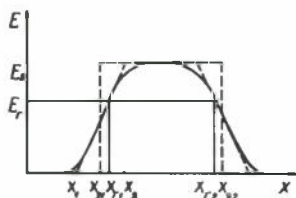


Рис. 1. Распределение освещенности в изображении элемента

— освещенность в плоскости изображения E_{Σ} , определяемая эффективностью и качеством проекционной системы;

— время экспонирования t_{Σ} , стабильность которого зависит от устройства и параметров затвора и системы управления им;

— размытость края изображения $(X_2 - X_1)$, зависящая от оптического разрешения проекционной системы.

Из этих четырех параметров лишь H_{Γ} не связан с оборудованием, остальные три зависят только от оборудования. В реальных условиях величина H_{Γ} подвержена различным отклонениям. Изменения чувствительности резиста в зависимости от колебаний его состава и степени сушки, а также разброс толщины пленок резиста на одной пластине и у разных пластин приводят к колебаниям значения порогового количества освещения H_{Γ} .

К числу многих причин, вызывающих отклонения величины освещенности E_{Σ} и времени экспонирования t_{Σ} , относятся колебания яркости источника излучения и прозрачности промежуточного носителя информации, неравномерность освещенности, колебания параметров, импульсов, управляющих затвором, механические и электромагнитные задержки в затворе и т.д.

Колебания этих параметров вызывают соответствующие отклонения положения границ элементов, которые определяются функцией распределения освещенности на краю изображения, а также возможными взаимными перемещениями изображения и фотопластины во время экспонирования. Эта зависимость в основном нелинейна, причем нелинейность в большей мере проявляется на крайних участках кривой вблизи точек X_1 и X_2 . Для получения наименьшего разброса размеров элементов обычно выбирается экспозиция $E_{\Sigma} t_{\Sigma} \approx 2H_{\Gamma}$, при которой зависимость отклонений положения границ от колебаний параметров H_{Γ} , E_{Σ} и t_{Σ} можно считать линейной. Учитывая эти положения и то, что в данном рассмотрении колебания параметров представляют собой случайные независимые величины, дисперсия отклонений положения границ элементов

$$\sigma_{\Gamma}^2 = \left(\frac{X_2 - X_1}{2} \right)^2 \left(\frac{\sigma_H^2}{H_{\Gamma}^2} + \frac{\sigma_E^2}{E_{\Sigma}^2} + \frac{\sigma_t^2}{t_{\Sigma}^2} \right),$$

где σ_H^2 , σ_E^2 и σ_t^2 — дисперсии отклонений величин H_{Γ} , E_{Σ} и t_{Σ} соответственно.

Множественность причин, вызывающих отклонения границ, позволяет с учетом принятой линейной функции освещенности края изображения считать, что распределение этих отклонений подчиняется нормальному закону. Следовательно, вероятность того, что отклонение ширины элемента не будет превосходить какой-то величины σ ,

$$P(\sigma) = \operatorname{erf} \left(\frac{\sigma}{\sigma_l} \right),$$

где $\sigma_l^2 = 2\sigma_{\Gamma}^2$ — дисперсия отклонений размеров элементов.

К анализу минимальных размеров элементов ИС, допустимых при данном процессе производства, возможны два подхода.

Во-первых, можно задать минимальное значение X_{\min} размера окна (или зазора между окнами) в фоторезисте, которое гарантирует отсутствие брака. В этом случае размер минимального элемента

$$l_{\min} = X_{\min} + \xi \sigma_l,$$

где ξ — величина, связанная с допустимым браком. Если в ИС имеется n критических элементов, то выход годных с учетом только разброса размеров элементов

$$\eta \approx \left[\operatorname{erf} \left(\frac{\xi}{\sqrt{2}} \right) \right]^n.$$

Например, при $\xi = 4$ и $n = 10^4$ брак из-за разброса размеров элементов достигает 45%, а при $n = 10^5$ (уровень СБИС) выход годных составляет только 0,25%. Приходится выбирать большее значение ξ , т.е. увеличивать размеры минимальных элементов.

Во-вторых, можно задать максимальное отношение $\frac{\Delta l}{l} = k_{\max}$, превышение которого приводит к браку. Такой подход более применим к аналоговым ИС. В этом случае

$$l_{\min} = \frac{\xi \sigma_l}{k_{\max}},$$

где k_{\max} — требуемая точность параметров.

Оба значения l_{\min} нельзя непосредственно использовать для оценки разрешения оборудования, так как они зависят от величин ξ , k_{\max} (различных у разных ИС) и X_{\min} , зависящей от многих факторов, не связанных с оборудованием.

С разрешением оборудования связана величина σ_l , хотя из четырех параметров σ_H , σ_E , σ_t и $X_2 - X_1$, ее определяющих, σ_H тоже связан не с оборудованием, а с уровнем технологии литографии. Для оценки разрешения оборудования вводится параметр σ_0 , полностью зависящий от качества оборудования:

$$\sigma_0 = \frac{X_2 - X_1}{2} \sqrt{\frac{\sigma_E^2}{E^2} + \frac{\sigma_t^2}{t^2}}.$$

Этот параметр в полной мере отражает разрешение оборудования, поскольку он учитывает разрешение оптической системы, а также отклонения освещенности и времени экспонирования.

Если ввести еще параметр, определяющий уровень технологии литографии

$$\sigma_{\Gamma} = \frac{X_2 - X_1}{2H_{\Gamma}} \sigma_H,$$

то среднеквадратичный разброс размеров элементов

$$\sigma_l = \sqrt{2(\sigma_0^2 + \sigma_{\Gamma}^2)}. \quad (1)$$

Поскольку существуют методы и средства довольно точного контроля толщины пленки фоторезиста, его чувствительности и режима проявления, то для испытания оборудования можно использовать стандартизованные светочувствительные пластины, для которых известно σ_{Γ} . Среднеквадратичный разброс σ_l можно установить методом интерференционного исследования дифракционных решеток, образованных сериями линий, сформированными с помощью испытываемого оборудования, и из выражения (1) определить разрешение оборудования σ_0 .

Повышение разрешения оборудования, разрешения всего процесса литографии является необходимым условием увеличения плотности упаковки ИС, дальнейшего повышения степени интеграции. При этом минимальный размер элемента является важным, но не единственным параметром, определяющим плотность упаковки ИС. Вторым, не менее важным параметром — совмещаемость слоев литографии, под которой подразумевается разброс положения элементов, вписываемых друг в друга при последовательных операциях литографии на одной пластине. Из-за этого разброса приходится при проектировании топологии, задавать зазоры Δ на совмещение (рис. 2).

Разброс положения элементов определяется отклонениями при совмещении рисунков в процессе переноса изображения на полупроводниковую пластину, модулей при мультипликации и элементов в модуле при генерировании изображений. Множественность причин, вызывающих разброс положения элементов топологии, позволяет считать, что он подчиняется нормальному закону, то есть плотность вероятности того, что отклонение положения элемента от заданного по одной из осей равно u :

$$P(u) = \frac{1}{\sigma_3 \sqrt{2\pi}} \exp \left(-\frac{u^2}{2\sigma_3^2} \right),$$

где σ_3^2 — дисперсия разброса положения элементов.

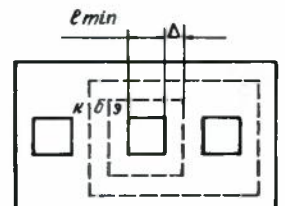


Рис. 2. Пример топологии планарного прибора (к, б, э — области коллектора, базы и эмиттера соответственно)

В общем случае дисперсия разброса

$$\sigma_{\Sigma}^2 = \sigma_C^2 + \sigma_M^2 + \gamma^2 \sigma_I^2 + \sigma_D^2, \quad (2)$$

где σ_C^2 , σ_M^2 и σ_I^2 — дисперсии отклонений соответственно при совмещении, мультипликации и генерировании изображений; γ — коэффициент увеличения изображений при мультипликации; σ_D^2 — дисперсия отклонений, вызванных деформацией пластин при обработке.

Из-за разброса положения и размеров элементов приходится задавать зазор на совмещение

$$\Delta = \xi \sqrt{\sigma_I^2 + \sigma_{\Sigma}^2}.$$

В установках фотопечати контактной и с зазором от оборудования зависит только составляющая σ_C в выражении (2). Остальные составляющие уже заложены в фотошаблоне (σ_M и σ_I) и в самой полупроводниковой пластине (σ_D). Только σ_C определяет точность установок проекционной фотопечати, создающих изображение на всей пластине в масштабе 1:1, при экспонировании всех последующих слоев на одной установке. При работе на нескольких установках необходимо учитывать и отклонения в дисторсии проекционной оптики. Точность установок совмещения и мультипликации с совмещением также определяется только σ_C . При этом в выражении (2) исключается второй член σ_M .

Методы определения σ_C , широко применяющиеся при испытании оборудования, практически исключают другие отклонения ($\sigma_M = \sigma_I = 0$), поскольку последовательно используется один фотошаблон и $\sigma_D = 0$, так как пластина между процессами экспонирования не подвергается никакой обработке.

В настоящее время все большее распространение получают установки совмещения и мультипликации, которые сначала базируют полупроводниковую пластину по двум или более знакам относительно координатной системы, после чего производят мультипликацию изображения, как в фотоповторителях. Точность работы таких установок оценивается параметром

$$\sigma_C = \sqrt{\sigma_{\text{бп}}^2 + \gamma^2 \sigma_{\text{бо}}^2 + \sigma_M^2}, \quad (3)$$

где $\sigma_{\text{бп}}$ и $\sigma_{\text{бо}}$ — отклонения при базировании полупроводниковой пластины и промежуточного оригинала соответственно; γ — коэффициент увеличения проекционной системы; σ_M — отклонения при мультипликации.

Эту величину можно определить непосредственными измерениями при экспонировании одной пластины с одного промежуточного оригинала с мультипликацией и многократным перебазированием. Более точно можно измерить с помощью со-

ответствующих приборов каждую составляющую и параметр точности вычислить по формуле (3).

Таким образом, два параметра оборудования — разрешение и точность (σ_O и σ_C) позволяют оценить его с точки зрения эффективности в производстве ИС, так как наряду с уровнем технологии они определяют плотность упаковки, от которой зависит степень интеграции изделий микроэлектроники.

Статья поступила 20 ноября 1979 г.

УДК 681.325.5—181.4:621.961.04

Л. Г. Загурская, В. Я. Коваль,
А. П. Сироткин, Л. Ф. Ярош

ПРИМЕНЕНИЕ МИКРОПРОЦЕССОРА В ПОЛУАВТОМАТЕ РАЗДЕЛЕНИЯ ПОЛУПРОВОДНИКОВЫХ ПЛАСТИН

Использование в полуавтомате микропроцессорной управляющей системы значительно облегчает процесс управления, повышает быстродействие приводов, позволяет свести к минимуму подготовительные операции и создает предпосылки для полной автоматизации операции разделения полупроводниковых пластин.

С появлением недорогих и надежных микропроцессоров появилась возможность их нового и эффективного применения. Примером такого применения может служить полуавтомат разделения полупроводниковых пластин ЭМ-225, основные характеристики которого в сравнении с характеристиками установок резки ЭМ-215 и 04ПП100 приведены ниже.

Система управления в полуавтомате ЭМ-225 построена на базе микропроцессора К580ИК80 и микросхем серии К589. Выбор микропроцессора К580ИК80 определили такие характеристики, как

Модель	Число оборотов плин-деля, об./мин	Скорость рабочей подачи, мм/с	Скорость холостого хода, мм/с	Скорость подачи члн обрабатываемой пластины, мм/с	Максимальный диаметр пластины, мм	Число режимов резки	Угол поворота пластины, град	Конструктивные особенности
ЭМ-215	45000	3—100	100	20	100	2	90	
04ПП100	10000—90000	2,5—150	100	20	100	2	90	Обход по контуру пластины
ЭМ-225	30000—60000	1—250	250	50	150	5	0—360	Обход по контуру пластины, программируемое вращение, демпфирование колебаний стола при рабочей подаче на малых скоростях

развитая система команд, совместимость с микросхемами ТТЛ, быстроедействие (время выполнения команд обмена между регистрами при тактовой частоте, равной 2 МГц, составляет 2 мкс). Микропроцессорная система состоит из следующих модулей: процессора, ОЗУ емкостью 1 кбайт и ПЗУ емкостью 2 кбайта. Каждый модуль выполнен в виде печатной платы.

Использование в полуавтомате ЭМ-225 микропроцессорной системы управления позволило с минимальными затратами решить многие проблемы. Например, расчет обхода по контуру пластины, программирование скорости резания, расширение диапазона рабочих скоростей и ускорений—задачи, требующие громоздких аппаратных решений при традиционных методах конструирования, значительно упрощаются благодаря системе микропроцессорного управления. Расчет обхода по контуру пластины сводится к определению величины хорды по формуле

$$S = 2\sqrt{(hn + k)(D - hn - k)},$$

где h — размер кристалла по координате y ; n — номер дорожки разделения; k — постоянная величина для пластины определенного диаметра; D — диаметр пластины. Расчет занимает не более 2 мс, выполняется перед началом движения привода и, таким образом, не отражается на производительности установки.

К задачам, решаемым микропроцессорной системой, относится управление приводами. В установке ЭМ-225 перемещение каретки шпинделя, рабочая подача, подъем и поворот вакуумного патрона осуществляются при помощи четырех приводов на шаговых двигателях типа ДШИ-200. В зависимости от назначения шагового привода применяются различные способы управления.

Перемещение каретки шпинделя осуществляется шаговым приводом с обратной связью, что повышает быстроедействие, точность перемещения и исключает сбой. Устройство управления этим приводом имеет высокое быстроедействие, и для взаимодействия с ним микропроцессорная система используется в режиме "ожидание".

Управление приводом рабочей подачи с пульта установки делает возможным оперативное изменение динамических характеристик движения в зависимости от технологии резки. Временные интервалы между импульсами управления шаговым двигателем, необходимые для обеспечения равноускоренного движения на участках разгона и торможения, рассчитываются по формуле

$$\tau_n = \frac{2\Delta\sqrt{N}}{v_p} (\sqrt{n+1} - \sqrt{n}),$$

где n — порядковый номер импульса; Δ — дискретность перемещения; N — число импульсов разгона; v_p — скорость рабочей подачи; величины v_p и N являются переменными и вводятся в микропроцессорную систему оператором с пульта управления установкой. Расчет величины τ_n и

выдача соответствующего кода на внешнее исполнительное устройство занимает менее 0,6 мс. Для отработанного технологического процесса резания, когда известны оптимальные величины скоростей и ускорений (2–3 значения), соответствующие им величины τ_n можно рассчитать заранее и занести в ПЗУ или в ОЗУ перед началом перемещения. Это уменьшает время отработки программы до 40–50 мкс, увеличивает максимальную рабочую частоту до 20–25 кГц и дает возможность реализовать кривую разгона произвольной формы.

Управление двигателем подъема вакуумного патрона выполняется обычным способом. Микропроцессорная система формирует заданное количество импульсов постоянной частоты и сигнал направления коммутации фаз.

Управление двигателем поворота вакуумного патрона осуществляется в двух режимах. В режиме "медленно", обеспечивающем высокую точность совмещения линии разделения с визирной линией микроскопа, управляющие коды преобразуются с помощью ЦАП в напряжение синусоидальной формы, которое подается на обмотки двигателя. В режиме "быстро" аналоговое управление двигателем заменяется на дискретное с четырехтактным режимом коммутации фаз.

Применение микропроцессора в составе полуавтомата ЭМ-225 придало гибкость системе управления, позволило облегчить управление установкой, свести к минимуму и автоматизировать подготовительные операции перед резкой. Таким образом, создана техническая база для решения задач полной автоматизации операции разделения полупроводниковых пластин.

Статья поступила 19 марта 1980 г.

УДК 681.325.5—181:4.004:621.757

Л. Г. Битно, А. И. Лукашов,
В. П. Малышевский, Л. Ф. Ярош

СИСТЕМЫ УПРАВЛЕНИЯ СБОРОЧНЫМ ОБОРУДОВАНИЕМ

Модульный принцип построения микропроцессорной системы управления установкой для приварки проволочных выводов ИС, состоящей из нескольких микропроцессоров, ППЗУ и программируемого сопряжения, обеспечивает гибкость перестройки системы при изменении или усложнении функций оборудования. Применение микропроцессоров позволяет втрое уменьшить объем аппаратной части системы управления.

Развитие сборочного технологического оборудования во многом определяется совершенствованием систем управления, прошедших в своем развитии путь от простых цикловых устройств, информационной основой которых являются главным

образом датчики конечных положений рабочих органов, до сложных адаптивных систем, включающих средства вычислительной техники, телевизионной автоматики и высокоскоростные позиционеры.

Системы управления технологическим оборудованием можно подразделить на децентрализованные и централизованные системы [1]. Первые характеризуются тем, что каждая задача выполняется отдельным функциональным блоком, который имеет жесткие связи с другими частями системы, и отличаются высокой работоспособностью, однако изменение структуры и расширение функций таких систем затруднено. Системы управления второго типа строятся на основе одной универсальной управляющей ЭВМ и обладают гибкостью перестройки структуры, но при выходе из строя ЭВМ нарушается работоспособность всей системы.

Системы управления со встроенными микропроцессорами, между которыми распределены функции управления обладают всеми достоинствами централизованной и децентрализованной систем управления и находят применение во многих областях техники, в частности в управлении сборочным оборудованием.

Для систем управления сборочным оборудованием характерна значительная сложность, обусловленная необходимостью полной автоматизации процесса сборки, функциональной перестройки управления, требованиями широкой аппаратной унификации. Примером таких систем может служить система управления установкой для приварки проволочных выводов ИС. Эта система решает ряд задач, основными из которых являются: распознавание положения кристалла и траверс выводной рамки, расчет поправок на погрешность взаимного положения кристалла и рамки, обработка и занесение в "память" исходных данных при "обучении" или внешнем вводе информации, программируемое формообразование сварной перемычки в зависимости от взаимного положения кристалла и рамки в вертикальной плоскости, контроль качества сварки, контроль обрыва проволоки, управление динамикой движения позиционеров, автоматическая подача проволоки, нагружение инструмента в зависимости от параметров технологического процесса, пропорциональное управление приводами при ручном манипулировании, диагностика системы управления с выводом данных (в том числе об эксплуатационных и технологических параметрах работы) на дисплей, связь с управляющей системой более высокого уровня.

Опыт разработки систем управления показывает, что алгоритм работы устройств, решающих подобные задачи, довольно сложен, так как сопряжен с обработкой сравнительно большого объема информации (10^4 – 10^8 байт для задачи распознавания) [2] при высокой частоте управляющих воздействий (до 10 кГц для приводов с шаговыми двигателями (ШД) и не менее 25 кГц — с линейными ШД) [3].

Таким образом, для создания эффективной системы управления автоматом микросварки требуется решение ряда сложных задач, что связано с необходимостью значительного увеличения производительности универсальных мини- и микро-ЭВМ и может привести к снижению надежности из-за аппаратной избыточности при попытке достичь увеличения производительности ЭВМ путем распараллеливания задач.

Разработанная система управления с использо-

ванием микропроцессорного набора серии К580, БИС серии К589 и небольшого количества стандартных ИС, дает возможность найти компромиссное решение в отношении требований к надежности системы, гибкости функциональной перестройки и минимизации аппаратной части.

Система управления сварочной установкой содержит несколько микропроцессоров, между которыми распределены наиболее сложные функции — управление циклом работы установки и шаговыми приводами координат. В качестве исполнительных устройств используются шаговые двигатели, средствами получения первичной информации служат преимущественно телевизионные камеры на видеоканалах.

Конструктивно микропроцессорная система выполнена в виде базового набора модулей на отдельных печатных платах: процессора, ППЗУ, программируемого сопряжения. Разработка аппаратной части системы велась параллельно с разработкой прикладного программного обеспечения таких наиболее часто встречающихся функций, как управление динамикой движения шаговых устройств на частоте до 50 кГц, расчет коррекции положения кристалла при сборке на лентах и в "безбазовых" корпусах, расчет угла поворота инструмента в системах управления автоматами микросварки алюминиевой проволокой (при этом время расчета не превышает 10–20 мс), "обучение" машины с помощью электронного манипулятора при произвольном положении кристалла (практически без ограничения количества монтируемых кристаллов и перемычек для них).

В системе предусмотрена возможность увеличения числа микропроцессоров при усложнении функций, использования ее на различных иерархических уровнях и совместимость с различными внешними информационными каналами, что особенно важно при проектировании автоматических сборочных линий и участков.

Системы на базе микропроцессоров обладают громадными преимуществами в отношении стоимости управления сборочным технологическим оборудованием, надежности и гибкости программ. Модульный подход к структуре микросистем позволяет разрабатывать специальные устройства сопряжения и управляющие схемы и увеличивать число микропроцессоров при изменении или усложнении функций систем. По мере удешевления микропроцессорных комплектов БИС появляются веские основания считать, что применение микропроцессорных систем управления сборочным оборудованием будет экономически выгодным. Это подтверждается опытом разработки систем управления и другими видами оборудования, например установками зондового контроля или полуавтоматом разделения полупроводниковых пластин.

ЛИТЕРАТУРА

1. Иордан Г.Г. Перспективы развития средств автоматизации технологических процессов. — Приборы и системы управления, 1977, № 11, с. 20–23.
2. Морозов А.С., Шамис А.Ш. Принципы организации ввода ЭВМ зрительной информации с растровых датчиков изображения. — Вопросы радиоэлектроники. Сер. Электронная вычислительная техника, 1978, вып. 5, с. 3–8.
3. Микропроцессор в устройствах управления сборочным оборудованием / А.В.Кобылинский, А.И.Лукашов, В. П.Мальшевский, Л.Ф.Ярош. — Электронная промышленность, 1979, вып. 11–12, с.89–90.

ИОННАЯ ИМПЛАНТАЦИЯ В ТЕХНОЛОГИИ ИЗГОТОВЛЕНИЯ ЛИНЕЙНЫХ МИКРОСХЕМ

Метод ионной имплантации использован для изготовления линейных микросхем с интеграцией в одном кристалле разнородных элементов с целью объединения в схеме различных функций.

Характерной особенностью микроминиатюризации радиоэлектронных систем в настоящее время является интеграция различных функций в микросхеме. Это относится преимущественно к аналоговым радиоэлектронным устройствам, таким как источники вторичного питания [1], аналого-цифровые, цифроаналоговые преобразователи информации [2] и другие нерегулярные функциональные системы. Интеграция функций, заключающаяся в объединении в составе микросхемы различных функциональных узлов (усилителей, источников опорного напряжения, тактовых генераторов, компараторов, модуляторов и т.д.), которые ранее выполнялись в виде отдельных микросхем, и основанная на интеграции разнородных элементов [3], может быть осуществлена с помощью так называемой "полипот-технологии", т.е. технологии широких возможностей. Эта технология базируется на использовании обычных термических процессов и многостадийной ионной имплантации различных веществ, которая является наиболее эффективным средством осуществления многостадийных технологических процессов и позволяет получать параметры различных элементов на уровне, недостижимом другими методами [4].

Наиболее характерными элементами линейных микросхем являются *n-p-n*, *p-n-p* транзисторы, каналные МОП-транзисторы, стабилитроны, МОП-конденсаторы, резисторы. Количество используемых разнородных элементов и требования к их характеристикам определяются интегрируемыми функциями и параметрами системы.

Для рассмотрения возможности интеграции разнородных элементов в одном кристалле воспользуемся набором этих элементов в условной микросхеме.

С учетом того, что в линейных схемах требования к электрическим параметрам элементов могут быть различны (даже в пределах одной груп-

пы), включим в рассматриваемую микросхему структуры *n-p-n* транзисторов двух типов: обычные и с переменным градиентом концентрации примесей в базе (что позволяет получать пробивные напряжения $U_{кзо}$ проб в 1,5–2 раза выше, чем у первых, при сохранении значений $U_{эб}$ проб), а также каналные МОП-транзисторы с различной толщиной подзатворного окисла.

Поскольку в линейных микросхемах для транзисторов характерен активный режим работы, то задающие резисторы имеют значения сопротивлений в различных цепях от сотен ом до десятков килоом. Обычно они занимают 60–70% площади кристалла. С целью увеличения интеграции элементов и функций следует использовать ионно-имплантированные резисторы, которые позволяют получить широкий диапазон сопротивлений [4] и занимают площадь в 6–8 раз меньшую, чем эквивалентные диффузионные.

При повышенных требованиях к эталонному напряжению, например, в микросхемах ВИП, ЦАП и АЦП следует применять стабилитроны со скрытым (под поверхностью) пробоем вместо обычно используемых на основе обратно смещенного эмиттер-базового *p-n* перехода транзистора.

Ожидаемый выход годных таких условных микросхем с учетом положений, приведенных в работе [5], можно математически выразить

$$N = A(1 - d)^{\sum_{\text{ф}} + \sum_{\text{н. тр}}}$$

где A – фактор выхода годных микросхем, определяемый, например, активной площадью элементов; d – относительная дефектность пластин; $\sum_{\text{ф}}$ – количество фотолитографий; $\sum_{\text{н. тр}}$ – количество неповторяющихся (несовпадающих) требований к элементам.

Показатель $\sum_{\text{н. тр}}$ определяет требования к точностям параметров технологических процессов и их повторяемости, которые в некоторых случаях могут значительно превышать реально достижимые точности или быть взаимоисключающими ($\sum_{\text{н. тр}} \rightarrow \infty$). Использование многостадийных (на каждой стадии выполняется определенная группа требований) процессов в полипот-технологии позволяет значительно уменьшить данный показатель. Несмотря на увеличение в этом случае показателя $\sum_{\text{ф}}$, имеет место относительное увеличение выхода годных микросхем.

Рассмотрим технологический цикл изготовления микросхем с совместимыми разнородными эле-

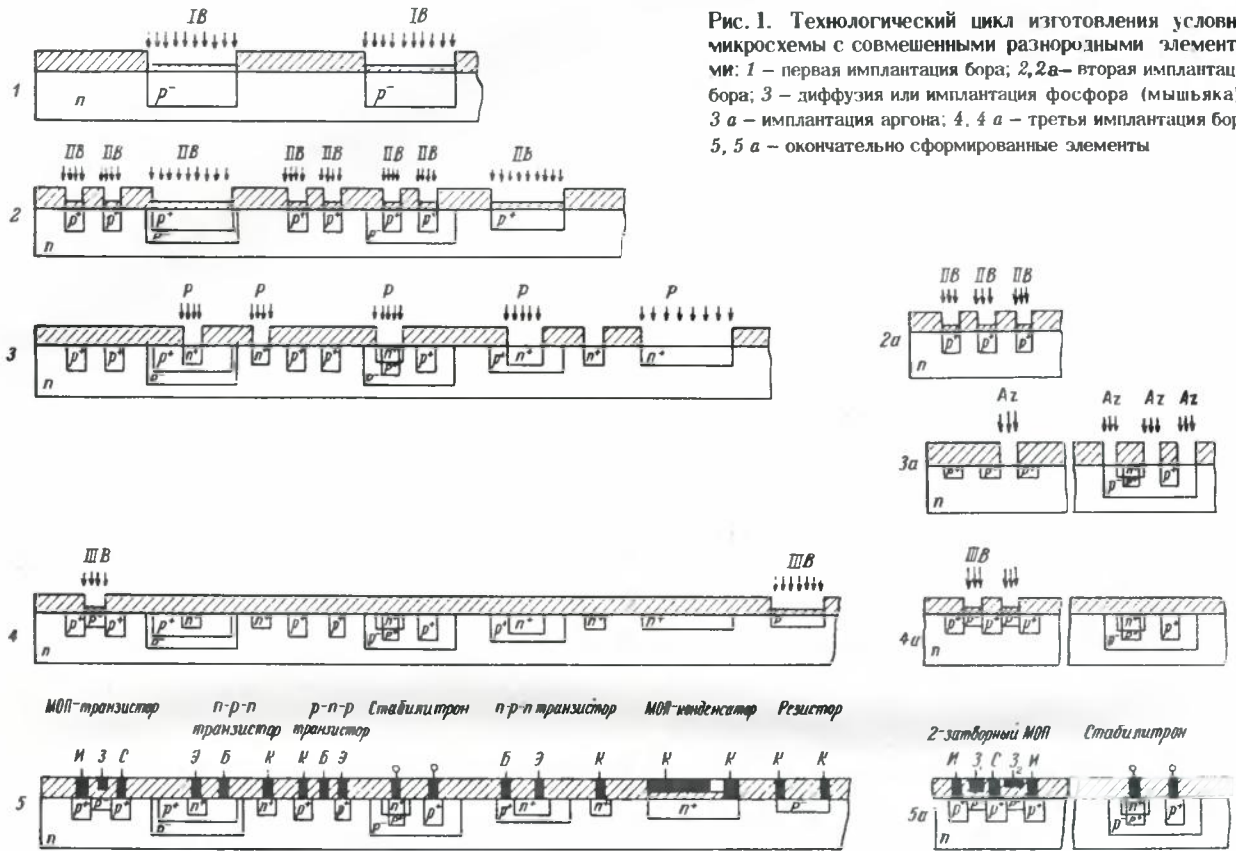


Рис. 1. Технологический цикл изготовления условной микросхемы с совмещенными разнородными элементами: 1 – первая имплантация бора; 2, 2а – вторая имплантация бора; 3 – диффузия или имплантация фосфора (мышьяка); 3а – имплантация аргона; 4, 4а – третья имплантация бора; 5, 5а – окончательно сформированные элементы

ментами, из которого для упрощения исключены обычные технологические процессы (рис. 1). Изоляция элементов также не рассматривается, так как может быть легко выполнена одним из известных способов [1, 3]. Для исследования использовался *n*-кремний КЭФ – 1(2) с ориентацией $\langle 111 \rangle$. Все приведенные зависимости были определены экспериментально. Имплантация акцепторных примесей (бора) проводилась сквозь тонкий слой d_{SiO_2} (~0,1 мкм) пассивирующего окисла с целью повышения воспроизводимости получаемых параметров формируемых областей и элементов. Представленный технологический цикл с

многостадийной ионной имплантацией построен с учетом влияния диффузионных составляющих последующих термических процессов.

В этом цикле первая имплантация бора служит для создания наиболее глубоких и высокоомных *p*-областей высоковольтных *n-p-n* транзисторов и стабилитронов со скрытым пробоем (далее стабилитронов). Доза имплантации определяется, прежде всего, требованиями к значениям пробивных напряжений $U_{кб\ проб}$ с учетом известной зависимости $U_{кэ0\ проб} = U_{кб\ проб} (1 + h_{21э})^{-\frac{1}{\pi}}$, а также различия на 1,5–3 В в пробивных напряжениях скрытого и поверхностного *p-n* переходов стабилитрона (рис. 2, зона А). Время и температура активации выбираются с учетом реальных последующих термических процессов.

Вторая имплантация бора проводится для окончательного формирования базы высоковольтных и обычных *n-p-n* транзисторов, коллектора и эмиттера *p-n-p* транзисторов, областей стока и истока МОН-транзисторов и *p*⁺-областей стабилитронов.

Эта стадия имплантации бора может быть также использована для создания низкоомных резисторов. Доза и энергия второй имплантации бора

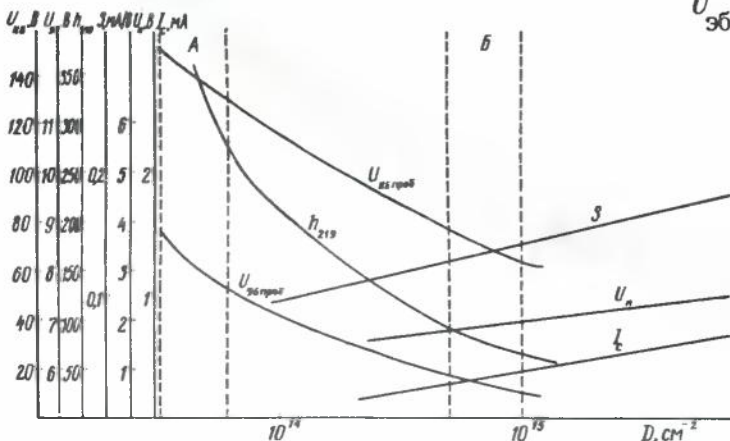


Рис. 2. Зависимость параметров *n-p-n* высоковольтных ($U_{кб\ проб}$; $U_{эб\ проб}$; $h_{21э}$) и *p*-канальных (S ; U_n ; I_c) МОН-транзисторов от дозы облучения бором при $E = 60$ кэВ. А и Б – зоны доз соответственно первой и второй имплантации бора

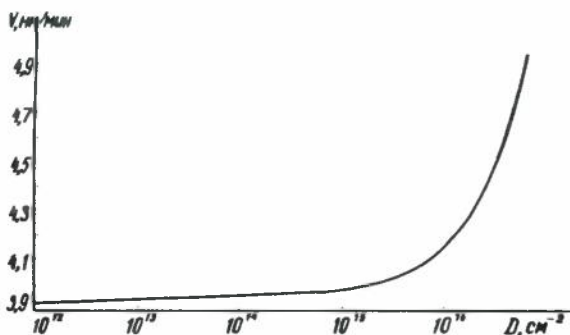


Рис. 3. Зависимость скорости роста пленки окисла от дозы облучения кремния аргонном при $E = 60$ кэВ, $T = 1150^\circ\text{C}$, $t = 2$ ч в сухом кислороде

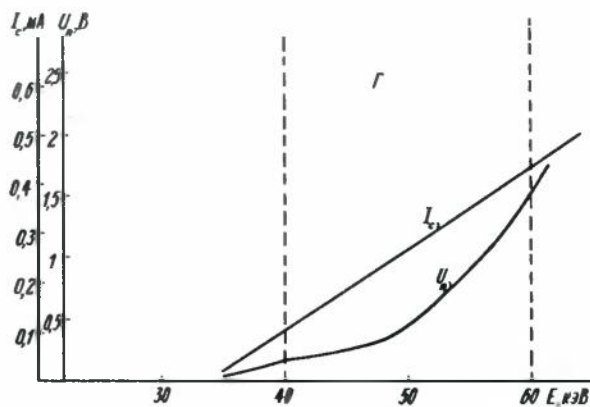


Рис. 5. Зависимость параметров p -канальных МОП-транзисторов от энергии облучения при дозе $D = 2 \cdot 10^{12}$ см^{-2} . Γ — зона рекомендуемых значений энергии третьей имплантации бора

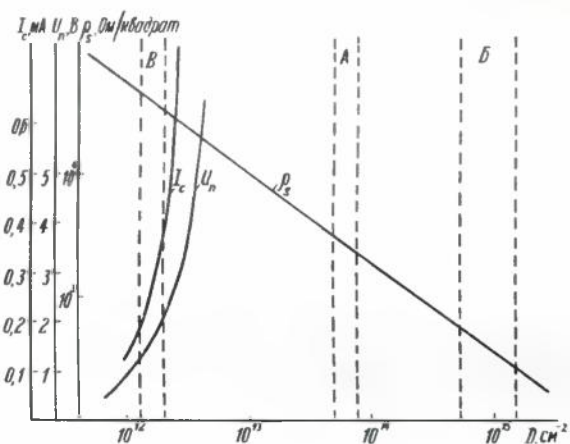


Рис. 4. Зависимость параметров p -канальных МОП-транзисторов (I_c ; U_n) и ионно имплантированных резисторов (ρ_s) от дозы облучения бором при $E = 60$ кэВ. А, Б и В — зоны доз соответственно первой, второй и третьей имплантации бора

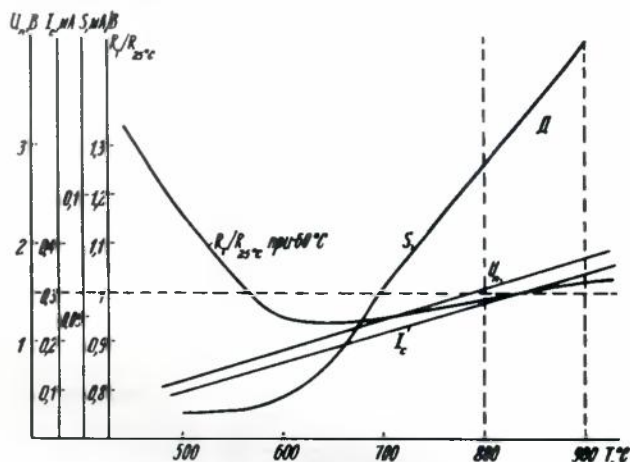


Рис. 6. Зависимость параметров p -канальных МОП-транзисторов (U_n ; I_c ; S) и резисторов от температуры активации имплантированных слоев. Д — зона рекомендуемых значений температур активации слоев после третьей имплантации бора

Параметры элементов, совмещенных в составе одной микросхемы

Элемент	λ_{213}/S , мА/В	$U_{кб}$ проб., В	$U_{кз}$ проб., В	$U_{зб}$ проб., В	U_n , В	I_c , мА	$U_{проб}$, В	R_n , Ом	ТКС, Ом/°С	C , пФ	$U_{ст}^{**}$, В	$\Delta U_{ст}$, %/1000 ч	$U_{шум}$ (при $\Delta f = 5$ кГц), мкВ
$n-p-n$ высоковольтный транзистор	60–90	100–150	50–80	5.8–6.5									
$n-p-n$ транзистор	40–300	50–80	20–40	5.8–6.5									
$p-p-p$ транзистор	1–10		60–90										
p -канальный МОП-транзистор	0,1–4				0,5–2	0,1–0,5	60–100						
Резистор								$10^4; > 10^6$ *	$10^0 - 2 \cdot 10^{-1}$				
МОП-конденсатор							80–100			10–30			
Стабилитрон											5,5–6,2	$2 \cdot 10^{-1}$	5–20

* Значения R_n резисторов, сформированных с помощью третьей имплантации бора.

** При напряжении пробоя поверхностного $p-n$ перехода стабилитрона 7,5–9 В.

выбираются в соответствии с требованиями к совокупности параметров формируемых элементов. Наиболее критично зависят от дозы второй имплантации бора основные параметры высоковольтных $n-p-n$ транзисторов ($U_{кб}$ проб., $U_{зб}$ проб., λ_{213})

и напряжение скрытого пробоя стабилитрона. Параметры p -канальных МОП-транзисторов слабо зависят от дозы облучения областей стока и истока. Поэтому диапазон доз второй имплантации бора следует выбирать в соответствии с требованиями

к высоковольтным $n-p-n$ транзисторам. В случае их отсутствия в микросхеме для создания обычных $n-p-n$ транзисторов можно воспользоваться данными работы [4]. После второй имплантации бора проводится высокотемпературный отжиг в окисляющей среде, время и температура которого определяются необходимой глубиной диффузии бора с учетом последующих термических процессов.

Формирование эмиттерных n^+ -приконтактных и нижних конденсаторных (для МОП-конденсаторов) областей осуществляется обычной диффузией донорных примесей (фосфора или мышьяка) или с помощью их ионной имплантации.

Далее технологический цикл может быть разделен на два направления: первое — изготовление однозатворных, второе — двухзатворных МОП-транзисторов и стабилитронов с повышенным поверхностным сопротивлением p -области. Увеличение сопротивления p -области стабилитрона позволяет создать большую разницу между напряжениями скрытого пробоя $p^+ - n^+$ перехода и пробоя на поверхности, а также обеспечить большую жесткость вольт-амперной характеристики. Кремниевая подложка, где будут создаваться вторые затворы МОП-транзисторов и высокоомная часть p -области стабилитронов, подвергается ионной имплантации аргона. Доза облучения определяется требуемой толщиной выращиваемого затем подзатворного окисла ($d_{SiO_2} \approx 0,1 \pm 0,14$ мкм), одновременно с которым формируются пассивирующие слои над областями высокоомных резисторов (рис. 3).

Последующая третья имплантация бора проводится для формирования p -каналов МОП-транзисторов и высокоомных резисторов. Параметры МОП-транзисторов при выбранных размерах структуры определяются в основном режимами ионной имплантации и последующей активации канала, поэтому энергия и доза третьей имплантации бора выбираются с учетом оптимизации параметров МОП-транзисторов (рис. 4, зона В; рис. 5, зона Г).

Параметры высокоомных резисторов могут быть уточнены с помощью данных работы [4]. Последующая активация имплантированных слоев обычно проводится при оптимальной температуре, выбранной в пределах $500-900^\circ\text{C}$, в зависимости от конкретных требований к параметрам резисторов и МОП-транзисторов (рис. 6). Такая температура практически не оказывает влияния на параметры ранее сформированных областей и элементов микросхем.

Завершающим этапом формирования элементов микросхемы является фотолитография вскрытия окон под контакты, металлизация и фотогравировка металлизированной разводки. Значения параметров элементов, полученных в составе одной микросхемы по рассмотренной технологии, представлены в таблице.

При создании реальных линейных микросхем возможна оптимизация технологического цикла с

целью его упрощения, повышения выхода годных изделий и достижения необходимых значений отдельных параметров.

ЛИТЕРАТУРА

1. Полянин К.П. Интегральные стабилизаторы напряжения. — М.: Энергия, 1979.—190 с.
2. Брокко. Высококачественный 10-разрядный АЦП. — Электроника. Пер журн. США Electronics, 1978, № 8, с. 25—34.
3. Обзоры по электронной технике: Технология изготовления микросхем вторичных источников питания / К.П. Полянин. — М.: 1974. — Вып. 4. Сер. 3. Микроэлектроника, с. 79.
4. Макаручук В.А., Полянин К.П. Ионная имплантация и параметры интегральных компонентов. — Электронная промышленность, 1978, вып. 9, с. 44—48.
5. Смоляко Г.Г., Баталов Б.В., Казеннов Г.Г., Беляков Ю.Н. Методы статистического расчета интегральных схем. — Микроэлектроника. Сб. статей / Под ред. А.А. Васенкова. — М.: Советское радио, 1973, вып. 6, с. 11—26.

Статья поступила 12 августа 1979 г.

В. А. Горалик, О. Д. Протопопов

УДК 643.42

МОДЕЛЬ ДЛЯ КОРРЕКЦИИ ХИМИЧЕСКИХ ПРОФИЛЕЙ

Модель учитывает эффект искажения химического профиля объекта при изменении концентрации различных компонентов методами оже-спектроскопии и ионного спыления.

Сочетание методов оже-спектроскопии и ионного спыления позволяет получать распределение различных компонентов по глубине (химические профили). Но возмущающее воздействие, вносимое ионным пучком, приводит к тому, что скорости удаления отдельных компонентов из одного образца становятся неодинаковыми.

При этом объект обогащается одними элементами и обедняется другими, и химические профили оказываются искаженными. Если образец состоит из двух компонентов с первоначально равномерным распределением их по глубине (концентрации не зависят от глубины), то учесть эффект искажения можно, используя известные модели [1]. Предлагается модель для коррекции химических профилей образцов с первоначально неравномерным распределением компонентов по глубине.

Пусть распыляемое ионной бомбардировкой вещество состоит из компонентов A и B . До начала измерений концентрация частиц B описывается некоторой функцией от глубины залегания — $r(z)$. Постепенно распыляя образец на все большую глубину и измеряя концентрацию частиц B на получаемой поверхности, находим некоторую функцию $i(z)$. Задача заключается в том, чтобы зная $i(z)$ построить $r(z)$.

Будем принимать во внимание только две причины, по которым $i(z)$ отличается от $r(z)$. Во-первых, A и B могут иметь разные удельные скорости распыления из образца AB , т.е. его поверхность обедняется или обогащается частицами B . Во-вторых, ионная бомбардировка стимулирует движение приповерхностных атомов. Это ведет к выравниванию концентрации B в слое толщиной h . Величина h зависит от условий бомбардировки, свойств компонентов и времени травления. В начальный момент $h_0 = p$, где p — толщина монослоя. Затем h асимптотически увеличивается [2]. Поскольку время связано с глубиной травления, то $h = h(z)$.

Распределение частиц B в образце, с которого стравлен слой толщиной z_0 , показано на рисунке. Для простоты концентрация B принята постоянной на глубине от z_0 до $z_0 + h(z_0)$ и ненарушенной на больших глубинах.

Выведем соотношение, связывающее $r(z)$ с $i(z)$. Пусть в монослое содержится M частиц, из них a компонента A и b компонента B . За время распыления монослоя вылетело a^* частиц A и b^* частиц B . Удельные скорости распыления частиц определяются из соотношений: $v_a = a^*/a$, $v_b = b^*/b$ и $\beta = v_b/v_a = \frac{b^*a}{ba^*}$.

Если вероятность вылета частицы не зависит от их концентрации, т.е. $b^* \sim b$, а $a^* \sim a$, то v_a и v_b , а следовательно, и β при заданных условиях травления AB являются константами. Такое предположение вполне разумно в том случае, когда пределы изменения $i(z)$ невелики.

Число частиц B , удаленных за время распыления монослоя

$$b^* = \frac{\beta i(z) M}{1 + (\beta - 1) i(z)}, \quad i = b/M.$$

Полное число частиц B , удаленных за время травления образца до глубины z_0 ,

$$F = \int_0^{z_0} \frac{\beta i(z) M}{1 + (\beta - 1) i(z)} \cdot \frac{dz}{p}.$$

Концентрация B на глубинах больших, чем $z_0 + h(z_0)$, не изменилась. До начала распыления число частиц B в слое толщиной $z_0 + h(z_0)$ было равно

$$R = \int_0^{z_0 + h(z_0)} M r(z) \frac{dz}{p}.$$

Следовательно, в слое на глубине от z_0 до $z_0 + h(z_0)$ равномерно распределилось $(R - F)$ частиц B . С другой стороны, это число равно $M i(z_0) h(z_0) / p$ (см. рисунок).

Искомую связь между $r(z)$ и $i(z)$ получим, проинтегрировав равенство

$$\int_0^{z_0 + h(z_0)} M r(z) \frac{dz}{p} - \int_0^{z_0} \frac{\beta i(z) M}{1 + (\beta - 1) i(z)} \frac{dz}{p} = \frac{M i(z_0) h(z_0)}{p}$$

по z_0 и заменив z_0 на z :

$$r(z + h(z)) = \frac{1}{1 + h^1(z)} \left\{ \frac{\beta i(z)}{1 + (\beta - 1) i(z)} + [i(z) h(z)]^1 \right\}.$$

В двойных сплавах концентрации компонентов r_1 и r_2 — постоянные величины. Начиная с некоторого момента распыления устанавливается равновесие, т.е. все производные в последнем выражении равны нулю. Поэтому для двойных сплавов [3]

$$r_1 = \frac{i_1}{i_1 + \beta i_2} \quad \text{и} \quad r_2 = \frac{\beta i_2}{i_1 + \beta i_2}.$$

Для объектов, состоящих более чем из двух компонентов, например для образца ABC , легко получить соотношения

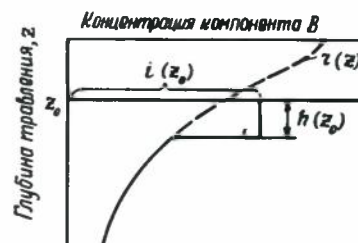
$$r_1(z + h(z)) = \frac{1}{1 + h^1(z)} \left\{ \frac{i_1(z)}{i_1(z) + \beta i_2(z) + \gamma i_3(z)} + [i_1(z) h(z)]^1 \right\};$$

$$r_2(z + h(z)) = \frac{1}{1 + h^1(z)} \left\{ \frac{\beta i_2(z)}{i_1(z) + \beta i_2(z) + \gamma i_3(z)} + [i_2(z) h(z)]^1 \right\};$$

$$r_3(z + h(z)) = \frac{1}{1 + h^1(z)} \left\{ \frac{\gamma i_3(z)}{i_1(z) + \beta i_2(z) + \gamma i_3(z)} + [i_3(z) h(z)]^1 \right\}.$$

$$\text{Здесь } \gamma = \frac{v_c}{v_a} = \frac{c^*}{c} \frac{a^*}{a}; \quad a + b + c = M;$$

$$a^* + b^* + c^* = M.$$



Концентрации компонента B в образце: $r(Z)$ — до начала измерений; $i(Z)$ — измеренная на глубине Z .

Для практического использования этих соотношений необходимо знать отношения удельных скоростей распыления и зависимость $h(z)$. Если допустить, что вероятность вылета частицы A из AB равна вероятности вылета A из A , то

$$a^* = S_a m \frac{a}{M},$$

где S_a — коэффициент распыления образца A [атом/ион]; m — число ионов, необходимое для распыления монослоя AB . Аналогично

$$b^* = S_b m \frac{b}{M},$$

$$\text{т.е. } \beta = \frac{b^* a}{b a^*} = S_b / S_a; \quad \gamma = S_c / S_a.$$

Поверхностная плотность образцов A , B и AB предполагается одинаковой.

Допущение равенства $\beta = S_b / S_a$ в некоторых случаях дает хорошие результаты. Например, распыление GaAs ионами Ar^+ с энергией 1 кэВ привело к стационарным поверхностным концентрациям $i_1 = 44\%$ и $i_2 = 56\%$ при $\beta = S_b / S_a = 0,78$.

$$\text{Тогда } r_1 = \frac{0,44}{0,44 + 0,78 \cdot 0,56} = 0,50, \text{ что соот-}$$

ветствует стехиометрии GaAs.

Для экспериментального определения отношения скоростей распыления следует проводить расчеты в обратном порядке. Например,

$$\beta = \frac{r_2}{r_1} \cdot \frac{i_1}{i_2},$$

где r — объемная концентрация, которая известна заранее, а i — установившаяся при равновесном процессе, при котором все производные равны нулю. Зная β , γ , r , $i(z)$, легко получить $h(z)$.

Таким образом, используя образцы с $r_1(z) = \text{const}$, получаем информацию о β , γ и $h(z)$. Эти данные используются для расчета концентрации $r(z)$ по $i(z)$.

ЛИТЕРАТУРА

1. Ho P.S., Lewis J.E., Howard J.K. Auger study of preferred sputtering on Ag-Au alloy surfaces. — "J.Vac.Sci. Technol.", 1977, N 14.
2. Pickering H.W. Ion sputtering of alloys. — "J.Vac. Sci. Technol.", 1976, N 13.
3. West L.A. Relative sputtering yields and quantitative surface analysis by Auger spectroscopy. — "J.Vac.Sci. Technol.", 1976, N 13.

Статья поступила 7 августа 1979 г.

УДК 621.3.049.002.56

А. А. Васенков, В. П. Соколов

ОЦЕНКА ИНФОРМАТИВНОСТИ КОНТРОЛЬНЫХ ОПЕРАЦИЙ В ПРОИЗВОДСТВЕ ИС

Оценка информативности контрольных операций обуславливает рациональный выбор границ управляемого объекта и оптимальное распределение ресурсов, выделяемых на развитие информационного обеспечения.

При решении задач повышения технико-экономических показателей производства возникает целый ряд проблем технологического и информационного характера [1–3]. С ростом интеграции и сложности изделий увеличивается значимость и вклад контрольных операций в себестоимость выпускаемых ИС. В этих условиях возникает проблема рационального распределения ресурсов, выделяемых на развитие контрольно-информационной системы и максимальное использование ее возможностей для управления процессом и качеством изделий.

Предлагаемая модель для оценки информативности системы контроля позволяет выбрать наиболее информативные контрольные операции, где вложенные средства дадут наибольший прирост информации и повысят управляемость процесса. Работы [4, 5] по теории информации широко применяются при решении прикладных задач в области экономики [6], энергетики и других отраслях науки и техники [7, 8]. В данной работе отдельные положения теории информации используются для оценки объема реализованной и остаточной (нереализованной) информации на контрольных операциях производства ИС.

Последовательность технологических $A = \{A_1, A_2 \dots A_r \dots A_{l-1}\}$ и контрольных $X = \{X_1, X_2 \dots X_r \dots X_l\}$ ($r = \overline{1, l}$) операций производства ИС представлена на рис. 1. Под определением "информация" будем понимать сведения, устанавливающие количественную связь потерь (брака) с ответственными за них технологическими факторами или операциями.

Примем следующие допущения:

— процесс проводится в полном соответствии с технологической документацией и информация относительно детерминированной части производства ИС получена в полном объеме, т.е. количество обрабатываемых в единицу времени пластин и выполняемых сборочных операций соответствует принятым стандартам, парку оборудования и наличному персоналу;

– энтропия годных ИС, где часть материальных затрат и энергии полностью преобразованы в заданные свойства изделий – ИС, тождественно равна нулю [8];

– между системами *A* и *X* (см. рис. 1) существует тесная, но односторонняя зависимость, т.е. состояния основной системы *A* технологического процесса полностью определяют состояния подчиненной системы *X*, системы контроля, но не наоборот [9]. Таким образом, согласно принятым допущениям неопределенность состояния технологического процесса обусловлена технологическими потерями.

Для наблюдения за состоянием системы зависимых технологических операций *A* в производственный процесс вводится подчиненная система независимых контрольных операций *X*, энтропия которой в первом приближении

$$H(X) = \sum_{r=1}^l H(X_r) \quad (1)$$

Полная взаимная информация, содержащаяся в системах *A* и *X*, из которых *X* является подчиненной, равна энтропии подчиненной системы. Поскольку степень зависимости объединяемых систем различна, то возможны два крайних случая:

системы *A* и *X* независимы, $H(X)$ тождественно равно нулю, и присутствие в технологическом процессе подчиненной системы *X* теряет смысл;

подчиненная система *X* полностью характеризует состояние системы *A*, т.е. по результатам наблюдения за системой *X* можно однозначно судить о состоянии системы *A*. Информационная эквивалентность систем *A* и *X* является пределом, к которому необходимо стремиться при разработке методов и средств количественного анализа производства ИС.

Для оценки информативности контрольных операций представим технологический процесс в виде диаграммы, где все потери разделены на пять групп $Q_1 - Q_5$ (рис. 2). Технологические потери и выход годной продукции оцениваются в долях от

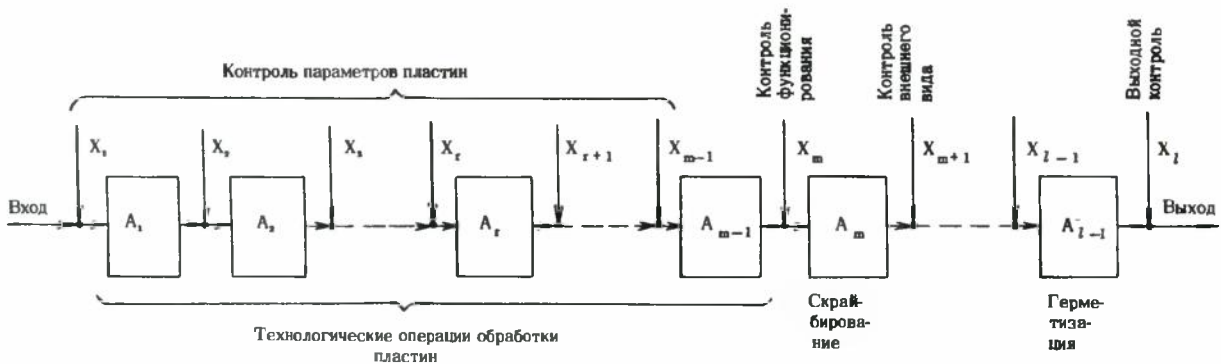


Рис. 1. Последовательность контрольных и технологических операций производства ИС

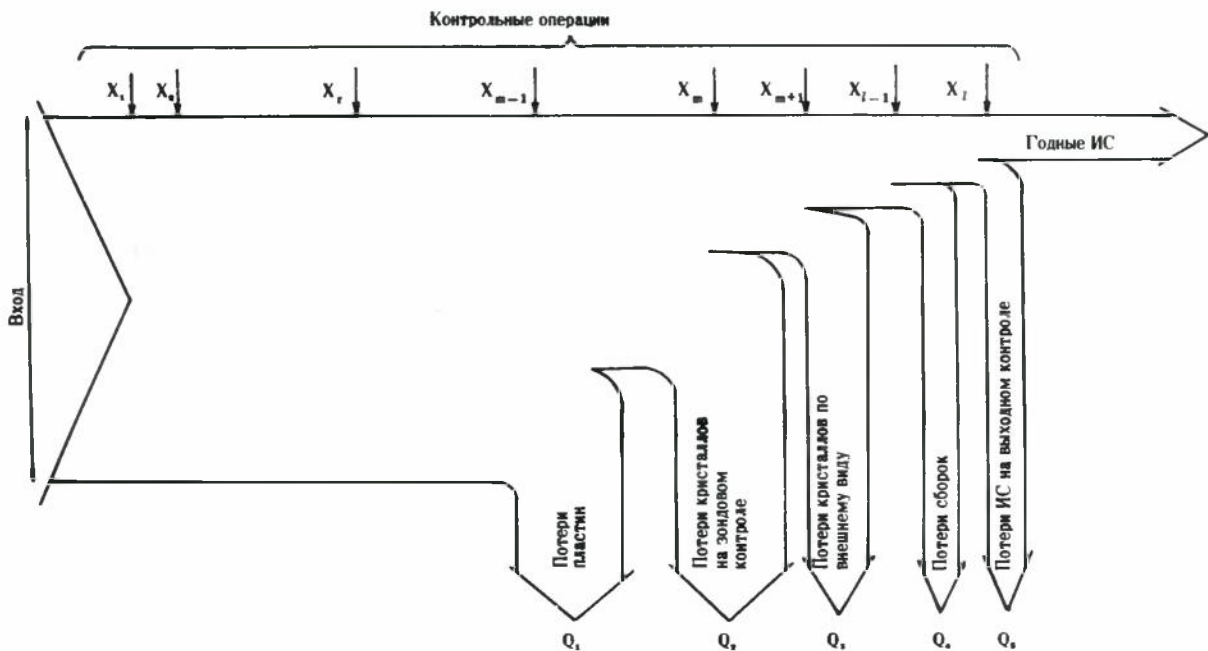


Рис. 2. Диаграмма распределения технологических потерь по группам контрольных операций

общего объема находящихся в производстве кристаллов выборки.

Оценка вероятности выхода годных ИС в выборке

$$y = 1 - \sum_{j=1}^5 Q_j = 1 - \sum_{r=1}^l Q_r = 1 - \frac{\sum_{r=1}^l N_r}{N \cdot n}, \quad (2)$$

где Q_j и Q_r – оценки вероятности фиксации технологических потерь в j -й группе или на r -й контрольной операции ($j = \overline{1,5}$); N – число товарных пластин (объем выборки); n – число целых кристаллов на одной пластине; N_r – число кристаллов, забракованных на r -й контрольной операции.

Технологические потери выявляются с помощью различных методов и элементов контроля. На операциях изготовления ИС на пластинах элементами контроля являются "пластины-спутники" или тестовые модули на товарных пластинах, которые несут лишь некоторую усредненную (по выборке кристаллов) информацию о качестве проведения отдельных операций. Далее, начиная с зондового контроля ИС на пластинах, элементами контроля являются сами кристаллы, сборки или готовые ИС, которые содержат количественную информацию по признаку "годен-брак" о состоянии технологического процесса.

С учетом принятого допущения [8] максимальная энтропия выборки по всем контролируемым элементам

$$H(X_r) = -W_r Q_r \log_2 \frac{Q_r}{K_r}, \quad (3)$$

где W_r – число контролируемых элементов, поступивших на X_r операцию; K_r – число технологических факторов, ответственных за потери на X_r операции. Объем элементов в выборке уменьшается по мере продвижения контролируемой партии от операции к операции. Поэтому для W_r с учетом (2) можно записать:

$$W_r = \gamma_r (N \cdot n - \sum_{r=1}^{r-1} N_r), \quad (4)$$

где γ_r – диагностический коэффициент, характеризующий представительность контролируемых элементов в выборке на один кристалл. Для этапа формирования ИС на пластинах, где для контроля используются пластины-спутники или тестовые модули, $\gamma_r \ll 1$. Начиная с операции зондового контроля ИС на пластине и до выходного контроля приборов $\gamma_r = 1$.

Группировка контрольных операций (см. рис. 2) выполнена с учетом значения коэффициента γ_r и

числа состояний K_r . На межоперационном контроле число состояний обусловлено в основном входными параметрами одной или нескольких предшествующих технологических операций. Из-за случайного характера распределения опасных дефектов, по которым фиксируются потери, и недостаточной информативности межоперационного контроля браков отдельных пластин, кристаллов или сборок не обнаруживается на этом этапе и выявляется только на операциях зондового контроля X_m , контроля кристаллов по внешнему виду X_{m+1} и выходного контроля X_l , на которых устанавливается соответствие между качеством выполнения всех предшествующих технологических операций и требованиями технических условий. Все состояния предшествующих операций присутствуют на операциях X_m , X_{m+1} и X_l . Используя выражения (1), (3), (4), информационную модель технологического процесса можно записать в виде:

$$H(X) = \sum_{r=1}^l H(X_r) = - \sum_{r=1}^l W_r Q_r \log_2 \frac{Q_r}{K_r}, \quad (5)$$

где $H(X)$ – максимальная энтропия, которая характеризует предельную неопределенность поведения данной системы. На современном уровне развития информационного обеспечения производства ИС далеко не все существенные технологические факторы, обуславливающие появление потерь, статистически различимы. Реализованный объем информации, на основании которого строится руководство, управление, регулирование, планирование и др., определяется числом различных состояний. В этом случае "негодные" элементы выборки количественно сортируются по различным состояниям k_r . Если в формуле (5) параметр K_r заменить на k_r , то можно получить оценку реализуемого объема информации по группам операций

$$I(X) = \sum_{j=1}^5 I(X_j). \quad (6)$$

Неопределенность поведения системы обусловлена остаточным (нереализованным) объемом информации

$$H_{\text{ост}}(X) = \sum_{j=1}^5 [H(X_j) - I(X_j)]. \quad (7)$$

Процесс развития информационной системы X направлен на увеличение количества различных состояний k_r и уменьшение остаточной неопределенности системы (7). По мере получения допол-

нительных сведений о месте и причинах возникновения потерь остаточная неопределенность состояния технологического процесса (7) уменьшается, что соответствует повышению уровня управляемости производства ИС.

Для оценки информативности контрольных операций использовались типовые данные: $N = 100$; $n = 1000$; $m = 50$; $l = 60$; $K_r = 10$; $k_r = 5$; распределение технологических потерь, приведенное в таблице; для пластин-спутников $\gamma_r = 10^{-8}$; для тестовых модулей $\gamma_r = 10^{-2}$; при классификации кристаллов по признаку годен-брак $k_m = k_{m+1} = k_l = 1$; при классификации технологических потерь по шести факторам $k_m = k_{m+1} = k_l = 6$. Как видно из оценок, представленных в таблице и на рис. 3, основной объем нереализованной информации приходится на операцию контроля функционирования схем на пластинах (зондового контроля), что вносит значительную неопределенность в поведение данной системы и снижает управляемость процесса.

Оценки информативности контрольных операций по формулам (5–7) получаются несколько завышенными, так как выполняются в предположении, что фиксация потерь Q_r по всем состояниям и элементам выборки равновероятна. При известных оценках вероятностей по различным состояниям k_r и элементам W_r целесообразно внести изменения в выражения (5–7). Достоверность оценок информативности обусловлена объемом выборки контролируемых элементов и погреш-

ностью классификации технологических потерь по различным состояниям. С объемом выборки связан предел чувствительности энтропийной модели. Поэтому при оценках информативности в реальных технологических процессах целесообразно использовать данные по технологическим потерям, усредненные за достаточно длительный период функционирования процесса. В этом случае нет необходимости проводить контроль специальных партий для получения оценок информативности, однако выполнение вычислений необходимо привязывать к определенному объему выборки.

С ростом степени интеграции выпускаемых изделий, как правило, увеличиваются технологические потери, особенно на операции зондового контроля. Оценка информативности (6) и (7) показывает, что в этом случае возрастает объем нереализованной информации и снижается управляемость технологического процесса в целом. Таким образом, исследование с помощью предлагаемой модели позволило выделить операцию зондового контроля как главное информационное звено в технологическом процессе.

Оценка информативности системы контрольных операций при производстве ИС

Наименование параметра	Обозначение параметра	Межоперационный контроль структур		Контроль функционирования схем на пластинах $m = 50$	Контроль внешнего вида кристаллов $m + 1 = 51$	Контроль сборок $r = 52 - 59$	Входной контроль ИС $l = 60$
		Пластины-спутники $r \leq 49$	Тестовые модули $r \leq 49$				
Количество состояний элемента контроля	K_r k_r	10 5	10 5	500 1	500 1	10 5	600 1
Оценка вероятности потерь	Q_j	0,5	0,5	0,25	0,05	0,05	0,05
Количество элементов	W_j	$1,0 \cdot 10^2$	$1,0 \cdot 10^3$	$5,0 \cdot 10^4$	$2,5 \cdot 10^4$	$2,0 \cdot 10^4$	$1,5 \cdot 10^4$
Максимальный объем информации	$H(X_j)$	$3,75 \cdot 10^2$	$3,75 \cdot 10^3$	$1,4 \cdot 10^4$	$1,7 \cdot 10^4$	$1,1 \cdot 10^4$	$1,0 \cdot 10^4$
Реализованный объем информации	$I(X_j)$	$3,38 \cdot 10^2$	$3,38 \cdot 10^3$	$3,0 \cdot 10^4$	$5,4 \cdot 10^3$	$1,0 \cdot 10^4$	$3,0 \cdot 10^3$
Остаточный объем информации	$H_{ост}(X_j)$	37	$3,7 \cdot 10^2$	$1,1 \cdot 10^4$	$1,2 \cdot 10^4$	$1,0 \cdot 10^4$	$7,0 \cdot 10^3$

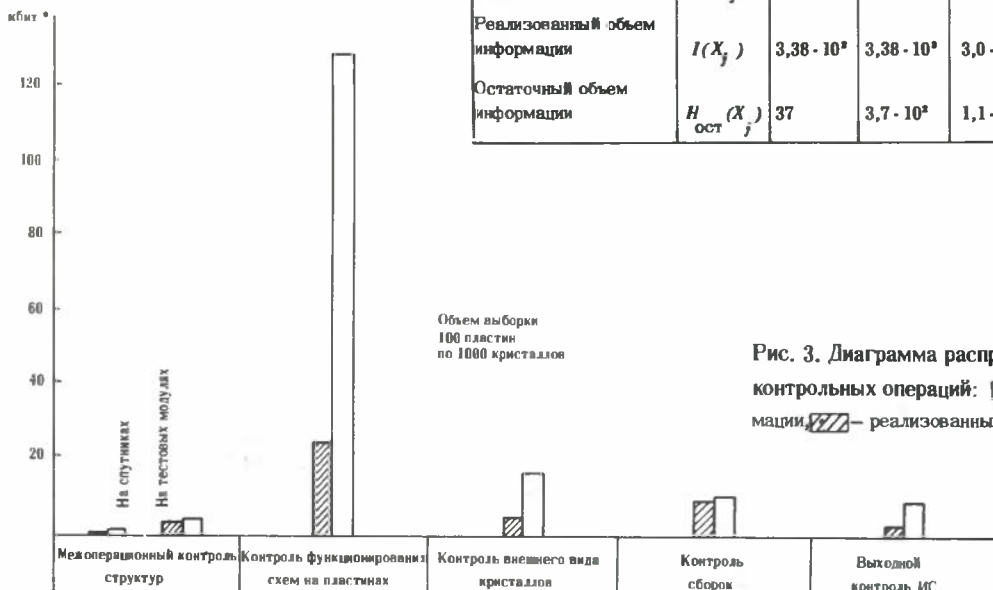


Рис. 3. Диаграмма распределения информации по группам контрольных операций: \square — максимальный объем информации, штрихованный — реализованный объем информации

Классификация технологических потерь Q_m по шести различным состояниям выполнена на измерительной системе "Интеграл" с использованием теории идентификации систем управления [10] и технической диагностики [11]. Оценка по формуле (6) показывает, что объем реализованной информации при переходе к классификации потерь по шести диагнозам возрастает с $3 \cdot 10^4$ до $6,6 \cdot 10^4$ бит. Увеличение числа различных диагнозов до 20–25 позволит повысить объем реализуемой информации (при использовании исходных данных гипотетического процесса) до $9 \cdot 10^4$ бит. Из приведенного примера видно, что для получения статистически управляемого процесса нет необходимости количественно оценивать влияние на него всех существенных факторов. Уже при $k_m = 25$ объем реализованной информации достигает 65%.

Оценка информативности контрольных операций с помощью предлагаемой модели имеет важное значение при выборе границ объекта исследований, определении эффективности применения статистических методов при решении задач распознавания технологических потерь и их причин, планировании распределения материальных ресурсов. Модель может быть полезна при исследовании систем в любой отрасли материального производства, где наблюдаются значительные потери при изготовлении, транспортировке, хранении, сбыте и эксплуатации изделий.

ЛИТЕРАТУРА

1. О системном подходе при совершенствовании технологического процесса / А.А. Васенков, Ю.Н. Кузнецов, В.П. Соколов, В.В. Тараскин. — Электронная промышленность, 1974, вып. 6, с. 93–104.
2. Васенков А.А., Кузнецов Ю.Н., Соколов В.П. Системный подход к выбору критериев эффективности производства ИС. — В кн.: Микроэлектроника. — М., Советское радио, 1975, вып. 8, с. 388–409.
3. Васенков А.А., Соколов В.П. Метод определения критериев качества технологии производства ИС. — Электронная техника, Сер. 8. Управление качеством, метрология, стандартизация, 1979, вып. 8, с. 21–29.
4. Шеннон К. Работы по теории информации и кибернетике. — М.: ИЛ, 1963. — 830 с.
5. Винер Н. Кибернетика или управление и связь в животном и машине. — М.: Советское радио, 1968. — 326 с.
6. Ясин Е.Г. Теория информации и экономические исследования. — М.: Статистика, 1970. — 112 с.
7. Горский Ю.М. Информационные аспекты управления и моделирования. — М.: Наука, 1978. — 224 с.
8. Жданов Ю.А. Энтропия информации в реакциях ароматического замещения. — Журнал органической химии, 1965, т. 1, вып. 9, с. 1521–1525.
9. Вентцель Е.С. Теория вероятностей. — М.: Наука, 1969. — 576 с.
10. Эйхофф П. Основы идентификации систем управления. — М.: Мир, 1975. — 684 с.
11. Биргер И.А. Техническая диагностика — М.: Машиностроение, 1978. — 240 с.

А.А. Васенков, В.П. Соколов

КЛАССИФИКАЦИЯ ТЕХНОЛОГИЧЕСКИХ ПОТЕРЬ ПРИ КОНТРОЛЕ ФУНКЦИОНИРОВАНИЯ ИС НА ПЛАСТИНАХ

Применение метода классификации потерь с использованием промежуточного параметра — опасного дефекта значительно расширяет возможности измерительных систем и повышает уровень управляемости технологического процесса.

В технологическом процессе изготовления кристаллов максимальное число ИС, не отвечающих требованиям технических условий, выявляется при контроле функционирования схем на пластинах (зондовом контроле). Контроль осуществляется на автоматических измерительных системах типа "Интеграл" [1]. Разбраковка кристаллов производится по признаку годен — брак. В этом случае потенциальные информационные возможности измерительных систем используются далеко не полностью.

Данная работа посвящена разработке метода количественной классификации бракуемых кристаллов по факторам [2, 3], позволяющего повысить информативность стандартных измерительных средств и управляемость технологических процессов.

Представим технологический процесс A как объединение операций A_r ($r = \overline{1, m}$), предназначенных для формирования ИС на пластинах конечной выборки N .

На пластине N_α ($\alpha = \overline{1, n}$) располагается n целых кристаллов, каждый из которых описывается параметрическим вектором начальных и промежуточных свойств

$$X = \bigcup_{r=1}^m X_r = \bigcup_{r=1}^m \bigcup_{\beta=1}^{\xi} x_r \beta \quad (1)$$

где X_r — параметрический вектор на выходе A_r операции; $x_r \beta$ — значение отдельного параметра на выходе A_r операции ($\beta = \overline{1, \xi}$). Набор характеристик (1) формирует вектор выходных параметров схемы (признаков)

$$X_m = \bigcup_{\nu=1}^{\omega} x_{m\nu}, \quad \nu = \overline{1, \omega}, \quad (2)$$

который при зондовом контроле проверяется на соответствие требованиям технических условий

$$\hat{X}_m = \bigcup_{\nu=1}^{\omega} \hat{x}_{m\nu}. \quad (3)$$

При классификации кристаллов на зондовом контроле по диагнозам годен — брак используется дискриминантная функция

$$f(x_{m\nu}) = |x_{m\nu} - \hat{x}_{m\nu}| = \epsilon_{m\nu}, \quad (4)$$

где $\epsilon_{m\nu}$ — допустимое отклонение ν -го параметра от номинального значения (3).

Условие разделения кристаллов по признаку годен — брак можно представить для любого из параметров x_m в виде

$$f(x_{m\nu}) > \epsilon_{m\nu} \quad \text{при } a_\gamma \in \{\lambda\} \quad (5)$$

и для всего набора выходных параметров X_m

$$\{f(x_{m\nu}) \leq \epsilon_{m\nu}\} \quad \text{при } a_\gamma \in \{\lambda_0\}. \quad (6)$$

Здесь λ — диагноз "на схеме присутствует один или несколько опасных дефектов"; λ_0 — диагноз "схема свободна от опасных дефектов"; a_γ — порядковый номер кристалла. Под определением "опасный дефект" будем понимать отклонение параметров (2) за пределы норм (3) и (4), установленных техническими условиями. Диаграмма классификации кристаллов в пространстве альтернативных признаков (5) и (6) представлена на рис. 1. Разбраковка кристаллов по признаку годен — брак обеспечивает выполнение требований технических условий (3) и (4), но не решает проблем управляемости технологических процессов, так как для этого необходима информация о месте и причинах появления кристаллов, не отвечающих условию (6).

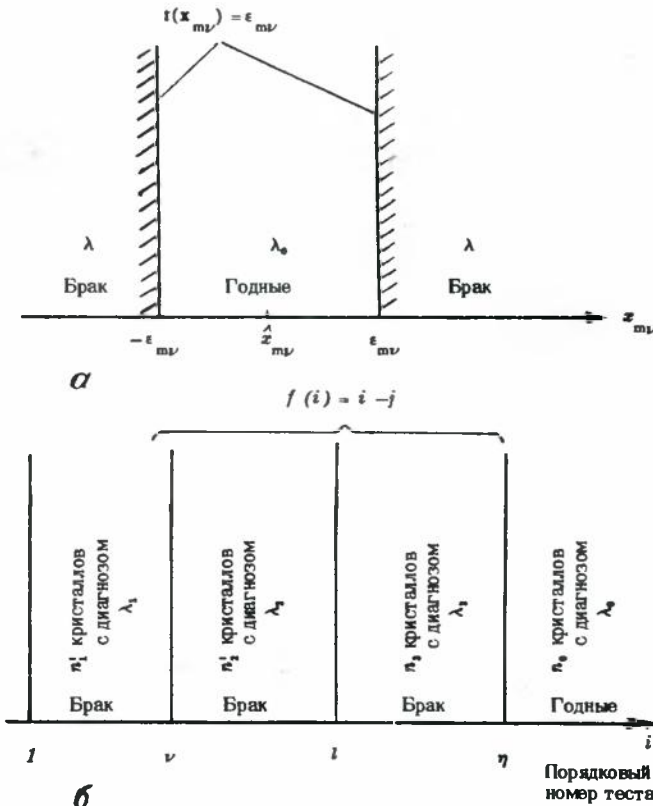


Рис. 1. Разделение кристаллов в пространстве альтернативных (а) и диагностических (б) признаков

Непосредственное применение методов технической диагностики [4] для разделения бракуемых кристаллов по факторам не приемлемо. Между выходными параметрами схем (2) существует функциональная или тесная корреляционная зависимость. Кроме того, на контролируемой схеме может присутствовать несколько опасных дефектов различной физической природы, что не позволяет установить однозначный диагноз бракуемой схемы. В результате пространство признаков (2) в общем случае является неразделимым.

Распознавание причин, вызывающих брак схем, можно назвать задачей классификации кристаллов по заранее выбранным диагнозам — опасным дефектам, с помощью которых все многообразие параметров (1) может быть распределено по несколь-

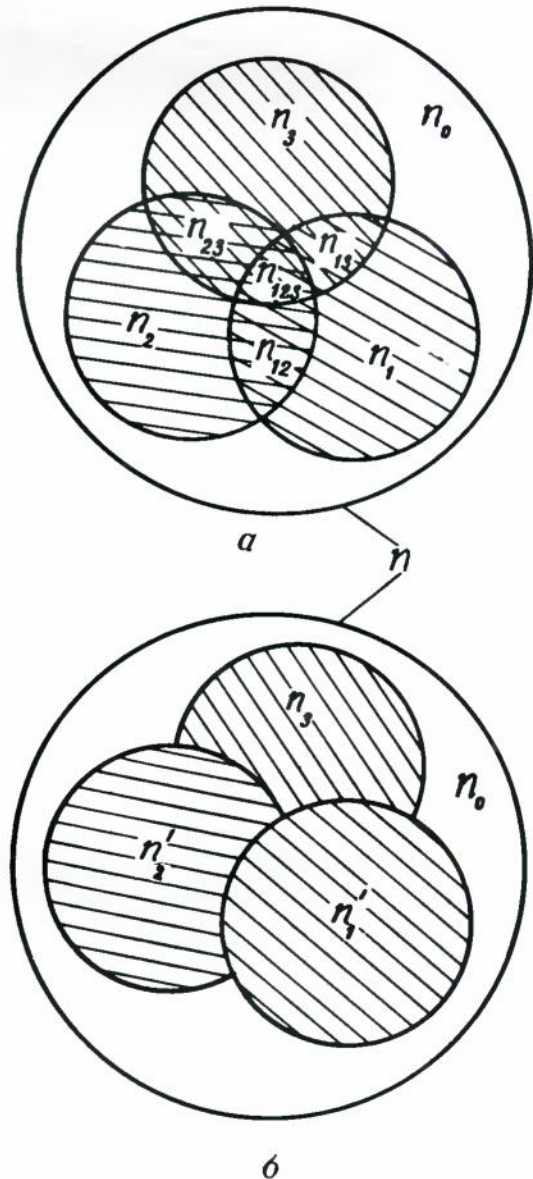


Рис. 2. Диаграмма распределения областей диагнозов в пространстве альтернативных (а) и диагностических (б) признаков: n — число целых кристаллов на пластине; n_1, n_2, n_3 — число кристаллов, пораженных только дефектами λ_1, λ_2 и λ_3 соответственно; $n_{12}, n_{13}, n_{23}, n_{123}$ — число кристаллов, пораженных одновременно двумя и тремя дефектами $\lambda_{12}, \lambda_{13}, \lambda_{23}, \lambda_{123}$; n_0 — число годных кристаллов

ким группам. Опасные дефекты служат промежуточным параметром, связывающим физические механизмы, приводящие к браку ИС, с параметрами (1) или группами технологических операций.

Иллюстрация предлагаемого метода выполнена для трех диагнозов: λ_1 – обрывы в цепях электрической схемы прибора; λ_2 – короткие замыкания или недопустимые утечки в цепях электрической схемы прибора; λ_3 – опасные отклонения параметров активных и пассивных элементов прибора от заданных значений. В качестве классификатора использовалась автоматизированная система "Интеграл". Диаграмма распределения областей диагнозов на пластине представлена на рис. 2.

На данном уровне развития измерительных систем области пересечения диагнозов $\{n_{12}, n_{13}, n_{23}, n_{123}\}$ экспериментально не оцениваются. Задача заключается в разработке алгоритма преобразования неразделимого пространства признаков (2) в компактное диагностическое пространство, пригодное для классификации кристаллов по выбранным диагнозам линейными методами разделения.

Преобразуем альтернативное пространство признаков (2) в диагностическое пространство

$$X_d = \bigcup_{i=1}^{\eta} x_{di}, \quad i = \overline{1, \eta}, \quad (7)$$

$$\hat{X}_d = \bigcup_{i=1}^{\eta} \hat{x}_{di},$$

где X_d – вектор специальных диагностических тестов x_{di} ; \hat{X}_d – вектор норм \hat{x}_{di} , согласованных с требованиями технических условий (3).

Диагностика кристалла по каждому отдельному тесту выполняется по альтернативному признаку в соответствии с выражениями (5) и (6). Множество признаков (7) объединяется по выбранным диагнозам λ_1, λ_2 и λ_3 в определенной последовательности

$$X_d^1 = \bigcup_{i=1}^{\nu} x_{di}^1; X_d^2 = \bigcup_{i=\nu+1}^l x_{di}^2; X_d^3 = \bigcup_{i=l+1}^{\eta} x_{di}^3. \quad (8)$$

Обязательным условием получения разделимого пространства признаков (8) является отсутствие пересечений:

$$X_d^1 \cap X_d^2 = X_d^1 \cap X_d^3 = X_d^2 \cap X_d^3 = 0, \quad (9)$$

т.е. каждая предшествующая группа тестов должна фиксировать только собственные диагнозы и не реагировать на диагнозы последующих групп тестов. Это позволяет исключить из диагностируемого множества области пересечения и преобразовать его в компактные области, пригодные для разделения линейными методами (рис. 2, б).

Диагностические тестовые программы для классификации параметров бракуемых схем индивидуальны для конкретных изделий и технологических процессов. Классификация кристаллов в диагностическом пространстве признаков (8), представленном на рис. 1, б, выполнялась с использованием линейных методов разделения [4]. При выборе комплекта диагностических тестов, отвечающего условию (9), получим одномерную дискри-

мированную функцию

$$f(i) = i - j = 0, \quad j = \nu, l, \eta, \quad (10)$$

где j – конечный тест в соответствующей группе (8). Разделяющее правило для классификации кристаллов по первой группе тестов имеет вид

$$|x_{di}^1 - \hat{x}_{di}^1| > \epsilon_{di}^1 \quad \text{при } a_{\gamma} \in \{\lambda_1\},$$

$$\bigcup_{i=1}^{\nu} \{|x_{di}^1 - \hat{x}_{di}^1| \leq \epsilon_{di}^1\} \quad \text{при } a_{\gamma} \in \{\lambda_2 \bullet \lambda_3 \bullet \lambda_0\},$$

где знак \bullet означает "ИЛИ"; ϵ_{di} – допуски на значения параметров (8), согласованные с требованиями ТУ (3). Если не зафиксирован брак по диагнозу λ_1 , контроль осуществляется по второй группе тестов:

$$|x_{di}^2 - \hat{x}_{di}^2| > \epsilon_{di}^2 \quad \text{при } a_{\gamma} \in \{\lambda_2\},$$

$$\bigcup_{i=\nu+1}^l \{|x_{di}^2 - \hat{x}_{di}^2| \leq \epsilon_{di}^2\} \quad \text{при } a_{\gamma} \in \{\lambda_3 \bullet \lambda_0\}.$$

При отсутствии на кристалле дефектов λ_1 и λ_3 диагностирование схемы проводится по третьей группе тестов

$$|x_{di}^3 - \hat{x}_{di}^3| > \epsilon_{di}^3 \quad \text{при } a_{\gamma} \in \{\lambda_3\},$$

$$\bigcup_{i=l+1}^{\eta} \{|x_{di}^3 - \hat{x}_{di}^3| \leq \epsilon_{di}^3\} \quad \text{при } a_{\gamma} \in \{\lambda_0\},$$

т.е. на кристалле отсутствуют опасные дефекты и контролируемая схема признается годной.

На основании экспериментальных данных вычисляются оценки вероятностей выхода годных на отдельных пластинах по выбранным диагнозам

$$\left. \begin{aligned} y_1 &= \frac{n - n_1^1}{n}, \\ y_2 &= \frac{n - n_1^1 - n_2^2}{n - n_1^1}, \\ y_3 &= \frac{n - n_1^1 - n_2^2 - n_3^3}{n - n_1^1 - n_2^2} \end{aligned} \right\} \quad (11)$$

где y_1, y_2, y_3 – оценки вероятностей выхода годных на пластине по диагнозам λ_1, λ_2 и λ_3 соответственно. Оценки вероятностей выхода годных ИС и браковки ИС на пластине при зондовом контроле связаны соотношениями

$$y_j = 1 - Q_j; \quad y = y_1 y_2 y_3, \quad (12)$$

где Q_j – оценка вероятности браковки ИС на пластине по λ_j диагнозу; y – результирующая оценка выхода годных ИС на пластине по трем диагнозам. На основании экспериментальных данных (11) и выражения (12) можно оценить вероятности появления совместных событий.

Предлагаемый метод рассчитан на выявление статистически устойчивых групп дефектов (диагнозов) и их вкладов в величину потерь кристаллов при зондовом контроле. Результаты классификации схем по выбранным диагнозам содержат усредненную количественную и качественную инфор-

мацию о наличии брака, который характеризует технический, технологический и организационный уровень производственного процесса и качество разработки выпускаемых изделий. Для получения достоверных данных о влиянии различных дефектов на выходные параметры процесса необходимо использовать достаточно большие выборки пластин. Удобной формой представления данных по выборке пластин является гистограмма. В работе [3] изложены процедуры преобразования экспериментальных данных (11) вероятности выхода годных схем на пластинах по заданным диагнозам в критерии качества технологии производства ИС на пластинах. Оценки (11) характеризуют единичную реализацию технологического процесса. Из-за стохастического характера поведения параметров технологического процесса (1) эти оценки могут меняться в широких пределах. Использование полученных данных с целью устранения опасных дефектов поможет стабилизировать процесс и увеличить процент выхода годных. Упрощенный алгоритм обработки массива статистических данных по выборке пластин представлен на рис. 3. Усредненное по выборке пластин число опасных дефектов j -й группы на один кристалл

$$\bar{\lambda}_j = \sum_{i=1}^{20} -\ln y_i P_j(y_i),$$

где $P_j(y_i)$ — ординаты распределения пластин по выходу годных кристаллов j -го диагноза (рис. 4); i — номер интервала ($i = \overline{1, 20}$). Параметр

$$\bar{\lambda} = \sum_{j=1}^3 \bar{\lambda}_j \quad (13)$$

может использоваться как объективный критерий состояния качества технологии в производстве конкретного изделия. Количество выделяемых диагнозов не ограничивается рассмотренным примером и зависит от особенностей исследуемой схемы и необходимости устранения тех или иных дефектов технологического процесса.

Рекомендации по использованию полученной информации для управления производством ИС на пластинах изложены в работе [3]. При классификации выборки из 100 пластин по 1000 кристаллов и среднем выходе годных, равном 40% (см. рис. 4), информативность зондового контроля по признаку годен-брак составляет $21 \cdot 10^3$ бит. При разделении технологических потерь по трем диагнозам, реализуемый объем информации увеличивается до $64 \cdot 10^3$ бит (в 3 раза).

Для ИС малой и средней степени интеграции целесообразно применять линейные методы классификации кристаллов [4]. Непосредственное использование диагностических тестов для БИС и СБИС может оказаться недостаточно эффективным. В этих случаях на стадии проектирования изделий целесообразно разрабатывать специальные диагностические устройства, которые должны помещаться на одном кристалле с БИС или СБИС. В эксперименте использован линейный метод классификации, при котором число ошибочных диагнозов мало по сравнению с общим чис-

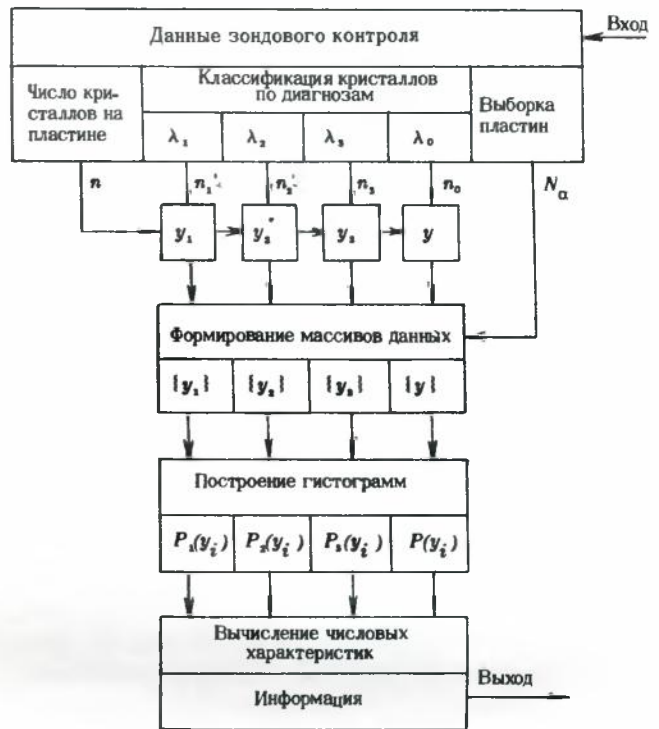


Рис. 3. Алгоритм обработки данных при классификации кристаллов на пластине и в выборке пластин (под определением "информация" здесь понимаются сведения, устанавливающие количественную связь технологических потерь, фиксируемых на зондовом контроле, с ответственными за них дефектами).

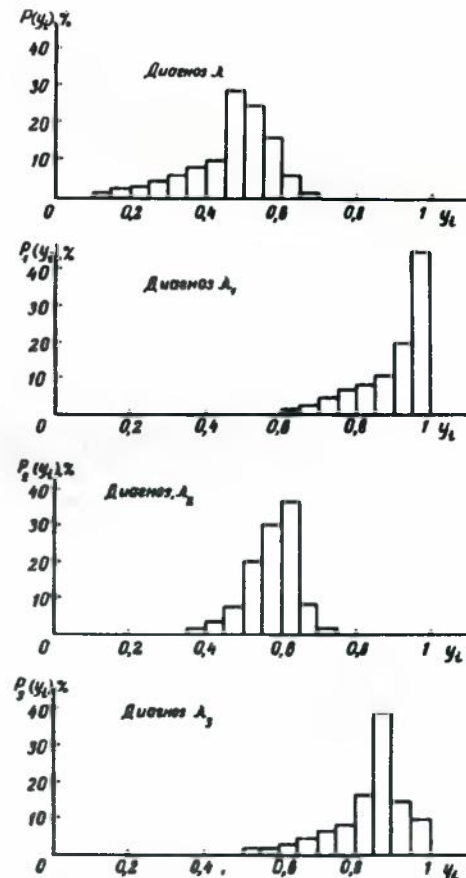


Рис. 4. Гистограммы распределения пластин по выходу годных кристаллов для различных диагнозов

лом диагностируемых кристаллов. Погрешность оценки параметра (13) зависит от количества кристаллов с λ_j диагнозом на пластине и объема выборки пластин. Погрешность единичной оценки параметров (11)

$$\delta_j = \frac{1}{n_j} 100\% \quad (14)$$

Погрешности оценок выборочных характеристик исследуемых параметров производства ИС вычислялись в соответствии с результатами работы [5]. При определении объема выборки пластин N задавались ожидаемой погрешностью оценки параметра λ_j . Критерием выделения отличительных признаков являются значения результирующей погрешности $\delta \lambda_j$, которая зависит от N и условий (14). Для отчетливого различия диагнозов необходимо соблюдать условие $3\delta \lambda_j \leq \lambda_j$, которое после проведения первых экспериментов позволяет отбросить неразличимые диагнозы. Разделяющее правило может оказаться полезным при разработке контрольных тестовых программ для классификации кристаллов по признаку годен-брак. Если диагностирование кристалла начать с группы тестов X^3_d , реагирующей практически на все диагнозы λ , можно значительно сократить время, необходимое для определения брака. Это важно при производстве БИС и СБИС, где количество контрольных тестов велико, а выход годных на пластине низкий.

Предлагаемый метод позволяет получать количественную и качественную информацию о влиянии на уровень выхода годных статистически устойчивых технологических факторов, ответственных за генерацию определенной группы опасных дефектов. Эти данные существенно расширяют информационные возможности применяемых для зондового контроля измерительных систем и повышают уровень управляемости технологического процесса. Метод классификации потерь с использованием промежуточного параметра — опасного дефекта, является достаточно общим и может применяться практически для любой технологии изготовления ИС. Относительная погрешность оценок числа опасных дефектов не превышает $\pm 10\%$.

ЛИТЕРАТУРА

1. Измерение динамических параметров интегральных схем / В.С. Сапрыкин, Н.Н. Кузнецов, Н.И. Докучаев, Б.В. Острецов — М.: Советское радио, 1979. — 105 с.
2. Васенков А.А., Кузнецов Ю.Н., Соколов В.П. Системный подход к выбору критериев эффективности производства ИС. — В кн.: Микроэлектроника. — М.: Советское радио, 1975, с. 388—409.
3. Васенков А.А., Соколов В.П. Метод определения критериев качества технологии производства ИС. — Электронная техника. Сер. 8. Управление качеством, метрология, стандартизация, 1979, вып. 8, с. 21—29.
4. Биргер И.А. Техническая диагностика. — М.: Машиностроение, 1978. — 250 с.
5. Кокрен У. Методы выборочного исследования. — М.: Статистика, 1976. — 440 с.

Статья поступила 30 апреля 1980 г.

ЭП СООБЩЕНИЯ ЭП

НОВОСТИ ЗАРУБЕЖНОЙ ЭЛЕКТРОНИКИ

СВЧ техника. Американскими специалистами разработаны приборы с длиной затвора 0,5 мкм, работающие на частоте до 30 ГГц. Длину затвора предполагается уменьшить до 0,25 мкм, частоту повысить до 60 ГГц. Фирмой Texas Instruments (TI) изготовлен четырехкаскадный усилитель на полевых транзисторах с шириной затвора 600 мкм из арсенида галлия с выходной мощностью 200 мВт и коэффициентом усиления 20 дБ в диапазоне 6—16 ГГц. Намечается разработка усилителей с выходной мощностью 1 Вт в диапазоне 7—18 ГГц. Специалистами этой же фирмы создан однокаскадный усилитель с выходной мощностью 300 мВт и коэффициентом усиления 5 дБ в диапазоне 6—18 ГГц. Использование транзисторов с шириной затвора 1200 мкм обеспечит выходную мощность 1 Вт [1].

Фирмой "Ниппон дэнки" созданы образцы полевых транзисторов из арсенида галлия мощностью 23; 17 и 1,25 Вт на частотах 6; 8 и 18 ГГц соответственно, а фирмой "Мицубиси" — 1,9 Вт на частоте 15 ГГц [2]. Этими фирмами предлагаются также малошумящие (с коэффициентами шума 0,7 и 1,68 дБ) приборы, работающие на частотах 4 и 12 ГГц ("Ниппон дэнки") и приборы с коэффициентом шума 1,3; 1,8 и 2,1 дБ на частотах 12; 16 и 18 ГГц соответственно ("Мицубиси"). Приборы найдут применение в усилителях промежуточной частоты и в приемных устройствах систем миллиметрового диапазона, в которых они заменят дорогостоящие параметрические усилители [2].

Для биполярных транзисторов фирмой "Ниппон дэнки" получены выходные мощности 1,0; 0,5; 0,2 и 0,1 Вт на частотах 6; 8; 12 и 14 ГГц соответственно.

Японскими специалистами достигнуты значительные успехи в разработке транзисторов со статической индукцией. Фирмой "Мицубиси" создан прибор с выходной непрерывной мощностью 100 Вт на частоте 1 ГГц, а фирмой "Тосиба" — мощностью 9,1 Вт на частоте 2,1 ГГц при коэффициенте усиления 3,6 дБ. Предполагаемое снижение стоимости этих приборов повысит их конкурентоспособность в сравнении с биполярными и полевыми СВЧ транзисторами.

Разработки СВЧ диодов направлены на создание приборов с большим значением выходной импульсной мощности на частотах более 4 ГГц.

Фирмой "Ниппон дэнки" разработаны диоды из арсенида галлия с двумя областями дрейфа с выходной импульсной мощностью 30 Вт в 3-см диапазоне.

Получены новые образцы IMPATT-диодов [2] со следующими характеристиками:

	США			Япония		
Рабочая частота, ГГц	50	100	200	80	200	300
Рассеиваемая мощность, мВт	1000	200	20—30	700	60	1,2

Сотрудниками университета "Тохоку" создан TUNNET-диод с выходной импульсной мощностью несколько милливатт на частотах 200—300 ГГц [2].

Фирма Microwave Associates (США) выпустила диод Ганна мощностью 100 мВт на частоте

50 ГГц, на основе которого ею разработан радиоблок, обеспечивающий связь на дистанциях 7–4 км [3].

Для умножителей частоты созданы варакторы с граничной частотой выше 1000 ГГц, использованные в надежных и относительно дешевых гетеродинах, работающих на частотах выше 100 ГГц. Для удвоителей частоты считается возможным получить КПД 30%, а для утроителей — 10%.

Совершенствование технологии изготовления маломощных смесителей позволило получить диоды из арсенида галлия с балочными выводами с емкостью перехода, равной 0,01 пФ, коэффициентом шума 8 дБ на частотах до 100 ГГц, работающие при комнатной температуре без охлаждения [2].

Полупроводниковые приборы и микроэлектроника. Фирма Siemens (ФРГ) разработала транзисторы с диффузионным каналом (ДМОП-приборы) с малым значением управляющего тока: ток переключения транзисторов типа BUZ 10 (со значениями выходных тока и напряжения 12 А и 50 В) и типа BUZ 20 (8 А и 100 В) составляет менее 1 мА при напряжении на затворе 5 В. Ведется разработка приборов на напряжение 1000 В. Значения времени включения и выключения транзисторов соответственно равны 30 и 95 нс. Сопротивление транзисторов во включенном состоянии — 0,01 Ом для BUZ 10 и 0,2 Ом для BUZ 20. Приборы монтируются в пластмассовые (ТО-220) или в металлические (ТО-3) корпуса [4]. Благодаря небольшому сопротивлению во включенном состоянии новые транзисторы могут переключать сигнал мощностью более 5 кВт при небольших потерях. Значение входного напряжения переключения транзисторов лежит в пределах от 2 до 5 В, что позволяет использовать микропроцессоры для непосредственного управления их работой [5].

Транзисторы с V-образным каналом фирмы TI серии T1P-F характеризуются значениями выходного тока и напряжения 3 А и 40 В (T1P-F 101), 2,5 А и 60 В (T1P-F 102) и 2 А и 80 В (T1P-F 103). Приборы монтируются в пластмассовый корпус ТО-220; сопротивление транзисторов во включенном состоянии равно 1 Ом. Время включения составляет 10 нс, время выключения — 15 нс. Приборы предназначены для замены реле и устройств управления их работой в системах автомобилей, а также для сопряжения КМОП схемы с биплярными приборами в системах управления работой двигателей и усилителях [4].

Рядом японских фирм разработаны n-канальные МОП схемы динамических ЗУПВ емкостью 256К. Схема фирм "Ниппон дэнки" и "Тосиба", имеющая двухслойную поликристаллическую структуру и выполненная на кристалле размером 4,84×8,59 мм (размер базовой ячейки памяти равен 5,7×12,5 мкм), работает от источника питания на напряжение 5 В ($\pm 5\%$). Ток и рассеиваемая мощность в режиме выборки равны 45 мА и 225 мВт, в режиме хранения — 5 мА и 25 мВт. Значения времени выборки и цикла составляют 160 и 350 нс соответственно. Схема совместима с TTL приборами и монтируется в 16-выводной DIP корпус. При ее изготовлении применялись методы фотолитографии, сухого плазменного травления и ионного внедрения. По мнению разработчиков, освоение производства новой схемы, которое ожидается в 1983 г., позволит создать систему памяти емкостью 1 Мбайт на плате размером 254×203 мм.

Новая n-канальная МОП БИС динамического ЗУПВ фирмы "Ниппон дэнва дэнсин кося" изготов-

лена методами электролитографии и сухого плазменного травления с использованием молибденовых и поликристаллических пленок. Схема размещается на кристалле размером 5,83×5,9 мм. Ширина линий равна 1 мкм, емкость 128 К, времена выборки и цикла 100 и 200 нс. Предполагается, что рассеиваемая мощность в режиме выборки и хранения составит 230 и 15 мВт соответственно.

Специалистами Объединенной лаборатории Японии создана n-канальная схема динамического ЗУПВ с организацией памяти 256К×2 бит. Схема размещается на кристалле площадью 45,6 мм², время выборки равно 170 нс [6–8].

Квантовая электроника. В отделении подводных световых систем лаборатории фирмы Bell Labs. (США) разработан оптический кабель диаметром ~2,5 см, состоящий из 12 одномодовых волокон, расположенных вокруг центральной стальной проволоки и заключенных в упрочняющую стальную оплетку и полиэтиленовую оболочку, между которыми пропущен электропровод. Кабель предназначен для использования в подводной линии связи общей длиной 6500 км, которая соединит Америку с Европой. Излучателями в линии являются лазеры на арсениде-фосфиде индия-галлия с $\lambda = 1,3$ мкм, приемниками — p-i-n диоды на арсениде-фосфиде индия-галлия. Такая линия в 3–5 раз дешевле аналогичной системы с использованием медного коаксиального кабеля [9, 10].

На основе АИГ лазера ($\lambda = 532$ нм) фирмой Avco Everett (США) разработан бортовой гидрографический зонд. Лазер работает с частотой 400 импульсов/с при пиковой мощности 400 МВт и средней мощности 0,8 Вт [11, 12].

Специалисты канадской фирмы Bell-Northern Research использовали многомодовые лазеры на арсениде галлия-алюминия, излучающие на длинах волн 790; 830; 870 нм, для передачи видеосигналов по оптоволокну со спектральным уплотнением трех видеоканалов. Сотрудниками отделения разработок лазерного оборудования фирмы "Ниппон дэнки" предложен метод спектрального уплотнения двух видеосигналов с длинами волн излучения 1200 и 1300 нм. Данные передаются в одном направлении со скоростью 400 Мбит/с для каждого канала. Частота ошибок по битам одно- и двухканальной передачи составляет 10^{-9} [13].

Оптоэлектроника. На фирме Stanley Electric (США) продолжаются разработки "сверхъярких" светодиодов красного и зеленого свечения. В ближайшем будущем предполагается создать светодиоды с силой света 160 мкд при токе возбуждения 20 мА.

Ведутся разработки программируемых СИД индикаторов, управляемых микропроцессорами. В частности, на фирме Hewlett-Packard (США) созданы 16-, 24- и 40-знаковые устройства. Фирма GI (США) в ближайшее время предполагает начать поставку 24-знаковых программируемых буквенно-цифровых СИД индикаторов с одной строкой, а затем — аналогичных 16- и 32-знаковых устройств.

Фирмы Singer Co (США) и AEG-Telefunken (ФРГ) приступили к поставкам двухцветных СИД индикаторов (красного и зеленого; желтого и зеленого свечения) на фосфиде галлия. На фирме Orsoa (США) ведутся разработки многокристалльных светодиодных ламп на фосфиде галлия, которые смогут заменить лампы накаливания для грузового транспорта. Высокий уровень яркости новых светодиодов позволяет использовать их для индикаторов в при-

борных щитках автомобилей и индикаторов верхнего обзора самолетов. Специалистами фирмы Litton (США) создана плоская панель толщиной 7,6 см с экраном размером 7,6x10,2 см, содержащая 49 тыс. светодиодов с разрешением 29 линий/см. Среднее время наработки на отказ составляет 10 тыс. ч (против 500 ч для ЭЛТ). Ведутся разработки недорогой плоской панели размером 99x99 см с разрешением 8,7 линий/см [14–16].

Специалистами фирмы Cockroft International (США) разработан мультиплексируемый ЖКИ в виде матрицы 32x32 элемента, который содержит лишь 64 внешних вывода (32 — для строк и 32 — для столбцов). Индикатор работает при напряжении 6–7 В, в диапазоне температур от –5 до 60°С. Размер индикатора 3,8x3,8 см. Фирма Siemens (ФРГ) выпустила 16-знаковый буквенно-цифровой мультиплексируемый ЖКИ размером 10x16 см, содержащий 64 внешних вывода. Индикатор будет использоваться в телефонных аппаратах для воспроизведения набранного абонентом номера и регистрации продолжительности разговора. Он найдет применение и в карманных "электронных переводчиках" для воспроизведения переведенных слов [17–19].

В Исследовательском институте Oy Lohja Ab (Финляндия) создан электролюминесцентный индикатор с яркостью свечения 1500 кд/м² при среднеквадратичном значении напряжения возбуждения –85 В и частоте 10 кГц [20].

Новый флуоресцентный индикатор фирмы "Исэ дэнси" работает от двух источников на напряжение 7,6 и 70,0 В и представляет собой матрицу 26x258 элементов размером 16,55x167,35 мм. Яркость свечения индикатора составляет 714 кд/м², а светотдача 5,2 лм/Вт. Индикатор найдет применение в устройствах воспроизведения графической информации [21].

Технология и технологическое оборудование. Объединенными усилиями американских исследователей фирмы Bell Labs. и Массачусетского технологического института разработан технологический процесс, обеспечивающий получение линий субмикронных размеров с использованием двухслойного резиста. При контактном методе печати получены линии шириной менее 0,5 мкм. Утверждается, что при использовании усовершенствованных источников света и оптической системы новый двухслойный резист позволит получать линии шириной до 0,1 мкм. На конференции Массачусетского технологического института сообщалось о создании лабораторных образцов систем, обеспечивающих точность совмещения шаблонов, необходимую для получения линий субмикронных размеров, равную 0,1–0,2 мкм [22].

Специалистами Кембриджского университета (Великобритания) предложена установка электронолитографии с применением двух электронных пучков — для нанесения рисунка схемы на кристалл и для регистрации. Установка будет использоваться для электронно-лучевого отжига полупроводниковых пластин с целью обеспечения лучшего контроля распределения примесей и для создания окончательного рисунка металлизации логической матрицы, изготовленной с помощью обычных методов фотолитографии. Регистрация с помощью второго пучка позволит компенсировать искажения, возникающие при проведении фотолитографии. Разрабатывается система с пучком квадратного сечения, которая увеличит быстродействие установки на порядок [23].

В Объединенной лаборатории (Япония) изготовлена опытная установка непосредственного нанесения рисунка на кристалл электронным пучком прямоугольного сечения с переменной площадью, с помощью которой за 1 ч можно обрабатывать четыре пластины диаметром 100 мм (250·10⁶ элементов на каждой). Размеры элементов и их положение могут изменяться с шагом от ~0,05 до 0,1 мкм. Точность сопряжения двух соседних обрабатываемых участков составляет <0,2 мкм; применение регистрирующих меток позволяет получить аналогичную точность при совмещении рисунков даже в случае искривления поверхности пластины при обработке [24].

Специалистами этой же лаборатории создана система рентгенолитографии, позволяющая одновременно экспонировать шесть пластин. Благодаря применению двух отдельных блоков (для совмещения шаблонов с пластинами и для экспонирования) система может обрабатывать 50 пластин диаметром 100 мм в час. Точность совмещения равна ±0,25 мкм, ширина линий — 1 мкм, разрешающая способность до 0,3 мкм при большом значении отношения длины линии к ширине. Блок совмещения представляет собой модификацию коммерческой установки SA-2800H фирмы Computervision Cobilt. В нем нет узла экспозиции, а устройство перемещения заменено более точным механизмом с линейным пьезоэлектрическим блоком, обеспечивающим высокую точность перемещения [25].

По мнению специалистов, применение метода лазерной ("холодной") обработки полупроводниковых материалов позволит избежать многих недостатков метода обработки в обычных печах. Использование коротких импульсов излучения при малом сечении лазерного пучка позволяет локализовать обработку (по площади и глубине) при сохранении неизменной температуры участков, расположенных вблизи нагреваемого.

Фирмой Quantronix (США) разработана промышленная установка для лазерной обработки полупроводниковых пластин Epitherm 610, в которой АИГ лазер с непрерывной накачкой и периодической модуляцией добротности работает в режиме излучения основной поперечной моды со средней мощностью 10 и 2 Вт (на длине волны 1,06 и 0,53 мкм соответственно). Диаметр лазерного пучка может изменяться от 50 до 150 мкм. В установке предусмотрено несколько вариантов системы механического перемещения пластин. Аналогичные установки лазерной обработки полупроводниковых пластин разрабатываются специалистами американских фирм Coherent Inc., Interactive Radiation Inc., The Advanced Research and Applications Corp., Electro-Scientific Industries и др. [26–28].

По мере повышения быстродействия БИС увеличивается потребность в быстродействующем испытательном оборудовании. Большинство имеющихся на рынке систем предназначено для испытания схем на частотах до 10 МГц. Ряд фирм приступил к созданию систем, работающих на частоте 25 и 50 МГц, которые должны найти широкое применение в середине 80-х годов. Отмечается также необходимость разработки новых методов испытаний ИС, в том числе самоиспытания и самодиагностики, с тем чтобы проблемы испытаний не тормозили развитие микроэлектроники. Фирмами Macrodata, Fairchild, Pacific Western Systems (США) выпущены системы испытания ЗУ на частоте 25 МГц. Фирма Teradyne (США) готовит к выпуску установку, работающую на частоте 50 МГц.

Представляет интерес созданный специалистами фирмы Gen Rad Inc. (США) аппарат программного обеспечения Testscreen для определения степени сложности испытания любого узла схемы. Аппарат использовался для проверки схемы, содержащей около 1 тыс. узлов. Затраты машинного времени на проверку на порядок меньше времени, необходимого для соответствующей автоматической генерации программы испытания и прогона программы моделирования неисправностей.

Специалистами фирмы "Фудзицу" разработан метод контроля СБИС путем произвольной адресации накопительных элементов, характеризующийся более высокой скоростью испытания по сравнению с методом последовательной адресации [29, 30].

Сотрудниками Массачусетского технологического института предложен новый метод выращивания монокристаллических пленок кремния на аморфных подложках (например, на стеклянных пластинах). На поверхность аморфного материала наносятся параллельные канавки, которые и направляют рост кремниевого кристалла. На основе нового процесса, названного "графоэпитаксией", будут созданы трехмерные ИС. Одним из основных достоинств нового метода является возможность выращивания монокристаллических пленок на более дешевых, чем сапфировые, изолирующих подложках. Коммерческие приборы на основе монокристаллических пленок, полученных с помощью графоэпитаксии, появятся в конце 80-х годов [31].

Фирма Hewlett-Packard разработала систему Sticks машинного проектирования логических схем с нерегулярной структурой. Система автоматически синтезирует рисунок на основе символов линий и точек в топологический чертеж. Конфигурация системы за исключением цветного монитора выполнена на базе стандартных блоков. Программное обеспечение содержит программы автоматического размещения схемных элементов, обеспечивающие максимальную плотность при данной технологии и проверку основных отклонений электрических характеристик. Оно совместимо с программным обеспечением, называемым "кремниевый компилятор", Технологического института шт. Калифорния.

Разработку более совершенных систем машинного проектирования ведут также многие полупроводниковые фирмы и изготовители комплексного оборудования США, в том числе IBM, Motorola, Rockwell International, TI, American Microsystems. Согласно прогнозу фирмы Arthur D. Little, объем продаж систем машинного проектирования на мировом рынке увеличится с 590 млн. долл. в 1979 г. до 2 млрд. долл. в 1984 г. при ежегодных темпах прироста 25% [32].

Согласно данным фирмы Frost & Sullivan, объем продаж полупроводникового оборудования на внутреннем рынке США в 1979 г. был равен 314 млн. долл. Ожидается, что в 1980 г. он достигнет 331,6 млн., а к 1989 г. — 1,5 млрд. долл., что соответствует ежегодным темпам прироста 17%. Среднегодовые темпы прироста объема продаж этого оборудования на мировом рынке, по оценке фирмы First Manhattan Co, составят 25–30%. Наибольший объем продаж (119,2 млн. долл. в 1979 г.) приходится на долю оборудования обработки полупроводниковых пластин (см. таблицу). Ожидается повышение спроса на установки выращивания монокристаллов методом Бриджмена, а также на оборудование зонной очистки

Предполагается значительное увеличение спроса на электронно-лучевое оборудование для создания

Вид оборудования	Изменение объема продаж по годам, млн. долл.			Среднегодовые темпы прироста, %
	1976	1986	1989	
Для изготовления пластин	26,2	75,0		
в том числе для выращивания монокристаллов	10,9	36,2	18,7	18,7
Для изготовления фотошаблонов	63,5	180,0		16,0
в том числе электронно-лучевые системы	19,5	51,4	62,5	20,0
Для маскирования	85,2	252,3		16,8
Для совмещения и экспозиции	—	92,6	170,4	
в том числе для:				
УФ проекционной печати и печати с мультипликацией изображения	15,0	65,0		23,0
электронолитографии		4,0	20,0–25,0	
Для обработки пластин	119,2	340,8	540,8	16,2
в том числе для:				
ионной имплантации	26,5	86,8		18,5
осаждения из паровой фазы	7,4	26,2		
Сборочное	19,9	81,9	169,9	
Испытательное	151,0	465,0		
в том числе для климатических испытаний	14,9	47,8		

фотошаблонов. Так, темпы прироста объема продаж установок электронолитографии для создания оригинала фотошаблона в 1980 г. составят 40%, правда, в последующие годы темпы прироста снизятся приблизительно до 15%. В общем объеме продаж оборудования совмещения и экспозиции доля УФ проекционных систем фотолитографии, по-прежнему, будет самой большой [33].

ЛИТЕРАТУРА

1. Microwave Journal, 1980, vol. 23, N 2, p. 51.
2. Microwave System News, 1980, vol. 10, N 1, pp. 15–20, 62–71.
3. Microwave Journal, 1980, vol. 23, N 3, pp. 31–34.
4. Electronic Design, 1980, vol. 28, N 7, pp. 27, 28.
5. Electronics, 1980, vol. 53, N 6, pp. 92, 93.
6. Electronic News, 1980, vol. 26, N 1277, p. 77.
7. Electronic Design, 1980, vol. 28, N 4, pp. 46, 47.
8. Electron, 1980, N 216, p. 1.
9. Electronics, 1980, vol. 53, N 6, pp. 39–40.
10. New Electronics, 1980, vol. 13, N 5, p. 12.
11. Electro-Optical Systems Design, 1980, vol. 12, N 2, p. 7.
12. Electronics, 1980, vol. 53, N 2, pp. 49, 50.
13. Laser Focus, 1980, vol. 16, N 2, p. 78.
14. Electronics, 1980, vol. 53, N 6, pp. 127–130.
15. Electronics & Power, 1980, vol. 26, N 2, p. 139.
16. Electro-Optical Systems Design, 1979, vol. 11, N 12, p. 8.
17. Electronic Design, 1980, vol. 28, N 2, p. 121.
18. Electronique Actualites, 1980, N 585, p. 37.
19. Electronics, 1980, vol. 53, N 6, pp. 10E, 13E.
20. Electronics, 1980, vol. 53, N 11, pp. 42, 44.
21. Electronics, 1980, vol. 53, N 8, pp. 37, 38.
22. Electronics, 1980, vol. 53, N 4, pp. 47, 48.
23. Electronics, 1980, vol. 53, N 6, pp. 67, 68.
24. Electronics, 1980, vol. 53, N 8, pp. 67, 68, 70.
25. Electronics, 1980, vol. 53, N 5, pp. 73, 74.
26. Electronics, 1980, vol. 53, N 5, pp. 137–142.
27. Electro-Optical Systems Design, 1979, vol. 11, N 12, p. 29.
28. Industrial Research/Development, 1979, vol. 21, N 11, p. 142.
29. Supplement to Electronic News, 1980, vol. 20, N 1276, pp. 9, 15.
30. Electronics, 1980, vol. 53, N 4, pp. 41, 42.
31. Business Week, 1979, N 2600, p. 46 FE.
32. Electronics, 1980, vol. 53, N 7, p. 33; N 8, p. 40.
33. Electronic News, 1980, vol. 26, N 1271, p. 57.



МОДЕЛИРОВАНИЕ СИГНАЛОВ

ПЕШЕЛЬ М.

Пер. с нем. — М.: Мир, 1980

Рассматриваются принципы построения моделей в рамках общей теории систем в классической и квантовой механике, электродинамике, теории автоматов, медицине. Описываются методы получения информации из конечного множества моделей и определения адекватности модели и оригинала, а также процедуры построения моделей для некоторых специальных систем.

Книга рассчитана на широкий круг научных работников и инженеров, интересующихся проблемами анализа и синтеза сложных систем.

ЗАДАЧИ, ПРОГРАММЫ, ВЫЧИСЛЕНИЯ, РЕЗУЛЬТАТЫ

КВИТНЕР Р.

Пер. с англ. — М.: Мир, 1980 (1У кв.)

Автору удалось логично объединить в одной книге обширную информацию об организации и функционировании современного программного обеспечения ЭВМ при решении научно-технических задач. Наглядно и на высоком уровне строгости излагаются с точки зрения пользователя ЭВМ такие разделы, как операционная система, компиляторы, система хранения данных, средства отладки программ. Удачно методическое построение материала — сначала в общем виде постулируются теоретические положения, а затем они иллюстрируются на конкретных примерах.

Книга рассчитана на широкий круг пользователей ЭВМ, не являющихся специалистами по системному проектированию.

НАДЕЖНОСТЬ И ПРОЕКТИРОВАНИЕ СИСТЕМ

КАПУР К., ЛАМБЕРСОН Л.

Пер. с англ. — М.: Мир, 1980

Рассматривается широкий круг вопросов, связанных с анализом и синтезом надежных систем различного технического назначения. Такой анализ и синтез осуществляется на всех этапах создания системы — от проектирования до испытания и эксплуатации. Большое внимание уделено вероятностным оценкам безотказности при воздействии случайных нагрузок на изделия со случайными прочностными характеристиками.

Книга предназначена для специалистов, занимающихся разработкой радиоэлектронной и электро-механической аппаратуры. Может служить пособием для студентов старших курсов технических вузов.

ГРАФИЧЕСКИЕ СРЕДСТВА АВТОМАТИЗАЦИИ ПРОЕКТИРОВАНИЯ РЗА

ТОМАШЕВСКИЙ Д. И., МАСЮТИН Г. Г.,
ЯВИЧ А. А., ПРЕСНУХИН В. В.

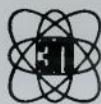
М.: Советское радио, 1980 (1У кв.)

Собраны и систематизированы материалы по графическим средствам, широко применяемым в системах автоматизированного проектирования РЗА. Приведены технические характеристики, системы команд и принципы построения основных классов отечественных и зарубежных устройств графического ввода, чертежных автоматов, координатографов, дисплеев, мини-ЭВМ. Особое внимание уделено описанию автоматизированных рабочих мест (АРМ), их программному обеспечению и использованию для автоматизации конструкторских работ. Приложены программы для АРМ по проектированию печатных плат, топологии гибридно-пленочных микросборок и СВЧ узлов.

Книга предназначена для специалистов по автоматизированным системам проектирования, конструкторов, технологов по радиоэлектронной аппаратуре.

К первой странице обложки: микро-ЭВМ "Электроника 60" находит широкое применение в технологическом оборудовании.

Ответственные за выпуск Г. Г. Глушкова, Г. В. Потапова
Художник В. А. Чернцов Технический редактор Г. М. Корнеева
Цветные фото Б. В. Борисевича
Корректоры Н. С. Русвицкая, Л. П. Данченкова



Подписано в печать 14/VI—1980 г.

Т—14816 Формат 60х90/8 Объем 8,5 п.л.
Уч.-изд. л. 8 Индекс 3833 28 статей, 6 реф.
Заказ 837 Тираж 3900 Цена 2 руб. 90 коп.



'ЭЛЕКТРОНИКА БЗ-30'

однокристалльный микрокалькулятор в форме записной книжки.

Быстро и точно выполняет арифметические действия, операции с приближенными числами, извлекает корень, вычисляет проценты.

Использование одного схемного кристалла ДМДП БИС уменьшило число связей с пультом управления и ЖКИ, значительно повысило надежность калькулятора.

Основной элемент ДМДП БИС
Индикатор ЖКИ



Разрядность индикатора 8
Форма представления чисел с естественной запятой
Время выполнения арифметической операции, с 1

Диапазон представления чисел $10^7 \dots 10^1$
Индицируемые знаки "0-9", "E" (переполнение)
Источник питания автономный 2 аккумулятора Д.0.01
сетевой блок питания БИЗ-1
Потребляемая мощность, Вт 0,5
Масса, кг 0,1
Диапазон температур, °С +10
Габариты, мм 109x60x20
Цена, руб. 20